



UNIVERSIDADE FEDERAL DE PERNAMBUCO
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

DESENVOLVIMENTO DE UMA PLATAFORMA PARA
VALIDAÇÃO DE CONTROLE DE CONVERSORES EM
MICRORREDES USANDO HARDWARE-IN-THE-LOOP
(HIL)

Gabriel Bento Rodrigues Silva

Recife

2025

Gabriel Bento Rodrigues Silva

**DESENVOLVIMENTO DE UMA PLATAFORMA PARA
VALIDAÇÃO DE CONTROLE DE CONVERSORES EM
MICRORREDES USANDO HARDWARE-IN-THE-LOOP
(HIL)**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco, como requisito parcial para a obtenção do título de mestre em Engenharia Elétrica.

Área de concentração: Processamento de Energia.

Orientador: Prof. Dr. Gustavo Medeiros de Souza Azevedo

Coorientador: Prof. Dr. Marcelo Cabral Cavalcanti

Recife

2025

.Catalogação de Publicação na Fonte. UFPE - Biblioteca Central

Silva, Gabriel Bento Rodrigues.

Desenvolvimento de uma plataforma para validação de controle de conversores em microrredes usando hardware-in-the-loop (HIL) / Gabriel Bento Rodrigues Silva. - Recife, 2025.
104f.: il.

Dissertação (Mestrado) - Universidade Federal de Pernambuco, Centro de Tecnologia e Geociências, Programa de Pós-Graduação em Engenharia Elétrica, 2025.

Orientação: Gustavo Medeiros de Souza Azevedo.

Coorientação: Marcelo Cabral Cavalcanti.

Inclui referências.

1. Controller Hardware-in-the-loop; 2. Microrrede; 3. Plataforma de simulação; 4. Controladores; 5. Simulador em tempo real. I. Azevedo, Gustavo Medeiros de Souza. II. Cavalcanti, Marcelo Cabral. III. Título.

UFPE-Biblioteca Central

Agradecimentos

Agradeço primeiramente à Deus por me permitir realizar este trabalho, toda honra e glória sejam dadas a Ele.

Agradeço aos meus familiares, meus pais Antônio e Luzia, especialmente a minha mãe por todo cuidado e carinho comigo. Aos meus irmãos Almir, Horácio e Thiago e ao meu primo Ryhan, por todo companheirismo, parceria e suporte que sempre demonstram comigo. Sou muito grato a vocês.

Aos meus amigos do GEPAE/DEE Joás, Paulo e William, agradeço pela convivência, pela troca de conhecimentos e por sempre estarem dispostos a me auxiliar nos diversos trabalhos realizados.

Agradeço aos meus orientadores Prof. Dr. Gustavo Medeiros de Souza Azevedo e Prof. Dr. Marcelo Cabral Cavalcanti, pelos conhecimentos transmitidos, pelas diversas ajudas, paciência e solicitude. Sem a ajuda de vocês não existiria este trabalho.

Agradeço aos demais professores e colegas do GEPAE/DEE, os quais sempre demonstraram excelência em ensinar e sempre estiveram dispostos a ajudar.

Agradeço à CAPES, pelo apoio financeiro e a todos que contribuíram direta ou indiretamente para realização deste trabalho.

Resumo

Diante das diversas técnicas de controle existentes para conversores de microrredes, há a possibilidade da abordagem desses sistemas com a utilização de simulação em tempo real, realizada por um simulador em tempo real (STR). O processo de junção de controladores reais com STRs é chamado de Controller Hardware-in-the-loop (C-HIL), sendo uma técnica eficiente no teste de controladores, considerando a possibilidade de simulação destes sob diferentes metodologias e cenários. Portanto, este trabalho propõe o desenvolvimento de uma plataforma que permita o teste de controladores de microrredes usando a técnica C-HIL, onde se utiliza controladores reais em conjunto com uma microrrede emulada por um STR. Esta plataforma é composta por três modelos de conversores chaveados, sendo cada um controlado por um DSP. Além disso, são desenvolvidos os modelos dos controladores em linguagem de programação C. Com isso, é mostrada a construção da arquitetura da microrrede e os métodos para utilizar a plataforma. Um exemplo prático de utilização da plataforma é mostrado neste trabalho. O método de controle da microrrede escolhido é o controle por inclinação (*droop control*), sendo um método simples para compartilhamento de potência sem comunicação em microrredes. No uso teste da plataforma são mostrados alguns artifícios que superam a limitação de saídas analógicas do STR, que impedem a medição exacerbada de sinais na microrrede. Os resultados dos controladores são obtidos usando a técnica MIL (*model-in-the-loop*) e, por fim, a técnica C-HIL, com os controladores reais.

Palavras-chave: Controller Hardware-in-the-loop, microrrede, plataforma de simulação, controladores, simulador em tempo real.

Abstract

In front of the variety of control techniques for microgrid converters, there is the possibility of approaching these systems using real time simulation, which is performed by a real time simulator (RTS). The process of to join real controllers with RTS is called Controller Hardware-in-the-loop (C-HIL), which is an efficient technique in testing controllers, considering the possibility of simulating them under different scenarios and methodologies. In that way, this work proposes the development of a testbed platform that allows the testing controllers using C-HIL technique, where it's used real controllers together a microgrid emulated by a RTS. This testbed platform is composed by three switching converters models, being each one controlled by a DSP. Furthermore, the controllers models in C language programming are developed. Therefore, the microgrid architecture construction and the methods to use the testbed platform are shown. A practical example of platform testbed utilization is shown in this work. The microgrid control method chosen is the droop control, being a simple method for microgrid power-sharing without communication. In the test use of platform testbed it's shown some tricks that overcome the limitation of analogs outputs of the RTS, which prevent the huge use of signals measurement on the microgrid. The controllers' results are obtained using the technique model-in-the-loop (MIL) and, at the end, using the technique C-HIL, with real digital controllers.

Keywords: Controller Hardware-in-the-loop, microgrids, testbed platform, controllers, real time simulator.

Lista de Figuras

Figura 1:	Exemplo de estrutura de uma microrrede.	19
Figura 2:	Estrutura hierárquica de controle de uma microrrede.	20
Figura 3:	Diferentes tipos de HIL.	25
Figura 4:	Passo de simulação fixo e limitado.	27
Figura 5:	Ilustração do cálculo do espaço de estado (EE), com a respectiva mudança no estado X, devido a um evento na entrada digital (ED).	29
Figura 6:	Arquitetura básica de um simulador da Typhoon HIL.	30
Figura 7:	Arquitetura básica do FPGA <i>solver</i>	31
Figura 8:	Arquitetura básica do SPC.	32
Figura 9:	Ilustração do método de amostragem global de sinais de <i>gate drive</i> . A mudança no estado X ocorre devido à mudança na entrada digital (ED).	34
Figura 10:	Partição da simulação em dois SPC.	35
Figura 11:	Representação do <i>Core Coupling</i> com transformador ideal de dois terminais.	36
Figura 12:	Representação do <i>Core Coupling</i> com modelo de linha de transmissão de dois terminais.	37
Figura 13:	Simulador Typhoon HIL 404, parte frontal do dispositivo.	37
Figura 14:	Simulador Typhoon HIL 404, parte traseira do dispositivo.	38
Figura 15:	Dispositivo de interface DSP 180 da Typhoon HIL.	39
Figura 16:	Dispositivo de interface <i>launchpad</i> da Typhoon HIL.	40
Figura 17:	Dispositivo microgrid DSP interface.	40
Figura 18:	Tela inicial do Typhoon HIL centro de controle.	42
Figura 19:	Ambiente do editor esquemático da Typhoon HIL centro de controle.	43
Figura 20:	HIL SCADA: ambiente de supervisão e aquisição de dados do Typhoon HIL centro de controle.	44
Figura 21:	Plataforma de teste de controladores.	46
Figura 22:	Microrrede com 3 conversores.	47
Figura 23:	Diagrama do conversor modelado no editor esquemático.	48
Figura 24:	Topologia de conversor trifásico de dois níveis.	48
Figura 25:	Topologia de conversor trifásico NPC.	49
Figura 26:	Topologia de conversor monofásico em ponte completa.	51

Figura 27: Diagrama de controle concentrado para três conversores.	52
Figura 28: Diagrama de controle mestre-escravo para três conversores.	53
Figura 29: Diagrama de controle distribuído para três conversores.	54
Figura 30: Diagrama de controle por inclinação para três conversores.	55
Figura 31: Pinos de entrada e saída analógica do Typhoon HIL 404.	60
Figura 32: Associação das saídas de PWM do DSP1 com as chaves do conversor 2L-VSI.	65
Figura 33: Preenchimento das escalas no Editor Esquemático.	67
Figura 34: Diagrama em blocos dos controles do conversor para a formação da mi- correde.	71
Figura 35: Diagrama em blocos do controlador proporcional-ressonante, em que x pode ser a tensão ou corrente.	72
Figura 36: Conversor da microrrede com as suas medições para realizar o controle por inclinação.	73
Figura 37: Diagrama da obtenção da corrente de saída.	74
Figura 38: Diagrama de implementação do conversor com seu controle no simulador HIL e no controlador (DSP).	75
Figura 39: Microrrede com três inversores no Editor Esquemático.	75
Figura 40: Sistema SCADA da plataforma de teste de controladores.	76
Figura 41: Código em C dos cálculos de potências médias e instantâneas discretas.	77
Figura 42: Discretização dos integradores do controlador ressonante e código em C.	78
Figura 43: Código em C dos cálculos de corrente no capacitor e corrente de saída.	79
Figura 44: Relação entre as entradas digitais e as saídas de PWM dos DSPs.	80
Figura 45: Inversor trifásico de dois níveis com filtro de saída.	82
Figura 46: Malha de controle de corrente.	83
Figura 47: Diagrama de Bode em malha fechada do controle de corrente, $I_i(s)/I_i^*(s)$	84
Figura 48: Malha de controle de tensão.	84
Figura 49: Diagrama de Bode em malha fechada do controle de tensão, $V_o(s)/V_o^*(s)$	85
Figura 50: Preenchimento das escalas para condicionamento das medições no dis- positivo HIL.	87
Figura 51: Estrutura da microrrede usada nas simulações.	87
Figura 52: Compartilhamento de potências ativa e reativa.	90

Figura 53: Amplitude da tensão e frequência de referências.	90
Figura 54: Controle de corrente em regime permanente - antes do aumento da Carga 1.	91
Figura 55: Controle de corrente em regime permanente - após o aumento da Carga 1.	91
Figura 56: Controle de tensão em regime permanente - antes do aumento da Carga 1.	91
Figura 57: Controle de tensão em regime permanente - após o aumento da Carga 1.	92
Figura 58: Compartilhamento de potências ativa e reativa.	92
Figura 59: Amplitude da tensão e frequência de referências.	93
Figura 60: Controle de corrente em regime permanente - antes do aumento da Carga 1.	93
Figura 61: Controle de corrente em regime permanente - após o aumento da Carga 1.	94
Figura 62: Controle de tensão em regime permanente - antes do aumento da Carga 1.	94
Figura 63: Controle de tensão em regime permanente - após o aumento da Carga 1.	94
Figura 64: Compartilhamento de potências ativa e reativa.	95
Figura 65: Amplitude da tensão e frequência de referências.	96
Figura 66: Controle de corrente em regime permanente - antes do aumento da Carga 1.	96
Figura 67: Controle de corrente em regime permanente - após o aumento da Carga 1.	97
Figura 68: Controle de tensão em regime permanente - antes do aumento da Carga 1.	97
Figura 69: Controle de tensão em regime permanente - após o aumento da Carga 1.	97
Figura 70: Compartilhamento de potências ativa e reativa.	98
Figura 71: Amplitude da tensão e frequência de referências.	99
Figura 72: Controle de corrente em regime permanente - antes do aumento da Carga 1.	99
Figura 73: Controle de corrente em regime permanente - após o aumento da Carga 1.	99
Figura 74: Controle de tensão em regime permanente - antes do aumento da Carga 1.	100
Figura 75: Controle de tensão em regime permanente - após o aumento da Carga 1.	100

Lista de Tabelas

Tabela 1: Diferentes tipos de dispositivos da Typhoon HIL.	37
Tabela 2: Métodos para discretizar funções de transferência contínuas.	60
Tabela 3: Integradores discretos.	60
Tabela 4: Funções dos pinos analógicos do simulador Typhoon HIL 404.	61
Tabela 5: Mapeamento de sinais entre o Typhoon HIL 404 e os DSPs.	62
Tabela 6: Funções dos pinos digitais do simulador Typhoon HIL 404.	63
Tabela 7: Mapeamento entre as entradas digitais do Typhoon HIL 404 e as saídas digitais de PWM dos DSPs para três inversores trifásicos 2L-VSI.	64
Tabela 8: Mapeamento entre as entradas digitais do Typhoon HIL 404 e as saídas digitais de PWM do DSP1 para o inversor trifásico 3L-NPC.	64
Tabela 9: Mapeamento de sinais entre o Typhoon HIL 404 e os DSPs para a microrrede com controle por inclinação.	80
Tabela 10: Parâmetros da planta e controle de corrente.	83
Tabela 11: Parâmetros da planta e controle de tensão.	85
Tabela 12: Valores limites máximo e mínimo das grandezas medidas.	86
Tabela 13: Valores pelos quais as grandezas medidas são escaladas no dispositivo HIL.	86
Tabela 14: Parâmetros das linhas e cargas da microrrede.	88
Tabela 15: Parâmetros usados na simulação - condição de compartilhamento 1.	88
Tabela 16: Parâmetros usados na simulação - condição de compartilhamento 2.	89

Lista de abreviaturas e siglas

2L-VSI	<i>Two level voltage source inverter</i>
3L-NPC	<i>Three level neutral point clamped</i>
AC	<i>Alternating current</i>
ADC	<i>Analog-digital converter</i>
ADCIN	<i>Analog to digital converter input</i>
AGND	<i>Analog ground</i>
AI	<i>Analog Input</i>
AO	<i>Analog Output</i>
C-HIL	<i>Controller Hardware-in-the-loop</i>
CC	Corrente contínua
CCS	<i>Code Composer Studio</i>
CPU	<i>Central processing unit</i>
DGND	<i>Digital ground</i>
DI	<i>Digital Input</i>
DO	<i>Digital Output</i>
DSP	<i>Digital signal processor</i>
ED	Entrada digital
EE	Espaço de estado
EPWM	<i>Enhanced pulse Width Modulation</i>
FPGA	<i>Field-Programmable Gate Array</i>

GD	Geração distribuída
HIL	<i>Hardware-in-the-loop</i>
IDE	<i>Integrated development environment</i>
MIL	<i>Model-in-the-loop</i>
NC	<i>Not connected</i>
OPAL-RT	<i>Ordinateur Parallèle, Applications Logicielles Temps-Réel</i>
P-HIL	<i>Power Hardware-in-the-loop</i>
PAC	Ponto de acoplamento comum
PCC	<i>Point of Common Coupling</i>
PID	Proporcional-integral-derivativo
PR	Proporcional-ressonante
PWM	<i>Pulse Width Modulation</i>
SCADA	<i>Supervisory control and data acquisition</i>
SIL	<i>Software-in-the-loop</i>
SPC	<i>Standard processing core</i>
STR	Simulador em tempo real

Lista de símbolos

ω_{cf}	Frequência de corte do filtro
ω_{cd}	Frequência de corte da derivada
ω_o	Frequência de ressonância de corte
C_f	Capacitância do filtro do inversor
C_{snb}	Capacitância <i>snubber</i>
C_b	Capacitância do barramento CC
f_s	Frequência de amostragem
f_{sw}	Frequência de chaveamento
$g(t)$	Função arbitrária
\vec{i}_{abc}	Vetor correntes de linha
$\vec{i}_{C_{abc}}$	Vetor correntes da capacitância do filtro
$\vec{i}_{L_{abc}}$	Vetor correntes de linha do filtro
$\vec{i}_{o_{abc}}$	Vetor correntes de saída
\vec{i}_i	Vetor de correntes de entrada do filtro
\vec{i}_o	Vetor de correntes de saída do filtro
K_{pv}	Ganho proporcional de tensão
K_{rv}	Ganho ressonante de tensão
K_{pi}	Ganho proporcional de corrente
K_{ri}	Ganho ressonante de corrente
L_f	Indutância do filtro do inversor

$N_{circuitos}$	Quantidade total de modos de uma rede
N_{chaves}	Número de chaves de uma rede
P	Potência ativa
p	Potência ativa instantânea
Q	Potência reativa
q	Potência reativa instantânea
R_{csnb}	Resistência <i>snubber</i> em série com capacitor
R_f	Resistência do filtro do inversor
R_{tsnb}	Resistência <i>snubber</i> em paralelo com indutor
R_s	Resistência de perdas do barramento CC
S	Potência aparente
T_s	Período de chaveamento
\vec{v}_{abc}	Vetor tensões de linha
\vec{v}_{ab}	Fasor tensão de fase a-b
\vec{v}_{bc}	Fasor tensão de fase b-c
\vec{v}_{ca}	Fasor tensão de fase c-a
V_{CC}	Tensão do barramento CC
v_{DSP}	Valor numérico que advém da conversão analógica para dital do DSP
\vec{v}_i	Vetor de tensões de saída do inversor
\vec{v}_o	Vetor de tensões de saída do filtro

v_{HIL}	Valor de tensão da saída analógica do typhoon HIL
$x(t)$	Função derivada de $y(t)$
x_{medido}	Valor real medido no Typhoon HIL
$x_{scaling}$	Valor de escala cujo condiciona o valor medido no Typhoon HIL
$y(t)$	Função arbitrária
y_{max}	Valor máximo de um sinal AC
y_{min}	Valor mínimo de um sinal AC
z_{max}	Valor máximo de um sinal CC

Sumário

1	INTRODUÇÃO	18
1.1	SIMULADORES EM TEMPO REAL E HARDWARE-IN-THE-LOOP	20
1.2	MOTIVAÇÃO	22
1.3	OBJETIVOS DA PESQUISA	23
1.3.1	Objetivos específicos	23
1.4	ORGANIZAÇÃO DO TEXTO	23
2	SIMULAÇÃO EM TEMPO REAL POR MEIO DE HARDWARE- IN-THE-LOOP.	25
2.1	TÉCNICAS DE HARDWARE-IN-THE-LOOP	25
2.2	DESAFIOS DA SIMULAÇÃO EM TEMPO REAL	27
2.3	ARQUITETURA DE PROCESSAMENTO DOS DISPOSITIVOS DA TYPHOON HIL.	29
2.3.1	Amostragem de sinais da entrada digital	33
2.3.2	Particionamento de circuitos	34
2.4	ESTRUTURAS FÍSICAS E CONECTIVAS DOS DISPOSITIVOS DA TYPHOON HIL.	36
2.5	SOFTWARE DE SIMULAÇÃO: TYPHOON HIL CENTRO DE CONTROLE	41
2.5.1	Editor esquemático	42
2.5.2	HIL SCADA	44
2.5.3	Typhoon Test IDE	45
3	DESENVOLVIMENTO DA PLATAFORMA PARA TESTE DE CON- TROLADORES DE CONVERSORES DE MICRORREDES	46
3.1	PLATAFORMA DE TESTE DE CONTROLADORES.	46
3.2	MICRORREDE COM TRÊS INVERSORES TRIFÁSICOS.	47
3.2.1	Medições de tensão e corrente	49
3.2.2	Microrrede com conversores monofásicos	51
3.3	TÉCNICAS DE CONTROLE PARA MICRORREDE	51
3.4	MÉTODOS PARA DISCRETIZAÇÃO DOS CONTROLADORES.	56
3.5	MAPEAMENTO DE SINAIS ENTRE O TYPHOON HIL E OS DSPs	60
3.6	MUDANÇAS DE ESCALA ENTRE O TYPHOON HIL E OS DSPs.	65

4	EXEMPLO DE USO DA PLATAFORMA DE TESTES DE MICRORREDES	68
4.1	ESCOLHA DO MÉTODO DE CONTROLE DOS CONVERSORES	68
4.1.1	Estimação da corrente de saída	73
4.2	DISCRETIZAÇÃO DOS CONTROLADORES DOS INVERSORES	76
4.3	MAPEAMENTO DE SINAIS DA MICRORREDE	79
4.4	PARÂMETROS DOS INVERSORES E DE SEUS CONTROLADORES	81
4.4.1	Modelagem do conversor trifásico de dois níveis (2L-VSI)	81
4.4.2	Controle de corrente	82
4.4.3	Controle de tensão	84
4.5	CONDICIONAMENTO DAS GRANDEZAS MEDIDAS NO TYPHOON HIL	85
4.6	RESULTADOS DO USO TESTE DA PLATAFORMA: DESEMPENHO DOS CONTROLADORES	87
4.6.1	Resultados da simulação usando a técnica <i>model-in-the-loop</i> (MIL)	89
4.6.1.1	Condição de compartilhamento 1	89
4.6.1.2	Condição de compartilhamento 2	92
4.6.2	Resultados da simulação usando a técnica <i>Controller hardware-in- theloop</i> (C-HIL)	95
4.6.2.1	Condição de compartilhamento 1	95
4.6.2.2	Condição de compartilhamento 2	98
5	CONCLUSÃO	101
5.1	TRABALHOS FUTUROS	102
	Referências	103

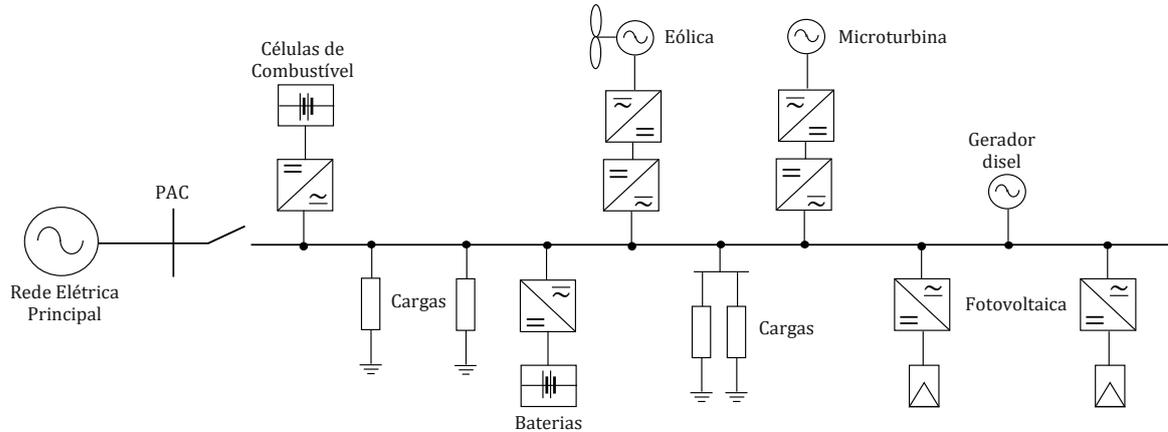
1 INTRODUÇÃO

É bem estabelecido o modelo tradicional de redes de energia elétrica formado pela geração centralizada e extensas linhas de transmissão. Porém, este formato tende a perder espaço frente aos novos avanços tecnológicos, onde as tecnologias de fontes de Geração Distribuída (GD), caracterizadas por fontes de energia renováveis, como eólica e solar, ganham espaço e possibilitam novos modelos de negócios. A difusão da GD permite que as unidades geradoras fiquem próximos aos locais de consumo, reduzindo perdas e custos com o sistema de transmissão, e torna o sistema mais confiável e menos dependente das grandes centrais de geração (SANTOS, 2018).

A implantação exacerbada de GD na rede elétrica pode tanto resolver como causar alguns problemas, como a inversão de fluxo e o *curtailment*. Dessa forma, com o crescente potencial da GD, uma melhor maneira de abordar a rede elétrica é visualizar as múltiplas fontes de geração descentralizada e as cargas conectadas como um subsistema, ou mesmo uma “microrrede” (LASSETER; PAIGI, 2004).

Microrrede é definida como um conjunto de fontes de GD, de sistemas de armazenamento de energia e de cargas conectadas à rede elétrica principal em um único ponto, chamado de ponto de acoplamento comum (PAC) ou *Point of Common Coupling* (PCC). Este sistema deve ser capaz de operar tanto conectado à rede elétrica principal quanto de forma autônoma, no chamado de modo ilhado, em que opera isolado da rede. Dentre as unidades de GD presentes em uma microrrede pode-se destacar os sistemas fotovoltaicos, geradores eólicos, geradores a diesel, microturbinas, células de combustível, baterias, entre outros (AZEVEDO, 2011). A estrutura básica de uma microrrede é ilustrada na Figura 1.

Em geral, as unidades de GD possuem conversores de potência que atuam como interface entre a fonte primária de energia (como os módulos fotovoltaicos, microturbinas, células de combustível, etc.) e o barramento da microrrede. Esses conversores apresentam um grande potencial para aprimorar a qualidade da energia fornecida pela microrrede. Com isso, pode-se dizer que o conversor possui duas funções principais: controlar a potência de saída da GD e controlar a microrrede quando operando no modo ilhado (XU; ZHA, 2007).

Figura 1: Exemplo de estrutura de uma microrrede.

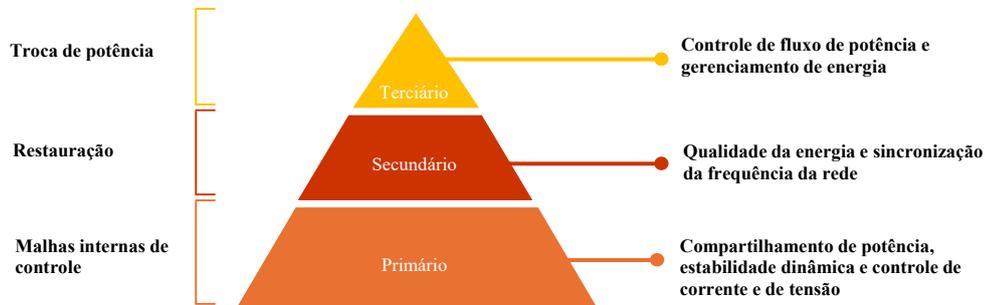
Fonte: Adaptado de (AZEVEDO, 2011).

A estrutura hierárquica de controle de uma microrrede pode ser dividida em três níveis: primário, secundário e terciário, onde o nível terciário requer dinâmicas mais lentas que o nível primário. O controle primário, também chamado de malha de controle interna, está concentrado no controle da tensão e da corrente, no compartilhamento de potência e na estabilidade dinâmica da microrrede. Este controle age individualmente em cada fonte de GD. O controle secundário cuida da restauração da frequência, da sincronização da rede e de questões relacionadas à qualidade da energia da microrrede. Portanto, o controle secundário atua na microrrede para gerenciar desvios na amplitude e na frequência da sua tensão. Por fim, o controle terciário é responsável pelo gerenciamento da energia e o controle do fluxo de potência da microrrede. Este controle gerencia a exportação/importação da energia entre a microrrede e a rede principal ou entre microrredes, baseado principalmente em critérios econômicos (MOHAMMADI et al., 2022). A estrutura hierárquica de controle de uma microrrede é apresentada ilustrativamente na Figura 2.

Há diversos desafios que motivam a crescente busca por soluções na operação das microrredes, em que pode ser citada a estrutura descentralizada da microrrede, que requer o desenvolvimento de novos tipos de controle; o compartilhamento preciso de potência; a otimização do controle e da operação da microrrede; o controle da frequência e da tensão; o impacto dos distúrbios externos no controle e na operação da microrrede; as incertezas do suprimento das fontes e das cargas, etc. Se não forem adotados métodos robustos e eficientes de controle, tais desafios podem contribuir para diversas consequências e, em um

cenário extremo, podem levar a um colapso na rede, o que pode afetar tanto a microrrede quanto os consumidores da rede elétrica principal (MOHAMMADI et al., 2022).

Figura 2: Estrutura hierárquica de controle de uma microrrede.



Fonte: Adaptado de (MOHAMMADI et al., 2022).

1.1 SIMULADORES EM TEMPO REAL E HARDWARE-IN-THE-LOOP

Testes e desenvolvimento de soluções de controle em microrredes requerem o modelo detalhado de vários componentes que operam em uma ampla faixa de constantes de tempo, que vai de minutos e segundos no despacho das GD para milissegundos na representação detalhada da estabilidade e da proteção. Portanto, plataformas de simulação em tempo real se tornaram essenciais para validação de controle em microrredes (BACCINO et al., 2017).

Com a expansão da GD, os sistemas de distribuição estão se tornando altamente dependentes em equipamentos de eletrônica de potência, e conforme a complexidade dessa rede ativa aumenta, as simulações em tempo real se deparam com dois problemas principais: a capacidade do simulador em tempo real (STR) emular largos sistemas de rede de GD com alto número de componentes, módulos e barras, e a precisão em simular conversores chaveados, especialmente com a tendência do aumento da frequência de operação dos conversores (YAMANE; ABOURIDA, 2015).

As redes de distribuição são complexas e suas simulações de transitórios eletromagnéticos exigem o cálculo de matrizes complexas. A única forma de simulação em tempo real desses sistemas, ou resolver as equações/matrizes em um passo finito de simulação, é a divisão do modelo da rede em partes e alocar em vários processadores incluídos no simulador. Porém, separar a rede elétrica em processadores pode ser complicado devido à adição de *delays* referentes ao tempo de comunicação entre os processadores.

Uma solução é dividir o modelo da rede com elementos com *delay* natural (indutores, capacitores e linhas de transmissão).

Tradicionalmente, os simuladores *offline* de conversores de potência utilizam um passo de simulação variável (com um certo limite) ou um passo fixo, com um comprimento de passo da ordem de sub microssegundos. Em ambos os casos, o passo de simulação é pequeno o suficiente para detectar precisamente as comutações das chaves e não há necessidade de utilizar mecanismos de interpolação. Porém, o STR adota somente o passo fixo. Dessa forma, um importante parâmetro para simulação em tempo real é a escolha do comprimento do passo de simulação, em que este deve ser pequeno o suficiente para se obter resultados precisos, mas não tão pequeno a ponto de que o processador não consiga resolver todas as equações e descrever o sistema em tempo real. O STR deve conseguir detectar as comutações das chaves que ocorrem assincronamente no passo de simulação e aplicar interpolação em tempo real nas equações de corrente. Com o aumento da frequência de chaveamento em conversores, os comprimentos do passo de simulação devem ser menores que 1 μ s, o que é conseguido com o uso de chips dedicados (FPGAs) (YAMANE; ABOURIDA, 2015).

O processo de junção de um STR, que pode emular um inversor de tensão, com o controlador digital real, chama-se *Hardware-in-the-loop* (HIL) (ISERMANN; SCHAFFNIT; SINSEL, 1998). Esta técnica é considerada segura e de baixo custo, onde a maioria dos componentes reais são substituídos por modelos matemáticos emulados no STR e os equipamentos a serem testados são inseridos na malha de controle do sistema. Além disso, esta ferramenta vem sendo utilizada para o desenvolvimento e avaliação de controladores, em que se oferece baixo risco na experimentação de diferentes técnicas e metodologias de controle (PALMA, 2006).

As primeiras aparições da utilização de um sistema de simulação em tempo real interagindo com dispositivos reais, ou seja, com *Hardware-in-the-loop* (HIL), foram nas áreas da aviação e de testes em veículos (testes dinâmicos dos componentes veiculares e simulação da condução do veículo são alguns exemplos). Em aviação, o piloto e a cabine do piloto eram reais e os demais sistemas que gerariam os movimentos da cabine eram realizados por atuadores elétricos e hidráulicos. Para os veículos, há o exemplo de simulação de deslocamento por meio de um simulador de condução (ISERMANN; SCHAFFNIT; SINSEL, 1998).

A técnica HIL combina sistemas de *hardwares* e modelos de *softwares* em um esquema em malha fechada, na qual se utiliza a versatilidade das simulações com o uso de dispositivos reais. Com isso, esses sistemas são uma ótima oportunidade para experimentar estratégias de controle em condições reais de operação, em que o projetista pode avançar rapidamente da fase inicial do projeto até a elaboração de um protótipo. Além disso, a técnica HIL ajuda a realizar estudos de viabilidade para integração de múltiplos sistemas de geração na rede, assim como permite a verificação de vários cenários e eventos (HUERTA et al., 2014).

Em eletrônica de potência, o conceito de HIL vem sendo cada vez mais usado no ciclo de desenvolvimento de um produto. Com isso, a parte de potência dos conversores são simuladas em tempo real, enquanto o controlador permanece o mesmo que é inserido no sistema real. Este tipo de HIL é chamado de *controller hardware-in-the-loop* (C-HIL). Ainda é um desafio para os simuladores em tempo real atingirem as exigências na representação de microrredes com modelos fiéis e com a inclusão de geração distribuída (MLADEN et al., 2016).

Há diversas vantagens da utilização da técnica HIL, em que podem ser citadas a capacidade de testar o *software* e o *hardware* dos controladores sem a necessidade de construção dos equipamentos reais do processo; o teste dos controladores reais podem ser feitos em ambientes de condições extremas no laboratório, por exemplo, a altas/baixas temperaturas; há também a possibilidade de testar o efeito de falhas e faltas de atuadores, sensores e computadores em todo o sistema (ISERMANN; SCHAFFNIT; SINSEL, 1998).

1.2 MOTIVAÇÃO

Os conversores de potência desempenham atualmente um importante papel no gerenciamento e no controle de microrredes. Com isso, necessita-se encontrar métodos que sejam confiáveis, de baixo custo, não destrutivos, rápidos e precisos para testar cenários críticos desses sistemas no mundo real. O uso do STR é uma solução viável que pode testar diferentes desempenhos de controladores e a estabilidade de sistemas dinâmicos. Com isso, usando a técnica HIL, diferentes partes de um sistema, como os controladores e os conversores de potência, podem ser testados em condições não destrutivas (MOHAMMADI; BOK; HAJIAN, 2022).

O desenvolvimento de uma plataforma para teste de controladores de conversores

usando o HIL é uma proposta atrativa quando se deseja reduzir o tempo na preparação de modelos de simulação desse tipo de sistema. Além disso, a plataforma facilita o teste de novas propostas de esquemas de controle de conversores, com um sistema que já possui modelos predefinidos da microrrede e dos controladores. Portanto, há a possibilidade de se testar juntamente o *software* e o *hardware* de controladores, em diferentes cenários e condições. Também se espera que o desenvolvimento de uma plataforma para validação de controle auxilie na redução da distância entre a elaboração de um protótipo e a construção do produto final, além de ter a finalidade de contribuir para fins didáticos e de pesquisa na universidade.

1.3 OBJETIVOS DA PESQUISA

Desenvolver uma plataforma para testes e validação de controladores de microrredes, usando *Hardware-in-the-loop* (HIL), especificamente a técnica *controller hardware-in-the-loop* (C-HIL). Esta plataforma visa facilitar o teste de controladores no que se diz respeito às aplicações em microrredes.

1.3.1 Objetivos específicos

- Estudar os desafios da simulação em tempo real e aspectos de processamento do simulador Typhoon HIL 404 (Typhoon HIL Inc., 2024a);
- Construir três modelos de conversores chaveados no ambiente de simulação do Typhoon HIL 404, em que cada conversor é controlado por um DSP (*digital signal processor*);
- Implementar os arquivos e algoritmos dos controladores discretos em linguagem de programação C, no ambiente de programação do *Code Composer Studio* (CCS);
- Testar a plataforma desenvolvida com o controle por inclinação.

1.4 ORGANIZAÇÃO DO TEXTO

O texto está organizado da seguinte forma:

- Capítulo 2: Neste capítulo são discutidos os desafios da simulação em tempo real, sendo mostrados alguns aspectos de processamento do dispositivo Typhoon HIL 404. Além disso, são vistos as arquiteturas físicas deste dispositivo e placas de interface. Por fim, discute-se o *software* de simulação da Typhoon HIL;

- Capítulo 3: Neste capítulo são descritos detalhes da construção da plataforma de simulação proposta. Com isso, são mostrados os tipos de conversores e controles que podem ser utilizados, assim como métodos usuais de discretização de controladores e técnicas de condicionamento de sinais entre o dispositivo HIL e os DSPs. Além disso, mostram-se as associações entre os sinais usados na microrrede e nos DSPs;
- Capítulo 4: Neste capítulo é visto o uso teste da plataforma, mostrando brevemente a estratégia de controle usada da microrrede e alguns artifícios necessários para o uso da plataforma. São mostrados os resultados dos desempenhos dos controladores em duas técnicas;
- Capítulo 5: São mostradas neste capítulo as conclusões gerais e sugestões para trabalhos futuros.

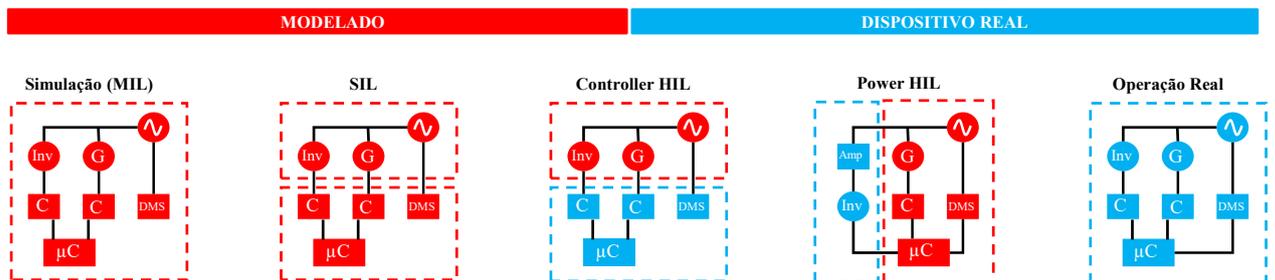
2 SIMULAÇÃO EM TEMPO REAL POR MEIO DE HARDWARE-IN-THE-LOOP

2.1 TÉCNICAS DE HARDWARE-IN-THE-LOOP

Existem diferentes *steups* para simulações de microrredes a depender do dispositivo sob teste, nível de abstração e aplicações conforme ilustrado na Figura 3. Dessa forma, chama-se as diferentes técnicas de simulação como sendo *model-in-the-loop* (MIL), *software-in-the-loop* (SIL), *controller hardware-in-the-loop* (C-HIL) e *power hardware-in-the-loop* (P-HIL).

Nas metodologias SIL e MIL não há necessidade de simulação em tempo real, e os estágios de potência e de controle do sistema são ambos simulados em um ambiente virtual. Na abordagem SIL, considera-se a utilização do *software* real no estágio de controle, enquanto na MIL este é simulado e modelado juntamente com a camada de potência. Quando há a mesclagem do sistema real com modelos virtuais, refere-se a esse tipo de arranjo como sendo *Hardware-in-the-loop* (HIL). Isto indica que alguma parte física do sistema é conectada com o simulador em tempo real (STR), o que pode ser a parte do controle (C-HIL) ou a parte de potência (P-HIL) (TRIPATHI; GONZALEZ-LONGATT, 2023).

Figura 3: Diferentes tipos de HIL.



Fonte: Adaptado de (TRIPATHI; GONZALEZ-LONGATT, 2023).

Na abordagem P-HIL, em que se deseja testar a parte de potência do sistema, há a necessidade de utilizar amplificadores de potência para conectar o STR com o dispositivo de potência real. Por exemplo, as tensões e correntes de referência são enviadas do STR

para o amplificador através das saídas analógicas do STR, enquanto as medições do dispositivo real são enviadas para a simulação via as entradas analógicas do STR. Este tipo de metodologia é considerada como tendo alto custo, pouca flexibilidade e a necessidade de se tomar precauções adicionais de proteção do sistema.

Na abordagem C-HIL, o controlador real é conectado diretamente à planta modelada no STR. Isso permite a validação em malha fechada do sistema, mesmo que o protótipo ainda não tenha sido desenvolvido. Além disso, considera-se que na metodologia C-HIL há mais flexibilidade e segurança quando comparada à testagem em um protótipo, assim como alta fidelidade quando comparada ao sistema avaliado em um ambiente totalmente virtual (TRIPATHI; GONZALEZ-LONGATT, 2023).

A plataforma para teste de controladores de microrredes abordada neste trabalho prevê implementar a técnica C-HIL, tendo a necessidade de possuir um STR para executar os modelos virtuais da microrrede. Existem soluções comerciais com propostas de *hardware* e *software* de STRs, de forma que este trabalho é desenvolvido com o produto de uma empresa específica.

Uma empresa que produz ferramentas e soluções para sistemas HIL é a OPAL-RT Technologies inc. fundada em 1997. Esta empresa possui *software* de simulação em tempo real, o RT-LAB, cujos modelos são integrados com o Matlab/simulink, além de possuir *hardwares* que conseguem executar simulações de eletrônica de potência em tempo real. Esta empresa oferece soluções de dispositivos HIL também nas áreas automotiva e de aviação.

Outra empresa que apresenta soluções com STRs é a Typhoon HIL inc. a qual foi fundada em 2008 como uma *start-up*. Atualmente esta é uma multinacional que desenvolve tecnologias com C-HIL. Os dispositivos desenvolvidos por essa são computadores com alto desempenho projetados para suportar simulações em tempo real de sistemas baseados em eletrônica de potência.

Devido ao fato do departamento de engenharia elétrica (DEE) da UFPE possuir um STR da empresa Typhoon HIL, a plataforma de teste de controladores é feita com modelos baseados no *software* desta empresa, o Typhoon HIL centro de controle, além de usar dispositivos auxiliares que são compatíveis com o referido STR. Portanto, o decorrer desta dissertação apresenta as peculiaridades das arquiteturas físicas e de processamento deste dispositivo, mostrando suas principais funcionalidades, sendo úteis para os usuários

da plataforma e possivelmente do próprio STR.

2.2 DESAFIOS DA SIMULAÇÃO EM TEMPO REAL

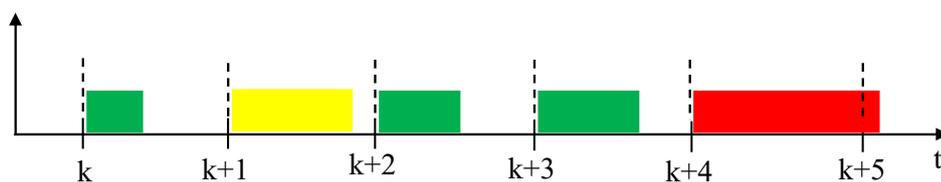
Para a implementação da simulação usando HIL é obrigatório que a parte de simulação do sistema abordado seja realizada em tempo real. O tempo decorrido da simulação do modelo digital do sistema deve coincidir exatamente com o tempo no mundo real (TRIPATHI; GONZALEZ-LONGATT, 2023).

Além disso, uma simulação em tempo real não pode variar dinamicamente seu passo de simulação e não pode utilizar de iterações para alcançar resultados melhores. O passo de simulação é rigidamente limitado, ou seja, os cálculos da execução da simulação devem acabar antes que o próximo passo de simulação seja iniciado, como ilustra a Figura 4.

A modelagem dos dispositivos de eletrônica de potência são baseados em matrizes de espaço de estado, em que se utiliza uma discretização com passo temporal fixo, exigida pela execução do STR. Geralmente, os STRs utilizam um solucionador linear ou linear por partes, para considerar os efeitos da comutação dos conversores de potência (MAJSTOROVIC et al., 2011).

A barra verde na Figura 4 indica que o tempo para cálculo das matrizes de estado está ocorrendo, com folga, antes que a próximo passo de cálculo ocorra. Para a barra amarela este tempo está próximo do passo de cálculo seguinte. A barra vermelha indica que não foi possível realizar o cálculo das matrizes de estado em um passo de simulação, situação que não pode ocorrer em um STR.

Figura 4: Passo de simulação fixo e limitado.



Fonte: Adaptado de (HIL Academy, 2024b).

Desse modo, os conversores são modelados baseados em comutadores ideais, e cada estado possível das chaves se associa a uma representação em espaço de estado invariante no tempo. Uma única representação é aplicada em cada passo de simulação, sendo usadas diversas representações no decorrer da execução da simulação. É possível calcular

as matrizes durante o processo de compilação e armazená-las na memória do STR. O número de representações em espaço de estado aumenta exponencialmente com o número de chaves (estas podem estar conduzindo ou bloqueadas), o que conseqüentemente resulta no crescimento exponencial na capacidade de armazenamento exigida pelo solucionador do STR (OSÓRIO et al., 2021).

Observa-se que as aplicações em eletrônica de potência têm alcançado operações em frequências crescentes de comutação, especialmente ao se considerar o avanço em dispositivos semicondutores. Dessa forma, para serem capturados os efeitos causados pela comutação, são exigidos passos de simulação curtos, alta resolução dos sinais de amostragem dos *gates drivers* e avançada capacidade de processamento (OSÓRIO et al., 2021).

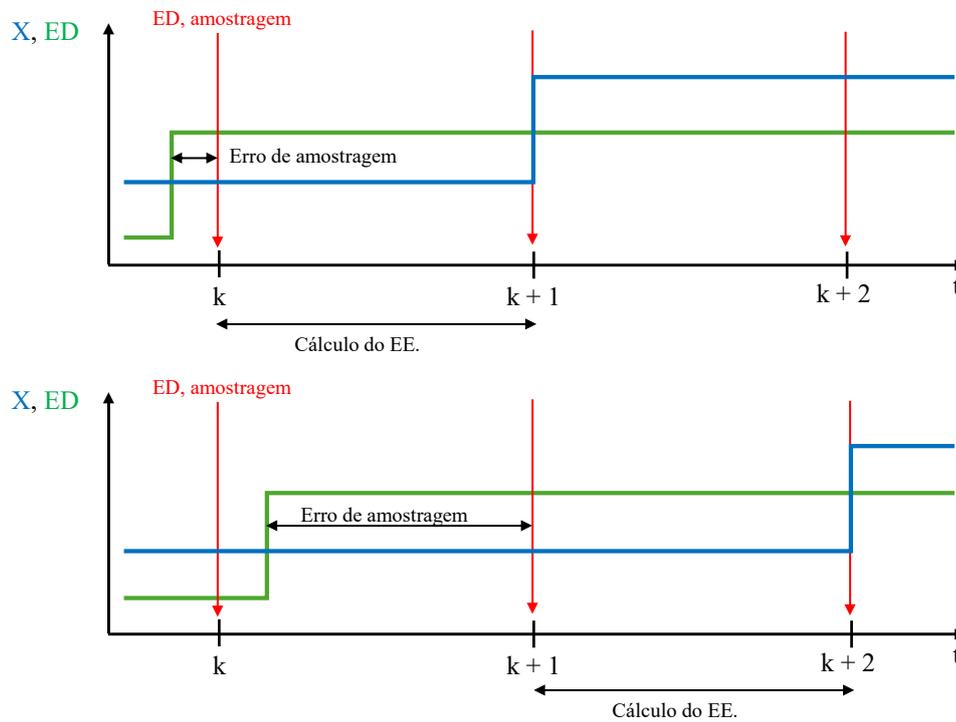
Com isso, uma dificuldade apresentada em simulações em tempo real está relacionada ao erro de amostragem de entradas digitais usadas para acionar os conversores de potência, os quais usualmente são sinais de PWM. Considerando que os STRs operam em passo fixo, se as entradas digitais são amostradas somente no começo de cada passo de simulação, o tempo de amostragem do sinal de PWM é igual ao tempo do passo de simulação. Ao se utilizar o controlador real para geração do sinal do *gate drive*, o relógio de saída do controlador (instante que ele é atualizado) não é sincronizado com o relógio do STR. Portanto, as transições entre um estado ligado e desligado da chave só pode atualizar na amostragem do passo seguinte de simulação, o que significa haver uma imprecisão no exato instante de tempo que a entrada digital muda seu estado (OSÓRIO et al., 2021). Este fenômeno está ilustrado na Figura 5.

Observa-se que na Figura 5 o passo de amostragem da entrada digital (ED) é igual ao passo de simulação. Uma mudança no estado X, devido a um evento na entrada digital (ED) acontece após o cálculo do espaço de estado (EE) com um certo erro de amostragem. Com isso, pode haver erros e imprecisão na detecção do *duty cycle*, provocando erros na simulação. Em simuladores *offline*, o fenômeno da Figura 5 pode ser superado reduzindo o passo de simulação, o qual resulta no aumento do tempo de simulação, que não está disponível para uso em um STR.

Portanto, os desafios dos simuladores em tempo real podem ser resumidos conforme os seguintes tópicos:

- Executar passos de simulação curtos para atingir boa precisão na representação de sistemas baseados em eletrônica de potência;

Figura 5: Ilustração do cálculo do espaço de estado (EE), com a respectiva mudança no estado X, devido a um evento na entrada digital (ED).



Fonte: Adaptado de (OSÓRIO et al., 2021).

- Possuir adequabilidade de interface e suporte, além de ter flexibilidade e facilidade de uso;
- Reduzir as exigências de capacidade de memória e melhorar a efetividade da resolução no tempo do PWM;
- Lidar com largos modelos e diferentes exigências técnicas de aplicações específicas;

2.3 ARQUITETURA DE PROCESSAMENTO DOS DISPOSITIVOS DA TYPHOON HIL

Os dispositivos da Typhoon HIL utilizam uma arquitetura híbrida que combina unidades centrais de processamento (*CPU-central processing unit*) e arranjos de porta programáveis em campo (*FPGA-field programmable gate array*) para executar simulações em tempo real. Estes dispositivos, como o HIL404 e HIL606, suportam simulações com passo de simulação de $200ns$ e com resolução de amostragem de entrada digital de $3.5ns$ (TRIPATHI; GONZALEZ-LONGATT, 2023).

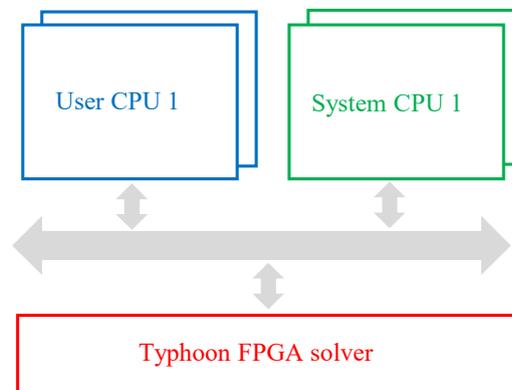
A arquitetura dos processadores utilizados em dispositivos da Typhoon HIL é mostrado na Figura 6. Observa-se a presença de um FPGA, de CPUs do sistema e de CPUs do usuário. Estes processadores realizam funções específicas em uma simulação. A tarefa dedicada de cada estrutura mostrada na Figura 6 é descrita brevemente a seguir:

- **FPGA solver:** é um processador multi núcleo que executa a simulação da camada elétrica de um sistema. Ele é otimizado para realizar a simulação em tempo exato, com base no passo de simulação;
- **System CPU:** são processadores de tarefas gerais controlados indiretamente pelos usuários. Tipicamente são usados para simular fenômenos de dinâmica lenta de alguns componentes da camada elétrica;
- **User CPU:** são processadores de tarefas gerais que são diretamente controlados pelos usuários. Estes são responsáveis por executar a simulação que não pertence à camada elétrica, tal como os modelos térmicos, mecânicos e de processamento de sinais.

Saber da arquitetura básica dos dispositivos da Typhoon HIL, mostrada na Figura 6, permite que o usuário possa reconhecer se as exigências de seu modelo consegue ser executada em tempo real, o que significa identificar se seu modelo pode ser compilado em determinado simulador da Typhoon HIL.

Para conseguir passos de simulação curtos, o cálculo das matrizes de estado deve ser paralelizado. Dessa forma, o FPGA *solver* é otimizado para execução da simulação em tempo exato, com estrutura paralelizada e com baixa latência de conexão entre seus processadores internos. A Figura 7 mostra a estrutura interna de um FPGA *solver*, onde

Figura 6: Arquitetura básica de um simulador da Typhoon HIL.



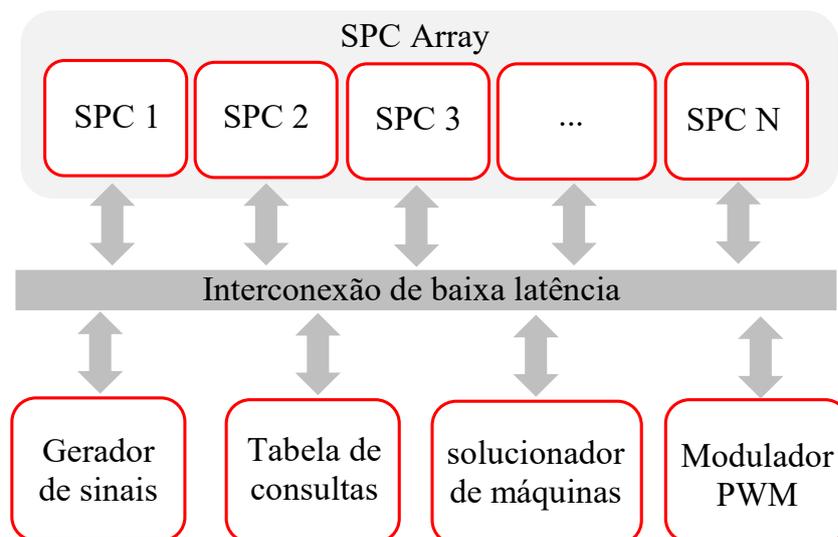
Fonte: Adaptado de (Typhoon HIL Inc., 2024e).

se vê diversos núcleos de processamento padrão (SPC-*standard processing core*) e demais processadores com funções diversas.

Os STRs da Typhoon HIL utilizam um formato semelhante ao mostrado na Figura 7 para o seu FPGA *solver*. A função de cada componente da estrutura da Figura 7 é descrita a seguir:

- **Núcleo de processamento padrão (SPC):** é encarregado de simular a camada elétrica, consistindo em elementos lineares passivos, conversores e contadores. É possível a interconexão de SPCs, com troca de variáveis e com *delay* de um passo de simulação;
- **Gerador de sinais:** é utilizado para simular fontes independentes, como fontes de tensão e de corrente e cargas de potência constante, assim como formas de onda arbitrárias;
- **Tabela de consultas:** são usadas para simular componentes em um circuito elétrico que possuem características não lineares. Alguns componentes que possuem características não lineares são os indutores não lineares, baterias e células fotovoltaicas;
- **Solucionador de máquina:** é dedicado a resolver as equações eletromagnéticas de espaço de estado de máquinas, além de resolver as equações mecânicas;
- **Modulador PWM:** é um recurso utilizado para gerar sinais de PWM. Este recurso

Figura 7: Arquitetura básica do FPGA *solver*.

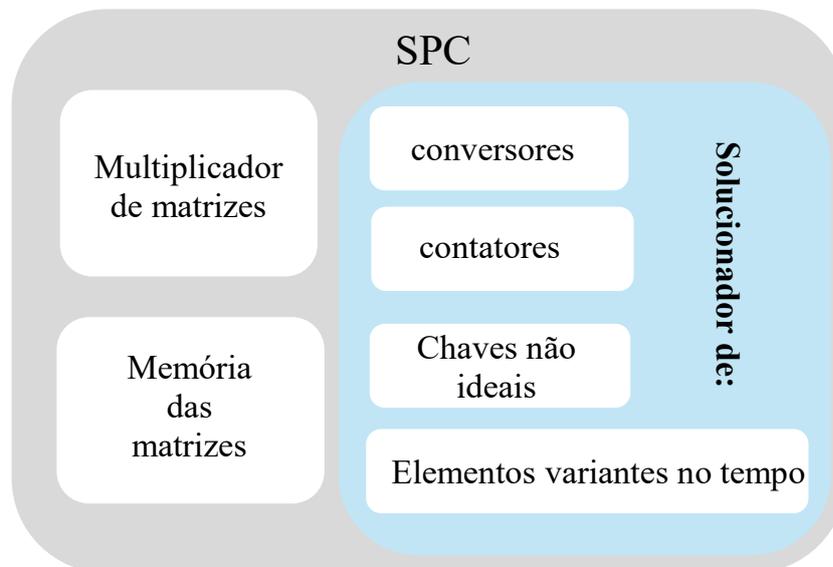


Fonte: Adaptado de (Typhoon HIL Inc., 2024f).

pode ser usado tanto internamente, para acionar conversores construídos no sistema a ser simulado, quanto externamente, usando as saídas digitais.

O número de SPCs é determinado a depender do tipo de dispositivo Typhoon HIL utilizado. Ainda, em um dispositivo específico, é possível selecionar determinadas configurações, variando em quantidades de SPCs disponíveis, as quais são escolhidas cuidadosamente pelo usuário. Em um SPC, há uma estrutura definida como mostra a Figura 8. Cada estrutura dessa possui capacidade de processamento a depender da configuração escolhida pelo usuário, como citado anteriormente, como, por exemplo, o número de chaves ideais, contadores ideais ou chaves não ideais.

Figura 8: Arquitetura básica do SPC.



Fonte: Adaptado de (HIL Academy, 2024b).

A metodologia de modelagem de conversores da Typhoon HIL consiste em utilizar chaves ideais. O esforço computacional aumenta conforme cresce o número de chaves em um circuito. Dessa forma, os simuladores da Typhoon HIL determinam um “peso” para representar a dificuldade computacional em simular determinado conversor. Por exemplo, um inversor trifásico possui peso 3 enquanto um inversor monofásico possui peso 1. Portanto, o campo solucionador de conversores da Figura 8 é responsável por determinar qual será o próximo “modo” ou representação em espaço de estado do conversor. Conforme aumenta o peso do conversor, aumenta o processamento deste campo na simulação.

O campo solucionador de contadores da Figura 8 determina os estados dos contadores do conversor. É importante salientar que o contador trifásico é representado como

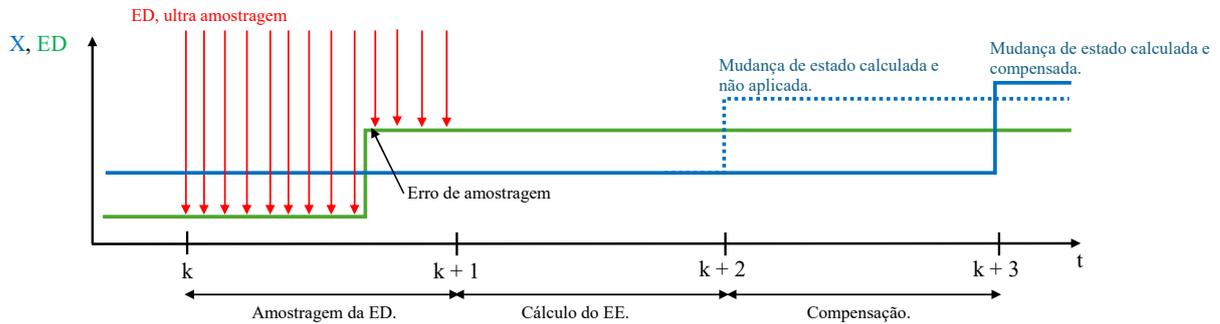
sendo um único contator, assim como no caso monofásico, desde que as chaves do contator trifásico operem sincronizadamente. O campo solucionador de chaves não ideais é responsável pela resolução de comutadores com características não ideais. Tais comutadores não ideais são modelados como pequenas indutâncias enquanto conduzem e pequenas capacitâncias quando estão abertas, implicando em impor mais utilização do FPGA *solver*. A unidade solucionador de elementos variantes no tempo é utilizada para simular elementos variáveis pertencentes à simulação, como indutores, resistores e capacitâncias variáveis. Observa-se que os campos de solucionadores de chaves não ideais e de elementos variantes no tempo podem existir ou não na simulação, a depender da configuração escolhida para emular o sistema analisado. Por fim, as unidades de multiplicador de matrizes e memória das matrizes definem o mínimo passo de simulação para determinado modelo e a máxima capacidade do SPC (em termos de elementos passivos e chaves ideais), respectivamente.

2.3.1 Amostragem de sinais da entrada digital

Os dispositivos da Typhoon HIL possuem métodos de ultra amostragem de sinais da entrada digital para atingir as exigências de precisão requeridas por simuladores em tempo real, especialmente em aplicações de frequência de chaveamento acima dos $100kHz$. Um desses métodos é demonstrado na Figura 9, conhecido como sobre amostragem global de sinais de *gate drive*. Neste método, as entradas digitais são amostradas várias vezes em um passo de simulação, detectando precisamente o instante de mudança dessas variáveis, o que permite reduzir o erro de amostragem apresentado na Figura 5. Dessa forma, é possível determinar com precisão o momento em que ocorreu a mudança na entrada digital e compensá-la no estado futuro (TRIPATHI; GONZALEZ-LONGATT, 2023).

Ao fazer amostragem da entrada digital (ED) em alta velocidade em um passo de simulação, o dispositivo pode registrar o momento em que a mudança na ED ocorre. É calculado o espaço de estado (EE) temporário da saída X com o novo valor da ED (que não é aplicado). Sabendo-se o exato instante de tempo de mudança da ED e com o espaço de estado calculado previamente, é possível calcular um valor mais fidedigno da saída X , que só é aplicada após o período de compensação, de um passo de simulação. A utilização do método da Figura 9 impõe a latência de um passo de simulação e esforço computacional adicional na execução da simulação. Além disso, este método permite lidar com somente

Figura 9: Ilustração do método de amostragem global de sinais de *gate drive*. A mudança no estado X ocorre devido à mudança na entrada digital (ED).



Fonte: Adaptado de (OSÓRIO et al., 2021).

uma mudança na ED no intervalo de cada passo de simulação (OSÓRIO et al., 2021).

A amostragem das entradas digitais em STRs é uma importante questão quando se utilizam controladores reais, tornando necessário o desenvolvimento de métodos que vão mitigar os efeitos causados pela imprecisão de tais amostragens. A Figura 9 ilustra o método que soluciona os resultados causados pela imprecisão de medição de sinais de *gate drive*.

2.3.2 Particionamento de circuitos

Sabe-se que é considerada a complexidade dos sistemas simulados pelos STRs, de forma que o esforço computacional é tão maior quanto maior for a quantidade de circuitos no sistema. Sabe-se também que os conversores de potência são modelados como chaves ideais, e a compilação é realizada por meio da execução de matrizes de espaço de estado. Dessa forma, o número de chaves no sistema (N_{chaves}) tem impacto crucial na complexidade da rede a ser analisada. Desde que uma chave possui dois estados, ligado e desligado, a inserção de uma chave em uma rede dobra o número de permutações dos estados possíveis dos circuitos, chamados de “modos”. Um modo representa um estado específico das chaves do sistema e a quantidade total de modos ($N_{circuitos}$) de uma rede modelada é dada pela Equação (1).

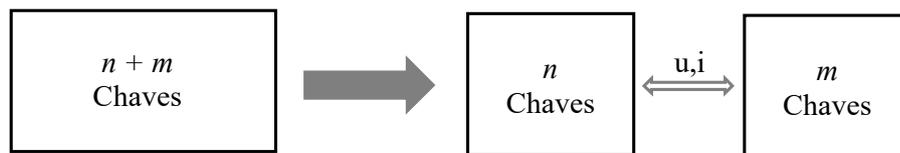
$$N_{circuitos} = 2^{N_{chaves}}. \quad (1)$$

Uma solução para reduzir a exigência de memória de armazenamento dos modos da rede, assim como acelerar a execução da simulação, é a paralelização ou particionamento

de circuitos em vários processadores (SPCs). Isso é feito no ambiente de simulação da Typhoon HIL por meio de um bloco chamado *Core Coupling*.

Considera-se uma simulação que possui $n + m = 12$ chaves (Figura 10), a qual resulta em uma quantidade de 2^{12} permutações de chaves, ou seja, 4096 diferentes “modos” do conversor, os quais são representações de matrizes de espaço de estado que devem ser armazenadas na memória do dispositivo. Usando a paralelização igual desse circuito em dois SPCs ($n = m = 6$), obtém-se que cada núcleo possui agora 2^6 possibilidades de permutação, com 64 matrizes de espaço de estado por núcleo, totalizando 128 “modos” que são armazenados na memória, representando uma redução significativa de exigência da memória. Ainda assim, com menos representações de matrizes de espaço de estado, dividir um circuito em mais de um SPC faz com que a simulação ocorra em uma taxa mais rápida (TRIPATHI; GONZALEZ-LONGATT, 2023).

Figura 10: Partição da simulação em dois SPC.

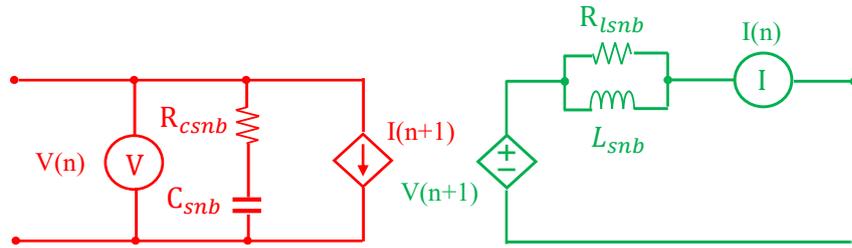


Fonte: Adaptado de (TRIPATHI; GONZALEZ-LONGATT, 2023).

A forma de particionamento de um circuito mais usual consiste na inserção de um transformador ideal na rede, modelado como ilustra a Figura 11. Observa-se que o lado vermelho deste transformador é simulado como uma fonte de corrente e o lado verde como uma fonte de tensão. O amperímetro do lado verde determina a corrente da fonte do lado vermelho e o voltímetro do lado vermelho determina a tensão da fonte do lado verde. Esta troca de informações ocorre com latência de um passo de simulação. Os *snubbers* RC e RL da Figura 11 são opcionais. Esta estratégia divide o processamento de uma rede em mais de um núcleo do FPGA *solver*, ou seja, em mais de um SPC, indicado principalmente para aplicações de eletrônica de potência (MONTEIRO; COSTA; FRANÇA, 2022).

A estrutura mostrada na Figura 11 não é uma modelagem assimétrica, desde que o lado vermelho do modelo é composto por uma fonte de tensão, e o lado verde por uma fonte de corrente. Essa estrutura pode levar a algumas instabilidades analisadas pelo *software* de simulação da Typhoon HIL e retornadas ao usuário em três opções: sistema estável, quase instável e instável.

Figura 11: Representação do *Core Coupling* com transformador ideal de dois terminais.



Fonte: Adaptado de (MONTEIRO; COSTA; FRANÇA, 2022).

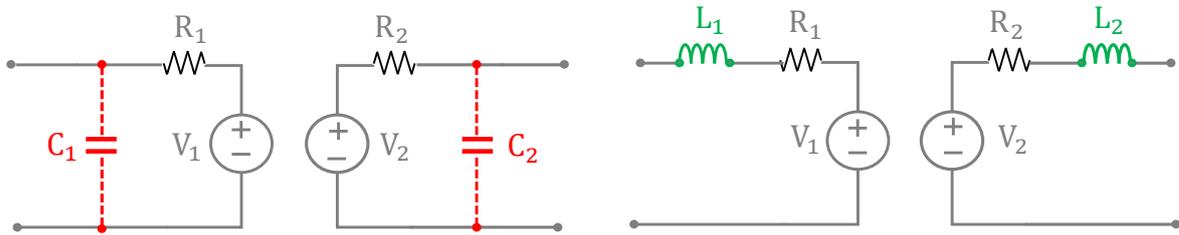
Outro método de particionamento de circuitos é chamado de modelo em linha de transmissão. Este particionamento pode ser visto na Figura 12. Nesta figura, observa-se que ambos os lados do particionamento são modelados como uma fonte de tensão em série de uma resistência. As capacitâncias em vermelho e os indutores em verde são opcionais e devem ser inseridos conforme a necessidade do usuário. Uma vantagem desse método é dada por sua modelagem ser simétrica, e a rotação dela no modelo da rede não causar conflitos topológicos. Porém, a desvantagem desse método ocorre devido à adição de resistências, indutâncias e capacitâncias extras na rede. Em algumas situações, recomenda-se substituir capacitâncias ou indutâncias próprias do modelo pelas mostradas na Figura 12. O método da Figura 12 é indicado para simulações com microrredes ou com sistemas de potência.

2.4 ESTRUTURAS FÍSICAS E CONECTIVAS DOS DISPOSITIVOS DA TYPHOON HIL

A plataforma de simulação desenvolvida neste trabalho é composta de utilizar um *software* com um *hardware*, sendo este último designado como dispositivo Typhoon HIL ou simulador Typhoon HIL. Apresenta-se inicialmente a estrutura física geral do dispositivo da Typhoon HIL e suas compatibilidades de conexão.

A Figura 13 mostra a visão frontal do dispositivo da Typhoon HIL 404, em que podem ser vistos os pinos de entradas e saídas para sinais analógicos e digitais. Os demais dispositivos da Typhoon HIL seguem uma estrutura similar à foto. Este dispositivo é o mesmo em que são feitas as simulações deste trabalho. A Figura 14 apresenta a vista de trás do dispositivo Typhoon HIL 404, com suas principais funcionalidades descritas.

Figura 12: Representação do *Core Coupling* com modelo de linha de transmissão de dois terminais.



Fonte: Adaptado de (HIL Academy, 2024a).

Os demais dispositivos HIL seguem uma estrutura parecida às Figuras 13 e 14, diferindo no número de processadores no dispositivo, tipos de entradas de comunicação, mínimo passo de simulação, resolução da amostragem da entrada digital (ED) e número de entradas e saídas analógicas e digitais permitidas. A Tabela 1 mostra as características gerais entre os diversos dispositivos da Typhoon HIL.

Tabela 1: Diferentes tipos de dispositivos da Typhoon HIL.

Simuladores HIL	HIL402	HIL404	HIL602+	HIL604	HIL606
Número de SPCs (processadores)	até 4	até 4	até 6	até 8	até 8
Passo de simulação mínimo	500ns	200ns	500ns	500ns	200ns
Resolução da amostragem da ED	6,2ns	3,5ns	6,2ns	6,2ns	3,5ns
Entradas e saída analógicas	16/16	16/16	16/32	32/64	32/64
Entradas e saídas digitais	32/32	32/32	32/32	64/64	64/64

Fonte: Por (TRIPATHI; GONZALEZ-LONGATT, 2023).

Figura 13: Simulador Typhoon HIL 404, parte frontal do dispositivo.



Pinos de entrada e saída analógica

Pinos de entrada e saída digital

Fonte: Adaptado de (Typhoon HIL Inc., 2024a).

Figura 14: Simulador Typhoon HIL 404, parte traseira do dispositivo.



Fonte: Adaptado de (Typhoon HIL Inc., 2024a).

A Typhoon HIL oferece dispositivos de interface entre os seus computadores e os controladores que fecham a malha de controle com a planta a ser simulada. Uma das interfaces de conexão é chamada de interface DSP 180, a qual tem a funcionalidade de interconexão de controladores da *Texas Instruments* de 180 pinos com os simuladores da Typhoon HIL. Estes controladores são da família C2000 de DSPs (*digital signal processor*-processador de sinal digital) da *Texas Instruments*.

O dispositivo de interface DSP 180 é mostrado na Figura 15, com descrição das suas características. Neste dispositivo de interface é possível usar 24 entradas analógicas que recebem sinais do dispositivo Typhoon HIL. A tensão de saída analógica do simulador Typhoon HIL é de $\pm 10V$, a qual é convertida diretamente para 0-3V, sendo a tensão de entrada do ADC (*analog-digital converter*-conversor analógico-digital) do controlador. Além disso, neste dispositivo, há 16 entradas e 24 saídas digitais, permitindo a troca de sinais digitais entre o DSP e o STR.

Há também a interface de conexão chamada de interface *launchpad*, a qual pode ser visualizada na Figura 16. Este dispositivo consegue fazer a interconexão do simulador Typhoon HIL com *launchpads* da série C2000 da *Texas Instruments*. O *launchpad* mostrado na Figura 16 possui 16 entradas e 4 saídas analógicas, além das 16 saídas e 16 entradas digitais.

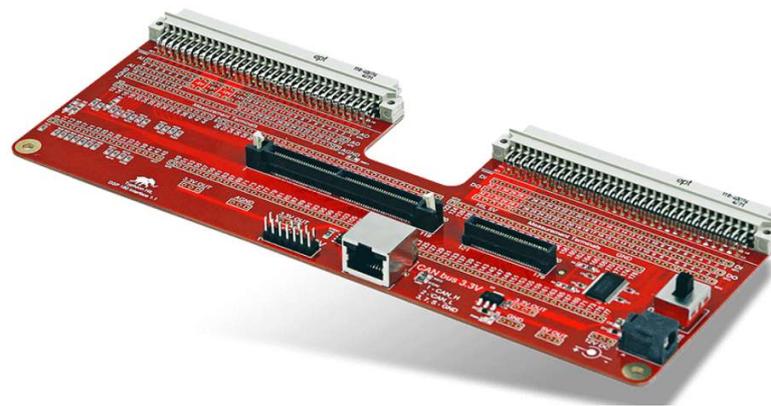
Por fim, existe uma interface bastante útil que permite a possibilidade de conexão simultânea de até 3 DSPs, chamada de microgrid DSP interface. Esta interface é compatível com a família C2000 de DSPs da *Texas Instruments*, incluindo a série F28335 (delfino), a qual é usada neste trabalho. Além disso, esta interface é composta por 16

ou 32 entradas analógicas (configurável pelo usuário). Para os sinais digitais, compõe-se de 32 saídas digitais e 32 entradas digitais, sendo que as saídas são compostas por 30 de PWM e 2 de GPIO (*General Purpose Input/Output*-entradas/saídas de uso geral). O dispositivo microgrid DSP interface, com algumas de suas características, é mostrado ilustrativamente na Figura 17

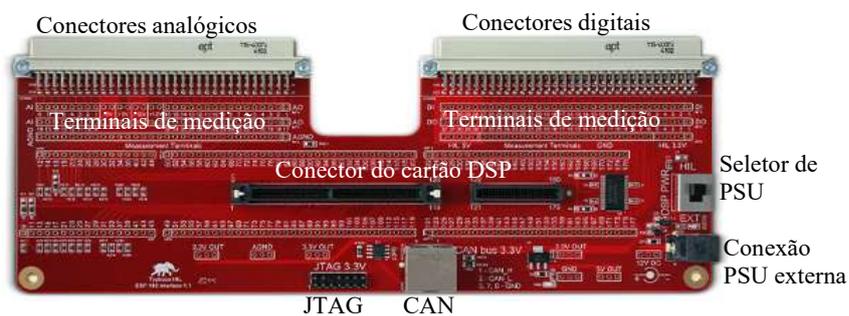
Outras plataformas de interface oferecidas pela Typhoon HIL para a interconexão dos seus computadores com controladores e outros dispositivos podem ser encontradas na documentação de *hardwares* da Typhoon HIL (Typhoon HIL Inc., 2024b).

Figura 15: Dispositivo de interface DSP 180 da Typhoon HIL.

(a) Dispositivo.

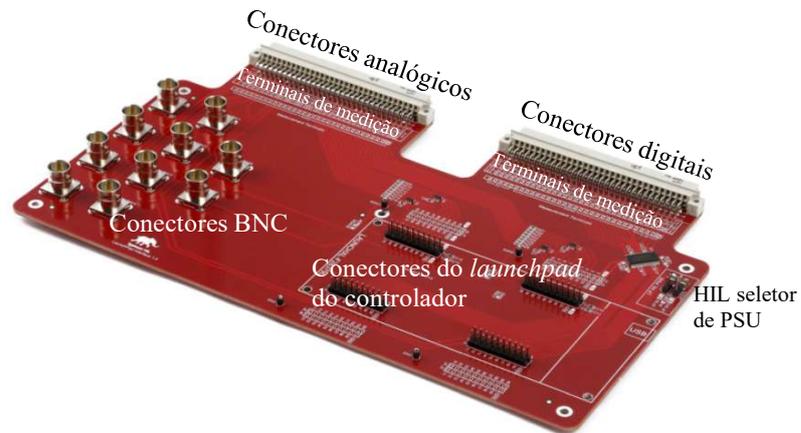


(b) Características.



Fonte: Adaptado de (Typhoon HIL Inc., 2024c).

Figura 16: Dispositivo de interface *launchpad* da Typhoon HIL.



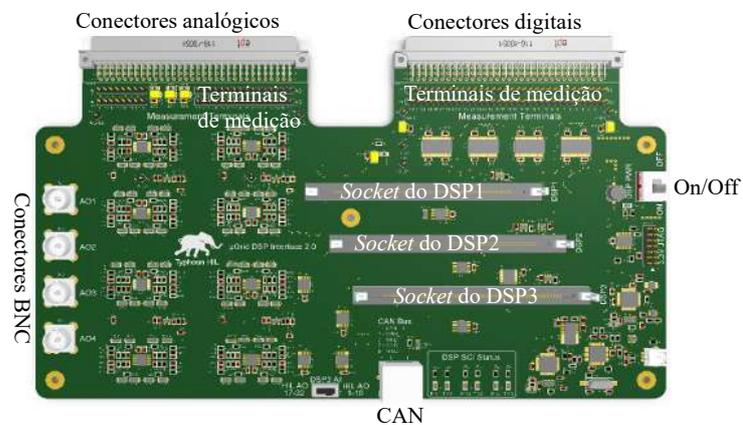
Fonte: Adaptado de (Typhoon HIL Inc., 2024d).

Figura 17: Dispositivo microgrid DSP interface.

(a) Dispositivo.



(b) Características.



Fonte: O Autor.

2.5 SOFTWARE DE SIMULAÇÃO: TYPHOON HIL CENTRO DE CONTROLE

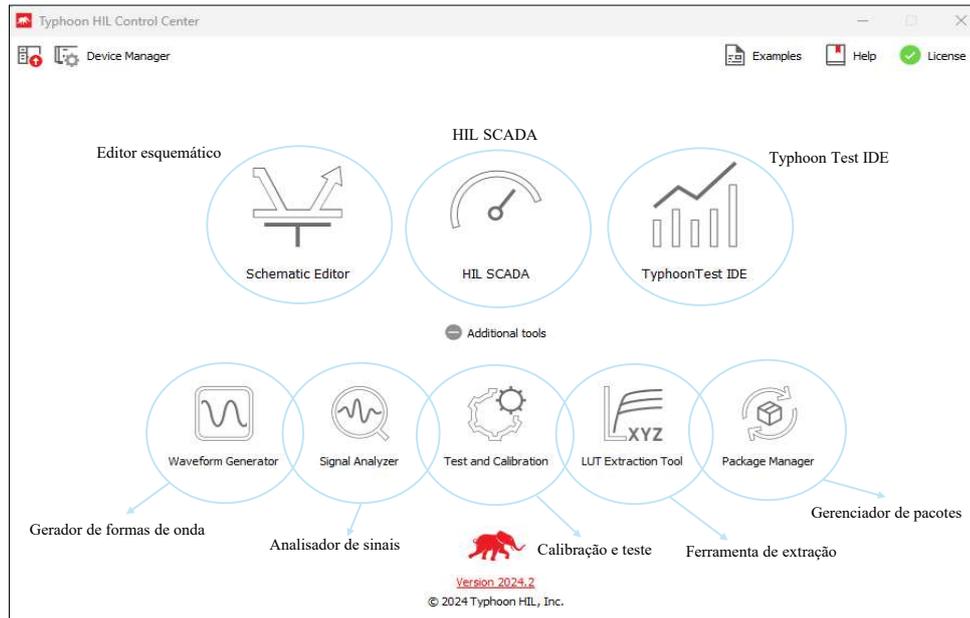
Typhoon HIL *control center* ou Typhoon HIL centro de controle é uma plataforma de simulação que permite aos usuários construir modelos de sistemas baseados em eletrônica de potência que futuramente serão simulados em tempo real. Dessa forma, neste centro de controle é possível realizar simulações de sistemas controlados mesmo antes da inserção do controlador real e sem o dispositivo da Typhoon HIL (o qual opera em tempo real), facilitando grandemente o processo de desenvolvimento desses sistemas. Nesta seção, apresentam-se as principais características e funcionalidades desse *software* disponibilizado pela Typhoon HIL.

A tela inicial do Typhoon HIL centro de controle é mostrada na Figura 18. Pode-se ver nesta figura três ambientes selecionáveis que são os recursos oferecidos pelo *software*: o editor esquemático (*Schematic Editor*), o *HIL SCADA* (*Supervisory Control and Data Acquisition*-Controle de Supervisão e Aquisição de Dados) e *Typhoon Test IDE* (*Integrated Development Environment*-Ambiente de Desenvolvimento Integrado). Cada um destes três ambientes é descrito nesta seção.

Na Figura 18 se vê que o Typhoon HIL centro de controle também oferece algumas ferramentas adicionais ao usuário. Essas ferramentas são descritas brevemente a seguir.

- **Gerador de formas de onda:** é utilizado para gerar curvas de potências vs. tensão ou corrente vs. tensão de geradores fotovoltaicos, além de customizar gráficos importados para a simulação;
- **Analisador de sinais:** é utilizado para analisar dados que são exportados da simulação, assim como dados que são dinamicamente exportados do HIL SCADA;
- **Teste e calibração:** é utilizado para calibração do dispositivo Typhoon HIL ao utilizar o cartão de calibração HIL;
- **Ferramenta de extração:** é utilizado para a conversão automática de imagens e gráficos de *datasheets* em dados em formato de arquivos;
- **Gerenciador de pacotes:** é utilizado para baixar e instalar pacotes e exemplos, além de seu gerenciamento (ver documentação, reinstalação, etc.).

Figura 18: Tela inicial do Typhoon HIL centro de controle.



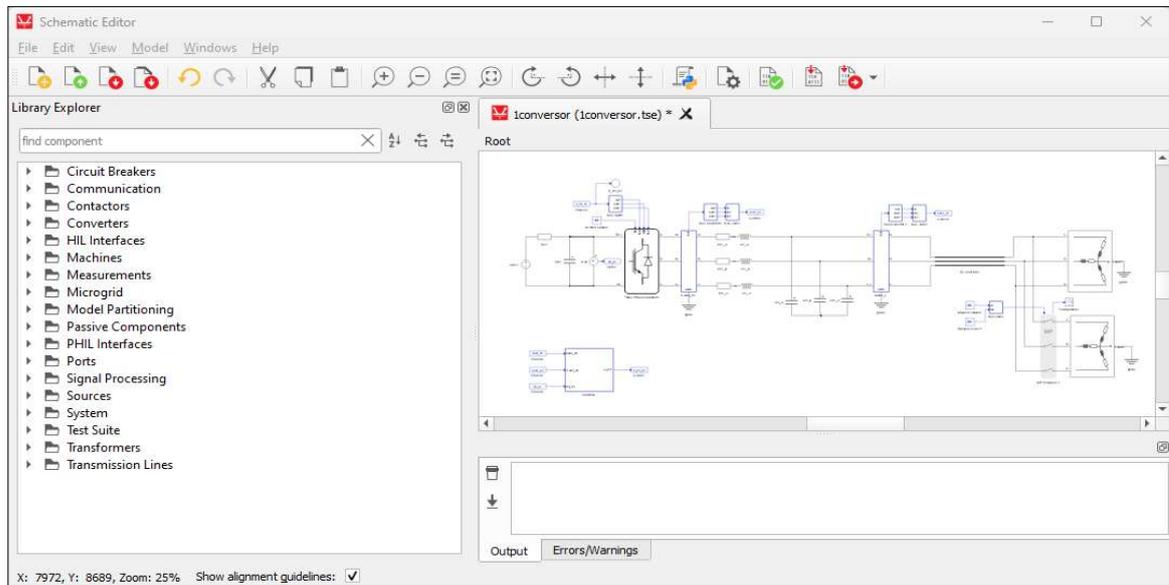
Fonte: O Autor.

2.5.1 Editor esquemático

A Figura 19 mostra o ambiente de desenvolvimento de modelos do editor esquemático da Typhoon HIL centro de controle. Neste ambiente é possível arrastar modelos de componentes predefinidos ao lado esquerdo da Figura 19 para conectá-los e formar redes/sistemas na parte central. Com isso, é possível simular sistemas com componentes prontos de conversores, elementos passivos, transformadores, máquinas elétricas, geradores renováveis, etc. Estes modelos possuem uma interface amigável ao usuário, os quais são compilados e executados em tempo real no editor esquemático (TRIPATHI; GONZALEZ-LONGATT, 2023).

O Typhoon HIL centro de controle deve atender aos usuários com diversos níveis de especialização e com diferentes necessidades de aplicações de sistemas específicos, com modelos facilmente parametrizáveis. Dessa forma, além das diversas bibliotecas presentes no *software*, há também algumas caixas de ferramentas com diferentes níveis de modelos e exigências.

Figura 19: Ambiente do editor esquemático da Typhoon HIL centro de controle.



Fonte: O Autor.

Um exemplo de caixa de ferramentas consiste na chamada microrrede. Nesta, é possível observar a presença de conversores, recursos energéticos distribuídos, como as fontes solar, eólica, geradores a diesel, assim como sistemas de armazenamento de energia, os quais podem ser construídos com diferentes tipos de componentes. Qual tipo de componente deve ser escolhido depende muito do objetivo da simulação, dos dispositivos sob teste e dos *hardwares* disponíveis ao usuário. Pode-se dividir tais componentes presentes no *software* da seguinte forma:

- **Componentes chaveados:** são recomendados em situações que se deseja simular sistemas com conversores controlados em que há a exigência de modelos detalhados de eletrônica de potência, assim como a obtenção do comportamento preciso dos comutadores interligados com a saída do PWM. Estes componentes possuem esquemas de controles montados os quais podem ser modificados e parametrizados pelos usuários;
- **Componentes médios:** estes componentes são bastante parecidos com os componentes chaveados, porém, eles diferem por não possuírem grandes exigências computacionais. Dessa forma, são recomendados quando os efeitos da comutação podem ser desprezados e não há a necessidade da utilização do PWM;
- **Componentes genéricos:** estes componentes são baseados em modelos médios, sendo recomendados para simulações de aplicações de microrredes ou de gerencia-

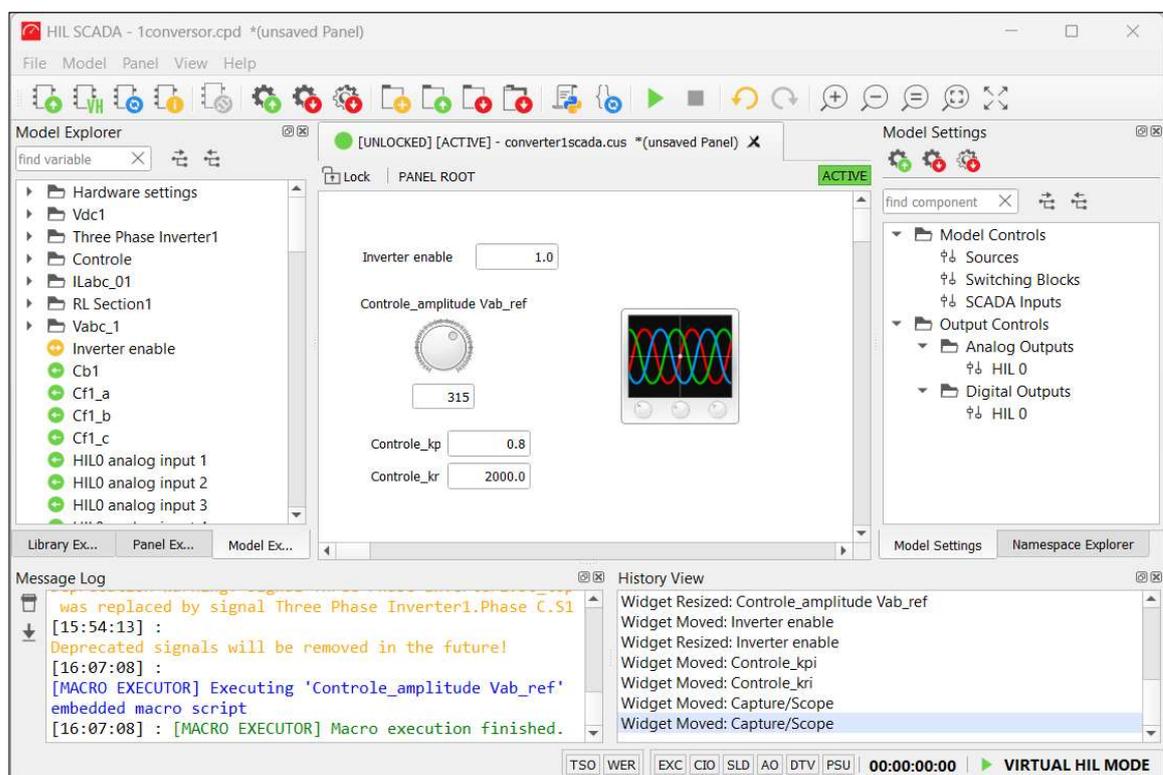
mento de carga/geração, onde o objetivo consiste em simular os níveis mais alto de controle da microrrede.

2.5.2 HIL SCADA

Após a compilação de uma simulação, o Typhoon HIL centro de controle permite ao usuário um ambiente gráfico em tempo real em que é possível monitorar, controlar e operar a simulação. O tempo decorrido enquanto o modelo é executado no dispositivo Typhoon HIL deve coincidir com o tempo real (de um relógio de parede). Este ambiente, chamado de HIL SCADA (supervisão e aquisição de dados), é utilizado para modificar sinais de entrada do modelo simulado, assim como obter os resultados gráficos da simulação, ou capturá-los para análise futura (TRIPATHI; GONZALEZ-LONGATT, 2023).

Um exemplo de utilização do HIL SCADA pode ser visto na Figura 20, em que é possível obter graficamente os resultados da simulação e alterar ganhos de controladores usados na simulação. Estes recursos são versáteis, sendo criados a depender do que está sendo simulado, conforme a necessidade do usuário.

Figura 20: HIL SCADA: ambiente de supervisão e aquisição de dados do Typhoon HIL centro de controle.



Fonte: O Autor.

2.5.3 Typhoon Test IDE

O chamado *Typhoon test IDE* (ambiente de desenvolvimento integrado) consiste em uma ferramenta de testes para criação e execução de testes automáticos para diferentes aplicações, especialmente aquelas de eletrônica de potência e de sistemas de potência. Desde que o *software* do Typhoon HIL centro de controle é baseado na linguagem Python, é possível a utilização de uma extensa quantidade de funções em Python que permitem ao usuário o controle do ambiente de simulação, rodar, carregar e interagir com modelos, além de parametrizar componentes. Na indústria, a utilização do *Typhoon test IDE* é útil devido à automatização de testes inseridos no ciclo de desenvolvimento, incluindo parametrização e condições de operação. Na academia, esta ferramenta é útil para testes de novas metodologias em uma ampla variedade de condições, como, por exemplo, comparar diferentes metodologias usando a mesma métrica e procedimento.

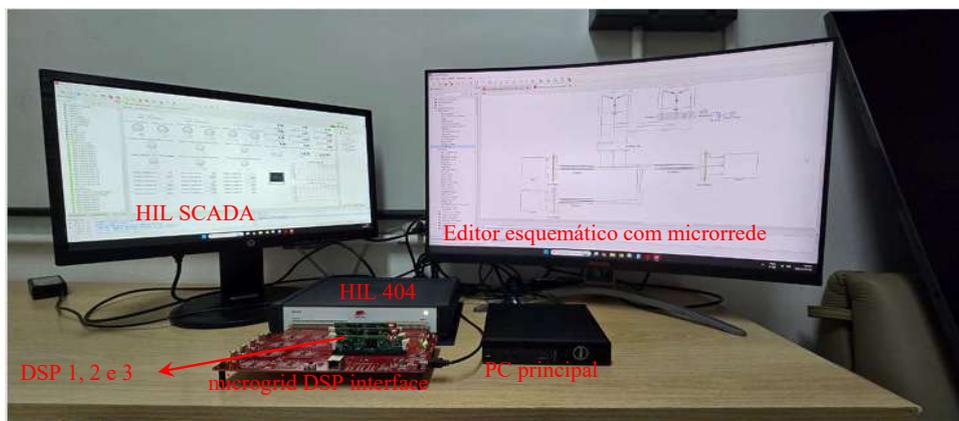
3 DESENVOLVIMENTO DA PLATAFORMA PARA TESTE DE CONTROLADORES DE CONVERSORES DE MICRORREDES

3.1 PLATAFORMA DE TESTE DE CONTROLADORES

O desenvolvimento da plataforma para o teste de controladores é feito para utilizar a técnica *Controller-HIL* (C-HIL). Portanto, a parte de controle e modulação PWM é realizada em controladores reais, os quais são da série de DSPs da *Texas Instruments* C2000, sendo do tipo F28355 (Delfino), compatíveis com o dispositivo de interface utilizado, mostrado na Figura 17. Além disso, as simulações em tempo real são feitas em um dispositivo Typhoon HIL 404, o qual pertence à quarta geração de dispositivos da Typhoon HIL. O detalhamento das configurações básicas deste simulador pode ser consultado no folheto da Typhoon HIL Inc. (2024a). A Figura 21 mostra a bancada onde se encontram o simulador HIL 404, o dispositivo de interface (Microgrid DSP Interface) e os DSPs que são utilizados neste trabalho.

Dessa forma, são mostrados a construção da microrrede, os possíveis controles que podem ser testados nela e as associações que devem ser feitas para conexão dos DSPs com

Figura 21: Plataforma de teste de controladores.



Fonte: O Autor.

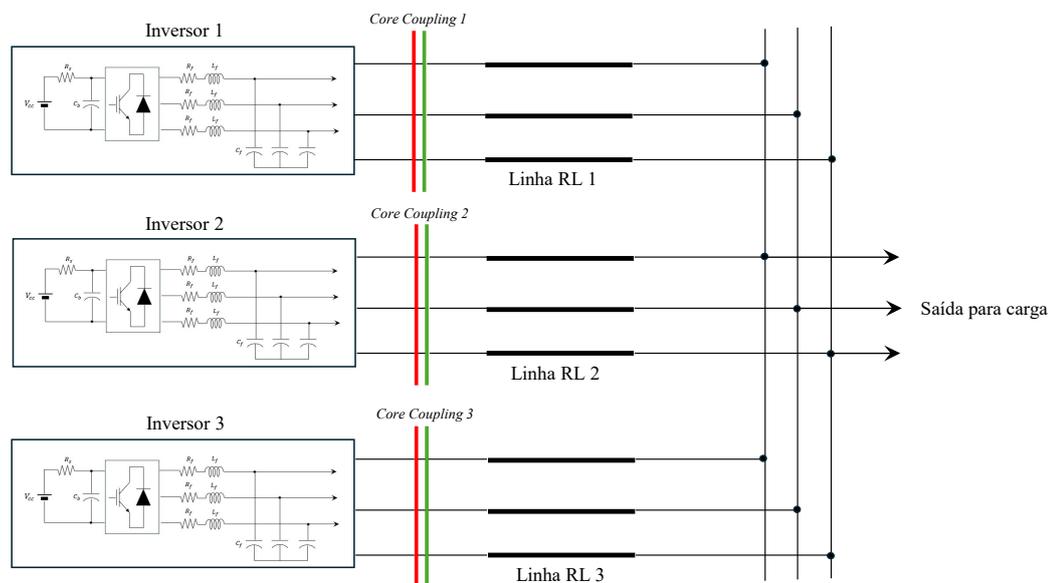
os sinais medidos do editor esquemático, os quais são essenciais para o processamento dos esquemas de controle da microrrede.

3.2 MICRORREDE COM TRÊS INVERSORES TRIFÁSICOS

A microrrede proposta para desenvolvimento neste trabalho é composta por três conversores (3 inversores) de potência alimentando uma carga trifásica, operando no modo autônomo, ou seja, desconectada da rede elétrica principal. Devem ser elaboradas as malhas de controle dos conversores desta microrrede, de modo que os três conversores compartilhem potência.

A microrrede com os três conversores conectados é vista na Figura 22, sendo implementada no editor esquemático do Typhoon HIL Centro de Controle. Cada conversor é composto por um barramento CC com uma capacitância de entrada, e com um filtro LC na saída do conversor. As perdas deste filtro são representadas por uma resistência em série com a indutância (Figura 23). A saída de cada inversor está conectada a uma linha de transmissão com característica RL . Após as linhas, estes conversores estão conectados e alimentam uma carga trifásica.

Figura 22: Microrrede com 3 conversores.

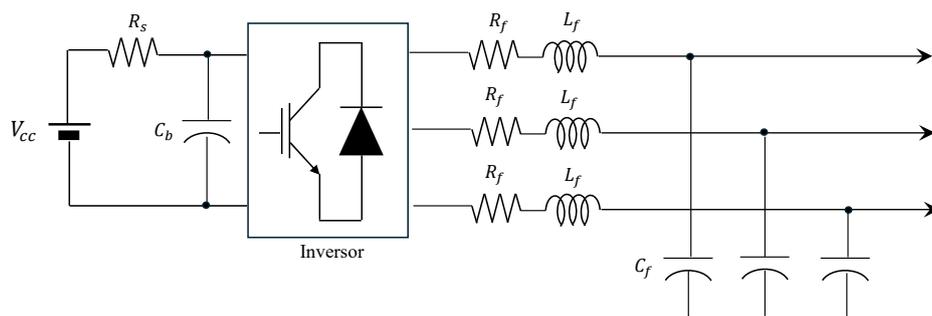


Fonte: O Autor.

A presença dos três blocos de *Core Coupling* na Figura 22 sugere a divisão do circuito da microrrede em 4 núcleos de processamento, ou em 4 SPCs (*Standard Processing Core*).

Três núcleos são destinados para o processamento dos inversores e o quarto núcleo se destina ao processamento das cargas. Dessa forma, escolhe-se uma configuração dentro do Typhoon HIL que suporte a referida repartição. Além disso, devem ser feitas as medições necessárias para realizar a estratégia de controle e do compartilhamento de potência, nos três conversores da microrrede.

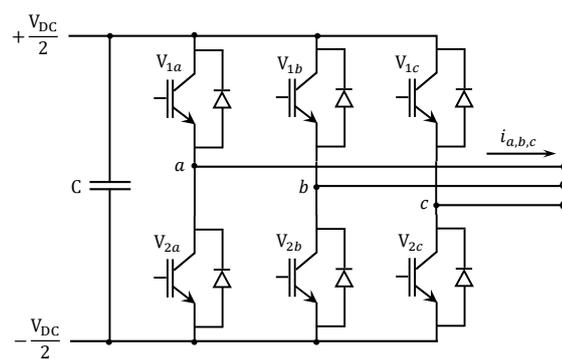
Figura 23: Diagrama do conversor modelado no editor esquemático.



Fonte: O Autor.

Existem algumas topologias usuais para o conversor mostrado na Figura 23, as quais podem ser usadas para simular a microrrede. Comumente, o conversor comercial mais usado para microrredes AC é o inversor trifásico de dois níveis (*2L-VSI- Two Level Voltage Source Inverter*), mostrado na Figura 24.

Figura 24: Topologia de conversor trifásico de dois níveis.

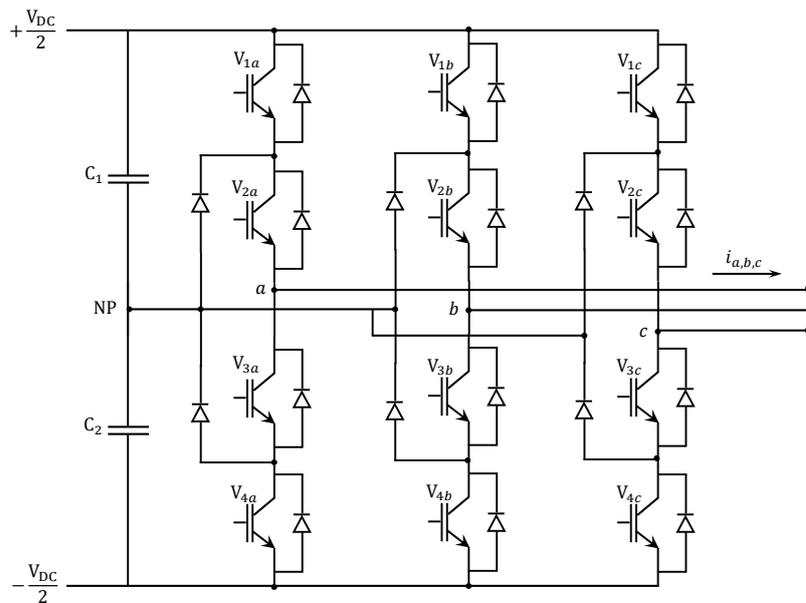


Fonte: Adaptado de (SHARKH et al., 2014).

Outra topologia com aplicação em microrredes, que pode ser usada na microrrede deste trabalho, é o chamado inversor trifásico de três níveis com ponto neutro (*3L-NPC- Three Level Neutral Point Clamped*), que pode ser visto na Figura 25. Porém, limita-se a ter somente 1 conversor 3L-NPC na microrrede, devido a sua quantidade de chaves (12),

podendo ser controlado apenas pelo DSP1, pois a placa de interface restringe as saídas de PWM em 10 (DP2) e 8 (DSP3), como mostrado na Seção 3.5. A topologia de conversor deve ser escolhida conforme a sua aplicação e estratégia de controle que será testada na microrrede desenvolvida neste trabalho.

Figura 25: Topologia de conversor trifásico NPC.



Fonte: Adaptado de (SHARKH et al., 2014).

3.2.1 Medições de tensão e corrente

Uma das limitações práticas de qual estratégia de controle poderá ser simulada na microrrede consiste na quantidade de medições necessárias para implementá-la, pelo fato do simulador Typhoon HIL 404 possuir 16 saídas analógicas (Tabela 1). Dessa forma, limita-se a ter aproximadamente 5 medições por conversor. Como são feitos os controles de tensão e corrente dos conversores, essas são normalmente as variáveis medidas para utilizar as diversas técnicas de controle, as quais são discutidas adiante, sob a possibilidade de implementar na microrrede proposta.

Portanto, no caso trifásico, para obter as medições de três correntes de linha, sugere-se medir duas correntes e obter a corrente da terceira fase por meio de cálculo, ao assumir a operação equilibrada do circuito. Medindo-se as correntes das fases a e b de saída do conversor, a corrente na fase c é dada por

$$\vec{i}_a + \vec{i}_b + \vec{i}_c = 0 \Rightarrow \vec{i}_c = -\vec{i}_a - \vec{i}_b. \quad (2)$$

Similarmente, é possível obter as tensões de fase trifásicas a partir da medição de duas tensões de linha (fase-fase). Portanto, ao se medir as tensões de linha \vec{v}_{ab} e \vec{v}_{bc} , obtêm-se as tensões de fase trifásicas, considerando a operação equilibrada do circuito da microrrede. Sabe-se que os fasores de tensão de linhas são definidos por

$$\vec{v}_{ab} = \vec{v}_a - \vec{v}_b, \quad (3)$$

$$\vec{v}_{bc} = \vec{v}_b - \vec{v}_c, \quad (4)$$

$$\vec{v}_{ca} = \vec{v}_c - \vec{v}_a, \quad (5)$$

onde \vec{v}_{ab} , \vec{v}_{bc} e \vec{v}_{ca} são as tensões de linha (fase-fase) e \vec{v}_a , \vec{v}_b e \vec{v}_c são as tensões de fase. Considerando que o sistema opere com tensões trifásicas senoidais e equilibradas, a soma das tensões de linha e de fase é zero, de forma que

$$\vec{v}_a + \vec{v}_b + \vec{v}_c = 0, \quad (6)$$

$$\vec{v}_{ab} + \vec{v}_{bc} + \vec{v}_{ca} = 0. \quad (7)$$

Ao manipular a Equação (6), juntamente com as Equações (3), (4) e (5), obtêm-se as tensões de fase em termos das tensões de linha

$$\vec{v}_a = \frac{1}{3} (\vec{v}_{ab} - \vec{v}_{ca}), \quad (8)$$

$$\vec{v}_b = \frac{1}{3} (\vec{v}_{bc} - \vec{v}_{ab}), \quad (9)$$

$$\vec{v}_c = \frac{1}{3} (\vec{v}_{ca} - \vec{v}_{bc}). \quad (10)$$

Observando que \vec{v}_{ca} pode ser escrita em termos das demais tensões de linha (\vec{v}_{ab} e \vec{v}_{bc}), obtêm-se as tensões de fase desejadas em termos de somente duas tensões de linha

$$\vec{v}_a = \frac{1}{3} (2\vec{v}_{ab} + \vec{v}_{bc}), \quad (11)$$

$$\vec{v}_b = \frac{1}{3} (\vec{v}_{bc} - \vec{v}_{ab}), \quad (12)$$

$$\vec{v}_c = \frac{1}{3} (-\vec{v}_{ab} - 2\vec{v}_{bc}). \quad (13)$$

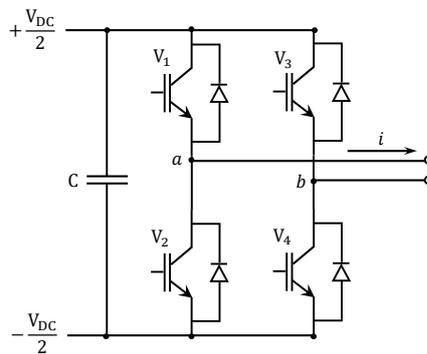
Dessa forma, com somente duas medições de tensões, faz-se o cálculo das três tensões de fase do sistema.

Este artifício reduz um total de 6 para 4 medições e ele é usado no decorrer no uso teste da plataforma, mostrado no Capítulo 4. Vale salientar que as transformações sugeridas devem ser feitas no processamento das medições, ou seja, pelos DSPs da microrrede.

3.2.2 Microrrede com conversores monofásicos

A microrrede é inicialmente composta por inversores, linhas e cargas trifásicas, de forma que é possível testar controladores com a técnica C-HIL nesse tipo de sistema. Porém, caso seja necessário realizar testes de controladores em redes monofásicas, também é possível. Dessa forma, é possível usar o conversor de dois níveis monofásico em ponte completa, como ilustrado a Figura 26.

Figura 26: Topologia de conversor monofásico em ponte completa.



Fonte: Adaptado de (BLAABJERG, 2018).

Dessa forma, com inversores monofásicos, a microrrede da Figura 22 é adaptada para filtros, linhas e carga monofásica. O uso da microrrede monofásica é vantajoso do ponto de vista da redução de medições de correntes e tensão para implementar o controle da microrrede, o que se adequa ao limite de saídas analógicas do Typhoon HIL, não sendo necessário utilizar o artifício da Seção 3.2.1, por exemplo. Além disso, deve-se usar menos reparticionamentos (blocos *core coupling*), visto que os conversores monofásicos exigem menos esforço computacional comparados aos trifásicos, devido ao menor número de chaves.

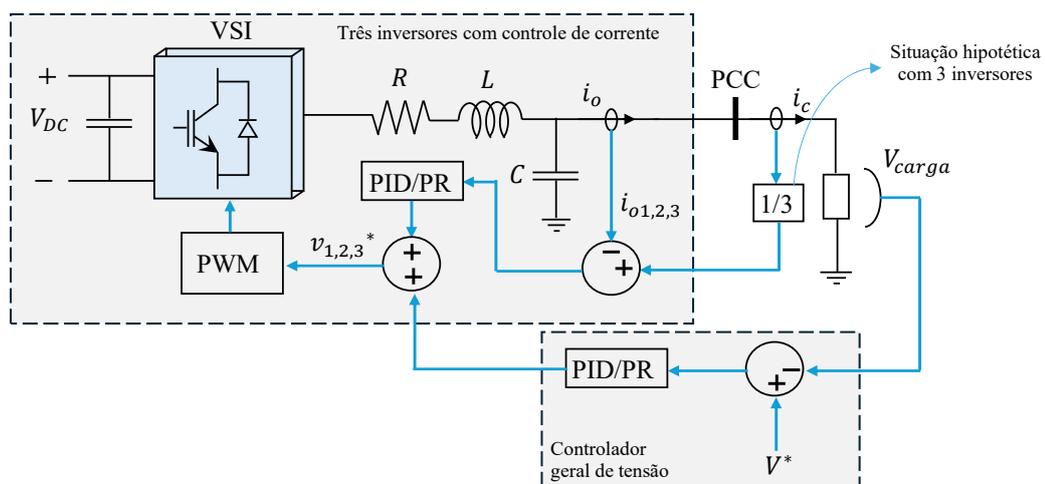
3.3 TÉCNICAS DE CONTROLE PARA MICRORREDE

Há diversas possibilidades de estratégias de controle para que os conversores da microrrede compartilhem potência. As estratégias mais conhecidas podem ser sumarizadas como: (i) concentrado, (ii) mestre-escravo, (iii) de lógica distribuída e (iv) sem comunicação (AZEVEDO, 2011). Uma abordagem dessas diferentes técnicas de implementação de controle para compartilhamento de potência pode ser encontrada em Han et al. (2016), considerando especialmente o modo de operação ilhado da microrrede.

O controle concentrado consiste em duas camadas principais, onde há uma malha externa geral para controle de tensão e malhas internas individuais para controle de corrente dos conversores. Neste controle, medem-se as tensões do barramento da carga, sendo comparadas com a tensão de referência para que o sinal de erro passe por um controlador de tensão. Também há a necessidade de medir as correntes da carga para gerar as correntes de referência de cada conversor, a qual é obtida pela média da corrente de carga total. As correntes de saída dos conversores são comparadas com as referências e o sinal de erro é enviado para os controladores de corrente. A saída do controlador de tensão é somada com as saídas dos controladores de corrente para gerar o sinal de referência de tensão dos conversores. Por fim, usam-se moduladores PWM para gerar os sinais dos comutadores. Este método apresenta dificuldades de implementação em microrredes extensas, devido à dependência de *link* de comunicação (HU et al., 2022).

Há a possibilidade de implementar a técnica de controle concentrado na microrrede proposta neste trabalho. O método para três conversores é mostrado ilustrativamente na Figura 27. Como se vê nesta figura, há a necessidade de medições das tensões e correntes da carga, e das correntes de saída dos inversores para implementação da estratégia de controle. Observa-se o uso de controladores proporcional-ressonante (PR) e proporcional-integral-derivativo (PID).

Figura 27: Diagrama de controle concentrado para três conversores.



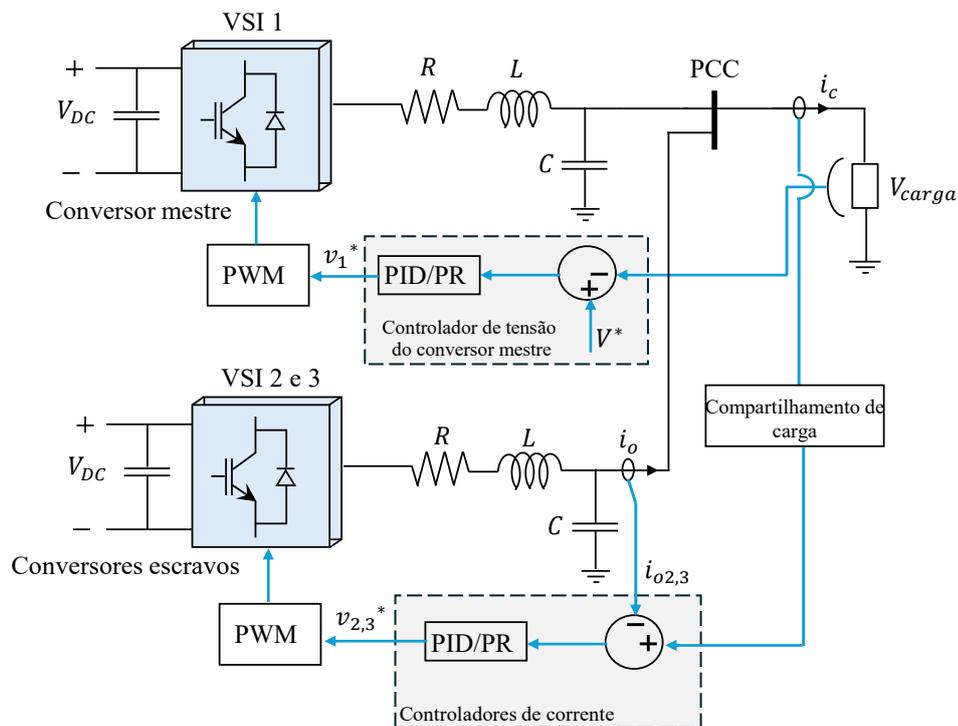
Fonte: Adaptado de (HU et al., 2022).

Na estrutura de controle mestre-escravo, um conversor mestre regula a tensão de saída da carga e fornece a corrente de referência para os demais conversores escravos. Esta

referência serve para que os demais conversores obtenham o compartilhamento de corrente adequado. Este compartilhamento é proporcional à capacidade nominal de cada conversor, de modo que há um centro de destruição para cumprir esse papel. Uma dificuldade de operar esse tipo de sistema consiste na dependência do conversor mestre, o qual se falhar compromete o funcionamento dos demais conversores escravos (HAN et al., 2016). Além disso, a presença de um barramento único para medição de correntes é também uma desvantagem para implementação desse esquema de controle. A vantagem do controle mestre-escravo está do ponto de vista de circulação de corrente entre os conversores e na regulação precisa na frequência e na tensão, diferente de outros métodos de controle (AZEVEDO, 2011).

A Figura 28 mostra a configuração de controle mestre-escravo, a qual pode ser implementada na plataforma de testes de microrredes proposta neste trabalho. Observa-se a possibilidade de inclusão de *feed forward* de tensão e de corrente no controle de corrente dos conversores escravos, de forma que a corrente de carga pode ser compartilhada precisamente a partir de comandos vindos do centro de controle.

Figura 28: Diagrama de controle mestre-escravo para três conversores.



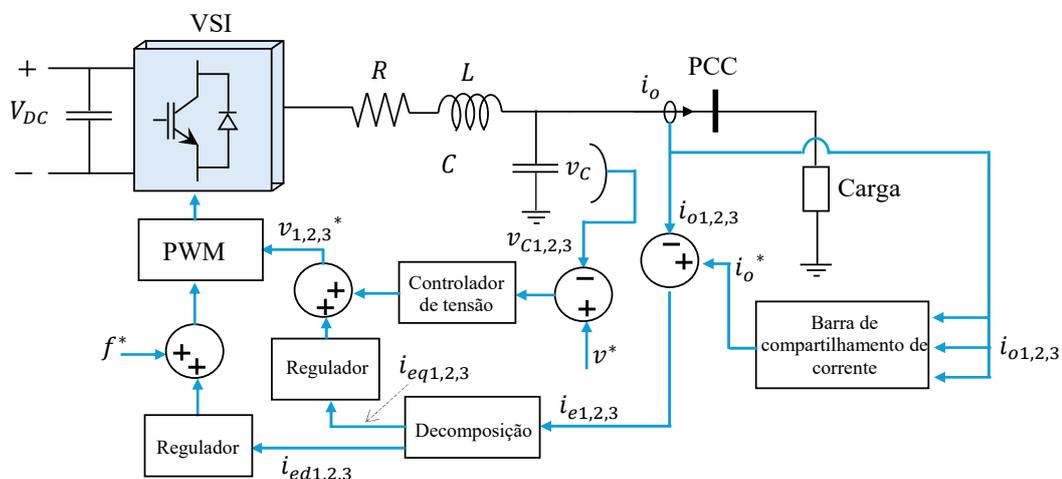
Fonte: Adaptado de (HU et al., 2022).

Há a estratégia de controle distribuído, onde os conversores são controlados individualmente e não há a necessidade de um controlador central, como nos métodos anteriores. Com isso, ao detectar uma falha, um conversor pode suavemente desconectar-se do sistema e os demais continuarem funcionando normalmente. Neste tipo de controle é necessário um barramento para compartilhamento de corrente e um sincronizador de tensão. A Figura 29 mostra um esquema de controle distribuído, onde a corrente vinda do barramento de compartilhamento de corrente é considerada a referência para os conversores, onde é possível fazer o compartilhamento de carga da microrrede. O erro de corrente é decomposto em componentes ativa e reativa, as quais são usadas para regular a amplitude e frequência da tensão (HAN et al., 2016).

A estratégia de controle distribuído é possível de implementar na microrrede proposta neste trabalho com a inclusão do barramento de compartilhamento de corrente. Além disso, são necessárias as medições de tensões e correntes de saída de cada conversor. De forma geral, este método de controle não possui um controle central e os conversores são controlados simetricamente. Porém, ainda é necessária a interconexão entre os mesmos.

As estratégias de controle que trabalham sem comunicação são baseadas no controle por inclinação (*droop control*). Essas técnicas são essenciais para conectar conversores remotos, em que são evitadas complexidades e custos para o sistema, além da facilidade de expansão da microrrede, onde os módulos são facilmente substituíveis sem comprometer

Figura 29: Diagrama de controle distribuído para três conversores.



Fonte: Adaptado de (HAN et al., 2016).

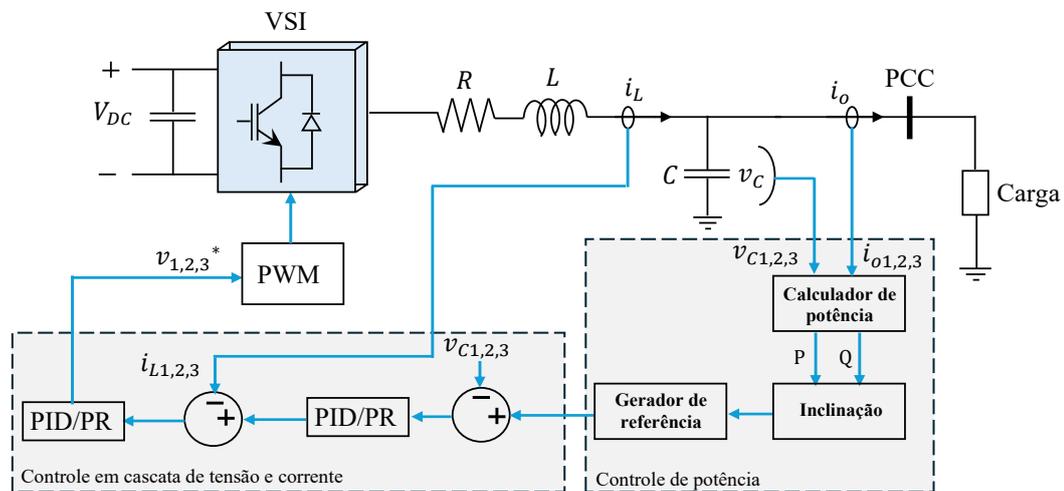
a operação total do sistema.

Uma estrutura básica de controle por inclinação é mostrada na Figura 30, onde se pode ver as três etapas deste tipo de controle: controle de potência, de tensão e de corrente. No controle de potência é necessário o cálculo da potência individual de saída de cada conversor, do qual é gerado o sinal de referência. Este sinal é utilizado no controle em cascata interno de tensão e corrente do conversor, do qual são gerados os sinais de PWM.

O uso do controle por inclinação é preferível em situações onde se necessita conectar conversores em lugares remotos, pois não precisa do uso de *links* de comunicação como nas outras estratégias de controle, evitando custo e diminuindo a complexidade do sistema, além de facilitar a expansão da microrrede. As dificuldades dessa estratégia consiste no erro residual da frequência e amplitude da tensão, além da dificuldade de compartilhamento de cargas não lineares (HAN et al., 2016).

As estratégias de controle baseadas no controle por inclinação podem ser testadas na plataforma de testes de microrredes deste trabalho. Porém, como se vê na Figura 30, é necessário a medição das correntes do indutor do filtro e da tensões e correntes de saída do conversor. Portanto, recomenda-se estimar a corrente de saída para o cálculo da potência individual de saída de cada conversor. Isto pode ser feito pela medição da corrente do indutor do filtro LC. Esta recomendação decorre da quantidade de saídas analógicas do simulador em tempo real serem 16, dando aproximadamente 5 saídas para cada conversor.

Figura 30: Diagrama de controle por inclinação para três conversores.



Fonte: Adaptado de (HU et al., 2022).

3.4 MÉTODOS PARA DISCRETIZAÇÃO DOS CONTROLADORES

O controle dos conversores é realizado em tempo discreto, sendo utilizada a linguagem de programação C compilada para os DSPs. Portanto, são mostrados os métodos usuais para discretização dos controladores utilizados na microrrede. Há duas formas de discretização de funções de transferência de sistemas modelados no domínio contínuo s de Laplace. A primeira consiste na discretização da função de transferência e a segunda consiste na discretização dos integradores da função de transferência, quando estes estão evidentes (RODRIGUEZ et al., 2008).

Para discretizar uma função de transferência, pode-se usar uma técnica que relaciona o termo s da transformada de Laplace com o termo z da transformada discreta. Essas relações são obtidas por aproximações da derivada, sendo mostradas aqui três delas: Euler *Backward*, Euler *Forward* e o método de Tustin (LAGES, 2011).

Considerando a função $y(t)$ e sua derivada $x(t)$, de forma que

$$\frac{dy(t)}{dt} = x(t), \quad (14)$$

e ao considerar uma amostragem da função a um passo de tempo T_s , o método de Euler *Backward* utiliza uma aproximação de derivada por diferenças finitas com a função no passo atual e no passo anterior, de forma que

$$\dot{y}(k) = x(k) \cong \frac{y(k) - y(k-1)}{T_s}, \quad (15)$$

onde k representa a k -ésima amostra e o ponto sobre a função discreta $y(k)$ indica sua derivada.

Considera-se o seguinte sistema linear de primeira ordem em tempo contínuo com uma função de saída arbitrária $g(t)$ e $u(t)$ de entrada

$$\dot{g}(t) + ag(t) = au(t), \quad (16)$$

onde a indica uma constante real. Esse sistema no domínio de Laplace pode ser representado por

$$sG(s) + aG(s) = aU(s), \quad (17)$$

onde s indica o domínio de Laplace. Portanto, tem-se

$$\frac{G(s)}{U(s)} = \frac{a}{s+a}. \quad (18)$$

Considerando o mesmo sistema linear da Equação (16), agora em tempo discreto, com a aproximação de Euler *Backward*, tem-se que

$$\begin{aligned} \dot{g}(k) + ag(k) &= au(k), \\ \frac{g(k) - g(k-1)}{T_s} + ag(k) &= au(k), \end{aligned} \quad (19)$$

ao se aplicar a transformada discreta se tem que

$$G(z) - z^{-1}G(z) + aT_sG(z) = aT_sU(z), \quad (20)$$

onde z indica o domínio da transformada discreta. Portanto, tem-se

$$\frac{G(z)}{U(z)} = \frac{aT_s}{1 - z^{-1} + aT_s} = \frac{a}{\frac{1-z^{-1}}{T_s} + a}. \quad (21)$$

Ao comparar a Equação (18) com a Equação (21), observa-se que a relação entre as variáveis s e z , para obter a transformada discreta pelo método de Euler *Backward*, é

$$s = \frac{1 - z^{-1}}{T_s}. \quad (22)$$

Na técnica de Euler *Forward* aproxima-se a derivada por diferenças finitas usando o passo atual e o passo futuro mais próximo, de forma que

$$\dot{y}(k) = x(k) \cong \frac{y(k+1) - y(k)}{T_s}. \quad (23)$$

Considerando o mesmo sistema linear da Equação (16), agora em tempo discreto, com a aproximação de Euler *Forward*, tem-se que

$$\begin{aligned} \dot{g}(k) + ag(k) &= au(k), \\ \frac{g(k+1) - g(k)}{T_s} + ag(k) &= au(k), \end{aligned} \quad (24)$$

ao se aplicar a transformação discreta na Equação (24), tem-se que

$$zG(z) - G(z) + aT_sG(z) = aT_sU(z), \quad (25)$$

portanto, tem-se

$$\frac{G(z)}{U(z)} = \frac{aT_s}{z - 1 + aT_s} = \frac{a}{\frac{1-z^{-1}}{T_s} + a}. \quad (26)$$

Com isso, comparando a Equação (18) com a Equação (26), obtém-se que a relação de transformação entre a transformada de Laplace e a transformada discreta, para o método de Euler *Forward*, é dada por

$$s = \frac{1 - z^{-1}}{z^{-1}T_s}. \quad (27)$$

No método de Tustin, aproxima-se a derivada por diferenças finitas usando a equação

que se segue

$$\frac{\dot{y}(k) + \dot{y}(k-1)}{2} = x(k) \cong \frac{y(k) - y(k-1)}{T_s}. \quad (28)$$

O sistema linear da Equação (16), escrito em tempo discreto, tem-se que

$$\begin{aligned} \dot{g}(k) + ag(k) &= au(k), \\ \dot{g}(k) &= au(k) - ag(k), \end{aligned} \quad (29)$$

ao considerar o atraso de um passo na Equação (29), ela pode ser escrita como

$$\dot{g}(k-1) = au(k-1) - ag(k-1). \quad (30)$$

Pode-se substituir as Equações (29) e (30) na aproximação da Equação (28) para obter a seguinte relação do sistema linear de primeira ordem

$$\frac{1}{2}[au(k) - ag(k) + au(k-1) - ag(k-1)] = \frac{g(k) - g(k-1)}{T_s}, \quad (31)$$

ao se aplicar a transformada discreta na Equação (31), obtém-se que

$$\frac{T_s}{2}[aU(z) - aG(z) + az^{-1}U(z) - az^{-1}G(z)] = G(z) - z^{-1}G(z), \quad (32)$$

escrevendo-a de outra forma, tem-se

$$G(z) \left(1 - z^{-1} + \frac{aT_s}{2} + \frac{aT_s}{2} z^{-1} \right) = U(z) (1 + z^{-1}) \frac{aT_s}{2}, \quad (33)$$

com isso, tem-se a seguinte função de transferência discreta

$$\begin{aligned} \frac{G(z)}{U(z)} &= \frac{(1 + z^{-1}) \frac{aT_s}{2}}{1 - z^{-1} + (1 + z^{-1}) \frac{aT_s}{2}}, \\ \frac{G(z)}{U(z)} &= \frac{a}{\frac{1-z^{-1}}{1+z^{-1}} \frac{2}{T_s} + a}. \end{aligned} \quad (34)$$

Ao comparar as Equações (18) e (34), observa-se que para discretizar uma função de transferência pelo método de Tustin, deve utilizar a seguinte substituição do termo s de Laplace

$$s = \frac{1 - z^{-1}}{1 + z^{-1}} \frac{2}{T_s}. \quad (35)$$

As Equações (22), (27) e (35) são úteis para discretizar funções de transferência quando escritas em tempo contínuo, as quais são resumidas pela Tabela 2.

Ainda é possível discretizar somente os integradores de funções de transferências usando os métodos de Euler *Backward*, Euler *Forward* e Tustin. Isso é possível quando as funções de transferência possuem seus integradores evidentes. Portanto, considerando a Equação (14), pode-se dizer que $y(t)$ é a integral da função $x(t)$, de forma que no domínio

de Laplace a função de transferência do integrador é dada por

$$\frac{Y(s)}{X(s)} = \frac{1}{s}. \quad (36)$$

Discretizando a Equação (36) pelo método de Euler *Backward*, obtém-se que

$$\frac{Y(z)}{X(z)} = \frac{1}{\frac{1-z^{-1}}{T_s}} = \frac{T_s}{1-z^{-1}}, \quad (37)$$

$$Y(z) - z^{-1}Y(z) = T_s X(z).$$

Ao obter a equação diferencial em tempo discreto que representa a Equação (37), tem-se que

$$y(k) - y(k-1) = T_s x(k), \quad (38)$$

$$y(k) = y(k-1) + T_s x(k).$$

Não por acaso, a Equação (38) é idêntica à Equação (15), da qual também se obtém a equação diferencial da integral para tal método. Similarmente para o método de Euler *Forward*, tem-se que a função de transferência do integrador (Equação (36)), em tempo discreto, é dada por

$$\frac{Y(z)}{X(z)} = \frac{1}{\frac{1-z^{-1}}{z^{-1}T_s}} = \frac{z^{-1}T_s}{1-z^{-1}}, \quad (39)$$

$$Y(z) - z^{-1}Y(z) = T_s z^{-1} X(z).$$

Ao obter a equação diferencial em tempo discreto que representa a Equação (39), tem-se que

$$y(k) - y(k-1) = T_s x(k-1), \quad (40)$$

$$y(k) = y(k-1) + T_s x(k-1).$$

Para o método de Tustin, a função de transferência do integrador (Equação (36)), em tempo discreto, é dada por

$$\frac{Y(z)}{X(z)} = \frac{1}{\frac{1-z^{-1}}{1+z^{-1}} \frac{2}{T_s}} = \frac{T_s}{2} \frac{1+z^{-1}}{1-z^{-1}}, \quad (41)$$

$$Y(z) - z^{-1}Y(z) = 0,5T_s[z^{-1}X(z) + X(z)].$$

Ao obter a equação diferencial em tempo discreto que representa a Equação (41), tem-se que

$$y(k) - y(k-1) = 0,5T_s[x(k-1) + x(k)], \quad (42)$$

$$y(k) = y(k-1) + 0,5T_s[x(k-1) + x(k)].$$

Pode-se discretizar os integradores de uma função transferência usando as Equações diferenciais (38), (40) e (42). Esses métodos podem ser resumidos pela Tabela 3.

Tabela 2: Métodos para discretizar funções de transferência contínuas.

Método	Relação
Euler <i>Backward</i>	$s = \frac{1-z^{-1}}{T_s}$
Euler <i>Forward</i>	$s = \frac{1-z^{-1}}{z^{-1}T_s}$
Tustin	$s = \frac{1-z^{-1}}{1+z^{-1}} \frac{2}{T_s}$

Fonte: Por (RODRIGUEZ et al., 2008).

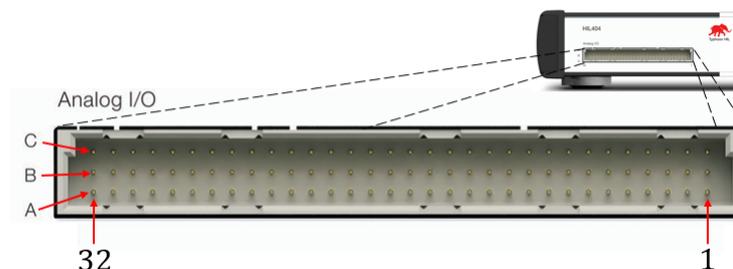
Tabela 3: Integradores discretos.

Tipo de integrador	Equação diferencial
Euler <i>Backward</i>	$y(k) = y(k-1) + T_s x(k)$
Euler <i>Forward</i>	$y(k) = y(k-1) + T_s x(k-1)$
Tustin	$y(k) = y(k-1) + 0,5T_s[x(k-1) + x(k)]$

Fonte: Por (RODRIGUEZ et al., 2008).

3.5 MAPEAMENTO DE SINAIS ENTRE O TYPHOON HIL E OS DSPs

A plataforma de testes de microrredes, proposta neste trabalho, é formada por três conversores compartilhando potência, que possuem seus esquemas de controle sendo executados pelos três DSPs, de forma que há a necessidade da troca de sinais entre o simulador Typhoon HIL e os DSPs. Nesta seção, são mostrados o mapeamento dos sinais analógicos do Typhoon HIL condicionados pela placa microgrid DSP interface (Figura 17) e aquisitados pelos DSPs. Dessa forma, mostram-se quais são os pinos de saídas

Figura 31: Pinos de entrada e saída analógica do Typhoon HIL 404.

Fonte: (Typhoon HIL Inc., 2025a).

analógicas (AO-*Analog Output*) do Typhoon HIL e quais são as entradas de conversão analógica-digital (ADCIN-*Analog to Digital Converter Input*) usadas dos DSPs.

A forma que ocorre a contagem de saídas analógicas do simulador Typhoon HIL é mostrado na Figura 31. Há três linhas de pinos: A, B e C, sendo enumerados de 1 até 32. Para saber quais destes pinos são entradas ou saídas analógicas, deve-se consultar a Tabela 4, onde estão mapeadas as funções de todos esses pinos.

Como mostra a Tabela 4, as linhas de pinos analógicos do Typhoon HIL 404 são compostas por AOs na linha A, do pino 1 ao 16, por entradas analógicas (AI-*analog input*) nas linhas A e B, do pino 25 ao 32, por pinos não conectados (NC-*not connected*) na linha B, do pino 1 ao 16, por pinos com saídas de tensões nas linhas A e B, do pino 17 ao 24 e por pinos de terra (AGND-*analog ground*) em toda a linha C.

Os DSPs usados para controlar os inversores possuem entradas de conversão analógica para digital, com o total de 16 entradas de conversão. Essas entradas são numeradas de ADCINA0, ADCINA1,...,ADCINA7 e ADCINB0, ADCINB1,...,ADCINB7, totalizando 16 entradas.

O dispositivo de interface utilizado neste trabalho (Figura 17) envia o sinal da

Tabela 4: Funções dos pinos analógicos do simulador Typhoon HIL 404.

Conectores analógicos											
Linha A				Linha B				Linha C			
1	AO1	17	+12V	1	NC	17	+12V	1	AGND	17	AGND
2	AO2	18	+12V	2	NC	18	+12V	2	AGND	18	AGND
3	AO3	19	-12V	3	NC	19	-12V	3	AGND	19	AGND
4	AO4	20	-12V	4	NC	20	-12V	4	AGND	20	AGND
5	AO5	21	+5V	5	NC	21	+5V	5	AGND	21	AGND
6	AO6	22	+5V	6	NC	22	+5V	6	AGND	22	AGND
7	AO7	23	-5V	7	NC	23	-5V	7	AGND	23	AGND
8	AO8	24	-5V	8	NC	24	-5V	8	AGND	24	AGND
9	AO9	25	AI1	9	NC	25	AI9	9	AGND	25	AGND
10	AO10	26	AI2	10	NC	26	AI10	10	AGND	26	AGND
11	AO11	27	AI3	11	NC	27	AI11	11	AGND	27	AGND
12	AO12	28	AI4	12	NC	28	AI12	12	AGND	28	AGND
13	AO13	29	AI5	13	NC	29	AI13	13	AGND	29	AGND
14	AO14	30	AI6	14	NC	30	AI14	14	AGND	30	AGND
15	AO15	31	AI7	15	NC	31	AI15	15	AGND	31	AGND
16	AO16	32	AI8	16	NC	32	AI16	16	AGND	32	AGND

Fonte: (Typhoon HIL Inc., 2025b).

saída analógica do Typhoon HIL simultaneamente para as mesmas entradas de conversão analógica-digital (ADCIN) dos três DSPs, sendo necessário enviar os sinais de cada inversor para conjuntos diferentes de entradas ADCINs. Por exemplo, um sinal enviado para saída analógica AO1, é enviado simultaneamente para o ADCINA0 dos três DSPs, por meio da interface usada. Esta situação ocorre apesar deste sinal ser processado somente pelo DSP1, por exemplo. A Tabela 5 ilustra a associação de pinos do Typhoon HIL com as variáveis de cada inversor e com as respectivas entradas de conversão analógica-digital dos DSPs.

Tabela 5: Mapeamento de sinais entre o Typhoon HIL 404 e os DSPs.

Saída HIL	DSP1	DSP2	DSP3
AO1	ADCINA0	ADCINA0	ADCINA0
AO2	ADCINA1	ADCINA1	ADCINA1
AO3	ADCINA2	ADCINA2	ADCINA2
AO4	ADCINA3	ADCINA3	ADCINA3
AO5	ADCINA4	ADCINA4	ADCINA4
AO6	ADCINA5	ADCINA5	ADCINA5
AO7	ADCINA6	ADCINA6	ADCINA6
AO8	ADCINA7	ADCINA7	ADCINA7
AO9	ADCINB0	ADCINB0	ADCINB0
AO10	ADCINB1	ADCINB1	ADCINB1
AO11	ADCINB2	ADCINB2	ADCINB2
AO12	ADCINB3	ADCINB3	ADCINB3
AO13	ADCINB4	ADCINB4	ADCINB4
AO14	ADCINB5	ADCINB5	ADCINB5
AO15	ADCINB6	ADCINB6	ADCINB6
AO16	ADCINB7	ADCINB7	ADCINB7

Fonte: O Autor.

Após o processamento do controle dos inversores pelos DSPs, estes enviam os sinais de pulso de PWM para as entradas digitais do simulador Typhoon HIL, para o chaveamento dos inversores. As entradas e saídas digitais do Typhoon HIL 404 seguem um

esquema semelhante ao da Figura 31, com três linhas A, B e C e numeração de 1 a 32. A Tabela 6 mostra a associação de quais pinos são entradas e saídas digitais a serem utilizadas.

Tabela 6: Funções dos pinos digitais do simulador Typhoon HIL 404.

Conectores digitais											
Linha A				Linha B				Linha C			
1	DI1	17	DI17	1	DO1	17	DO17	1	+3,3VD	17	DGND
2	DI2	18	DI18	2	DO2	18	DO18	2	+3,3VD	18	DGND
3	DI3	19	DI19	3	DO3	19	DO19	3	+3,3VD	19	DGND
4	DI4	20	DI20	4	DO4	20	DO20	4	+3,3VD	20	DGND
5	DI5	21	DI21	5	DO5	21	DO21	5	+3,3VD	21	DGND
6	DI6	22	DI22	6	DO6	22	DO22	6	DGND	22	DGND
7	DI7	23	DI23	7	DO7	23	DO23	7	DGND	23	DGND
8	DI8	24	DI24	8	DO8	24	DO24	8	DGND	24	DGND
9	DI9	25	DI25	9	DO9	25	DO25	9	DGND	25	DGND
10	DI10	26	DI26	10	DO10	26	DO26	10	DGND	26	DGND
11	DI11	27	DI27	11	DO11	27	DO27	11	DGND	27	DGND
12	DI12	28	DI28	12	DO12	28	DO28	12	DGND	28	+5VD
13	DI13	29	DI29	13	DO13	29	DO29	13	DGND	29	+5VD
14	DI14	30	DI30	14	DO14	30	DO30	14	DGND	30	+5VD
15	DI15	31	DI31	15	DO15	31	DO31	15	DGND	31	+5VD
16	DI16	32	DI32	16	DO16	32	DO32	16	DGND	32	+5VD

Fonte: (Typhoon HIL Inc., 2025b).

Como pode ser visto na Tabela 6, os pinos digitais do Typhoon HIL 404 são compostos por entradas digitais (*DI-digital input*) em toda a linha A, por saídas digitais (*DO-digital output*) em toda a linha B, por pinos de terra (*DGND-digital ground*) na linha C, do pino 6 ao 27, e por pinos de tensão na linha C, do pino 1 ao 5 e do pino 28 ao 32.

Os DSPs possuem 12 saídas de PWM, sendo nomeadas de EPWM1A, EPWM2A, ..., EPWM6A e EPWM1B, EPWM2B, ..., EPWM6B, sendo possível programar os DSPs para que o EPWM1A seja o complementar do EPWM1B, o EPWM2A seja o complementar do EPWM2B, e assim por diante. Esta topologia é bastante útil ao utilizar o inversor trifásico de dois níveis (2L-VSI).

Como os inversores da microrrede são trifásicos, usa-se um total de 6 saídas de PWM dos DSPs para chavear o inversor 2L-VSI e 12 saídas para o inversor trifásico de três níveis com ponto neutro (3L-NPC), podendo este ser controlado apenas pelo DSP1.

Estas saídas correspondem ao sinal de *gate drive* de cada chave do conversor. A Tabela 7 ilustra o mapeamento das saídas de PWM dos DSPs de cada inversor da microrrede com as respectivas entradas digitais do Typhoon HIL, quando esta for simulada com três inversores 2L-VSI. Caso seja simulado o inversor 3L-NPC, o qual se limita a ter apenas um inversor na microrrede, este deve ser acionado pelo DSP1 e o mapeamento entre as saídas e entradas é mostrado na Tabela 8.

Tabela 7: Mapeamento entre as entradas digitais do Typhoon HIL 404 e as saídas digitais de PWM dos DSPs para três inversores trifásicos 2L-VSI.

Saída DSP1	Entrada HIL	Saída DSP2	Entrada HIL	Saída DSP3	Entrada HIL
EPWM1A	DI32	EPWM1A	DI18	EPWM1A	DI8
EPWM2A	DI31	EPWM2A	DI17	EPWM2A	DI7
EPWM3A	DI30	EPWM3A	DI16	EPWM3A	DI6
EPWM1B	DI26	EPWM1B	DI13	EPWM1B	DI4
EPWM2B	DI25	EPWM2B	DI12	EPWM2B	DI3
EPWM3B	DI24	EPWM3B	DI11	EPWM3B	DI2

Fonte: O Autor.

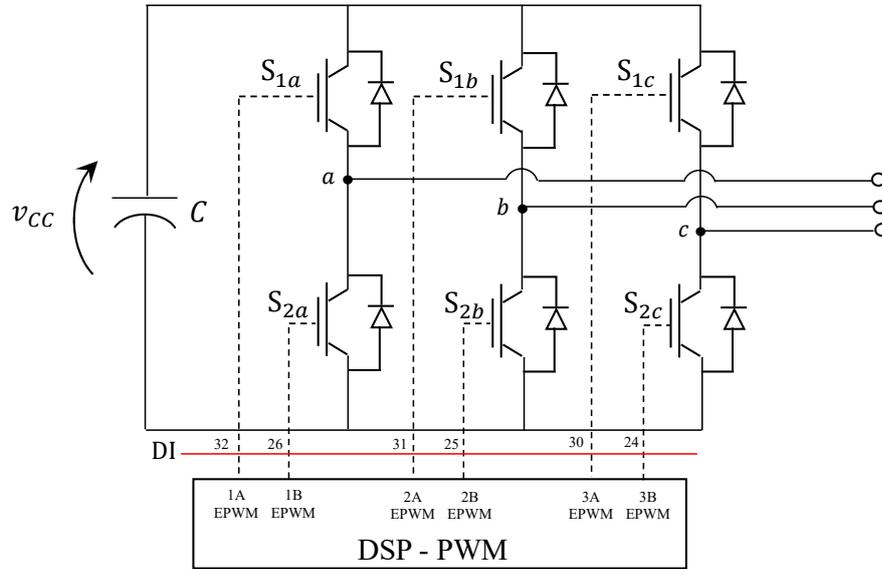
Tabela 8: Mapeamento entre as entradas digitais do Typhoon HIL 404 e as saídas digitais de PWM do DSP1 para o inversor trifásico 3L-NPC.

Saída DSP1	Entrada HIL	Saída DSP1	Entrada HIL
EPWM1A	DI32	EPWM1B	DI26
EPWM2A	DI31	EPWM2B	DI25
EPWM3A	DI30	EPWM3B	DI24
EPWM4A	DI29	EPWM4B	DI23
EPWM5A	DI28	EPWM5B	DI22
EPWM6A	DI27	EPWM6B	DI21

Fonte: O Autor.

Como se dá o acionamento das chaves do inversor 2L-VSI é mostrado na Figura 32, onde as entradas digitais (DI) estão associadas com o Typhoon HIL conforme a Tabela 7, para o DSP1, por exemplo. Portanto, o EPWM1A e 1B comandam as chaves do braço da fase "a" dos inversores, o EPWM2A e 2B comandam as chaves do braço da fase "b" dos inversores e o EPWM3A e 3B comandam as chaves do braço da fase "c".

Figura 32: Associação das saídas de PWM do DSP1 com as chaves do conversor 2L-VSI.



Fonte: O Autor.

Para o caso da implementação da microrrede monofásica, com conversores monofásicos de ponte completa, o mapeamento entre as entradas digitais do Typhoon HIL e as saídas do PWM deve ser usado apenas para os EPWM1A, EPWM2A, EPWM1B e EPWM2B, cujas respectivas entradas digitais são usadas conforme mostra a Tabela 7. Isto ocorre, pois, nos inversores monofásicos, há a presença de apenas 4 interruptores para o chaveamento.

3.6 MUDANÇAS DE ESCALA ENTRE O TYPHOON HIL E OS DSPs

Os sinais de medição de cada conversor simulado na plataforma de testes de microrredes proposta são enviados para processamento pelos DSPs. Nesta etapa de envio dos sinais, essas medições passam por mudanças de escala, de forma a se adequarem aos níveis de entrada/saída da placa microgrid DSP interface (Figura 17) e dos próprios DSPs.

Há uma especificação da interface utilizada que limita a saída analógica do simulador Typhoon HIL entre $\pm 5V$. Dessa forma, os sinais medidos da microrrede devem ser reduzidos a uma escala que esteja contida na faixa de $\pm 5V$. Isto é feito inserindo um valor chamado de "scaling" nas configurações de saída analógicas do Typhoon HIL. Com este valor, tem-se que a saída analógica do HIL é dada por

$$v_{HIL} = \frac{x_{medido}}{x_{escala}}, \quad (43)$$

onde v_{HIL} representa o valor de tensão da saída analógica do HIL, que deve estar condicionado a $\pm 5V$, x_{medido} representa o valor real medido no simulador Typhoon HIL, seja de corrente ou tensão, e x_{escala} é o valor da escala que deve condicionar o valor medido para $\pm 5V$.

Para grandezas AC, o valor de x_{escala} deve ser escolhido considerando a amplitude máxima e mínima da grandeza medida. Considerando uma grandeza y com amplitude máxima e mínima de y_{max} e y_{min} , o valor de x_{escala} é definido da seguinte forma

$$x_{escala} = \frac{y_{max} - y_{min}}{5 - (-5)} = \frac{y_{max} - y_{min}}{10}, \quad (44)$$

onde os valores $+5$ e -5 indicam a redução da medição para essa faixa, cuja é o limite imposto pela placa de interface.

Para grandezas CC, é necessário adicionar um "offset" nas configurações de saídas analógicas do Typhoon HIL. Para uma grandeza CC z , que deve variar de 0 à z_{max} , o valor de x_{escala} deve ser escolhido da seguinte forma

$$x_{escala} = \frac{z_{max}}{5 - (-5)} = \frac{z_{max}}{10}, \quad (45)$$

e deve ser inserido um "offset" de $-5V$, de forma que a grandeza z esteja entre $\pm 5V$ na saída analógica do Typhoon HIL.

As entradas analógicas ADCINs dos DSPs exigem fazer a leitura dos sinais na faixa definida entre $0 - 3V$. A microgrid interface utilizada neste trabalho possui um condicionamento de sinais que transforma a tensão obtida em $\pm 5V$ em uma tensão entre $0 - 3V$, não havendo necessidade de modificações externas. Porém, ao programar os DSPs, o valor de tensão entre $0 - 3V$ deve ser transformado para o valor real inicial medido no simulador Typhoon HIL.

Ao saber que o ADCIN do DSP da *Texas Instruments* C2000, do tipo F28335 (delfino), converte a tensão de $0 - 3V$ para um número entre 0 e 4095 , a conversão que deve ser utilizada na programação dos DSPs deve ser da seguinte forma para grandezas CA

$$x_{medido} = \frac{(y_{max} - y_{min}) \times v_{DSP}}{4095} + y_{min}, \quad (46)$$

onde v_{DSP} é o valor da grandeza advinda do ADCIN do DSP que está entre 0 e 4095 . Para grandezas CC, tem-se a seguinte conversão

$$x_{medido} = \frac{z_{max} \times v_{DSP}}{4095}. \quad (47)$$

O local apropriado para preenchimento das escalas (x_{escala}) ocorre no Editor Esquemático da Typhoon HIL, a qual pode ser visualizado na Figura 33 para as 16 saídas analógicas do simulador.

Figura 33: Preenchimento das escalas no Editor Esquemático.

Analog Outputs		Digital Outputs						
	Name	Signal	Scaling	Offset	Enable Limits	Lower Limit	Upper Limit	Remove
1	AO1	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
2	AO2	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
3	AO3	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
4	AO4	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
5	AO5	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
6	AO6	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
7	AO7	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
8	AO8	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
9	AO9	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
10	AO10	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
11	AO11	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
12	AO12	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
13	AO13	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
14	AO14	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
15	AO15	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-
16	AO16	No signal selected	100.00	0.00	<input type="checkbox"/>	-10	10	-

HIL device ID: 0

Fonte: O Autor.

4 EXEMPLO DE USO DA PLATAFORMA DE TESTES DE MICRORREDES

4.1 ESCOLHA DO MÉTODO DE CONTROLE DOS CONVERSORES

Para demonstrar o funcionamento da plataforma de testes de microrredes, utilizou-se como estudo de caso o método de controle por inclinação (*droop control*). Este método é simples e atende à proposta de que esta plataforma seja suporte para quem deseja implementar novos métodos de compartilhamento de potência, assim como para testar os controladores de tais métodos.

Mostram-se inicialmente os fundamentos teóricos do controle por inclinação para redes indutivas. Este controle é baseado numa relação natural que existe nos geradores síncronos, onde a potência de saída da máquina é proporcional à frequência da sua tensão terminal, de forma que, para um aumento da potência elétrica de saída, há uma redução na frequência da tensão, sob uma potência mecânica de entrada constante, que advém de uma fonte primária. Similarmente, a estabilidade da tensão terminal da máquina depende da quantidade de potência reativa fornecida. Dessa forma, o controle por inclinação emula o comportamento potência ativa-frequência (P- ω) e potência reativa-tensão (Q-V) presentes nos geradores síncronos (SILVA, 2020).

Para ilustrar melhor a relação entre P- ω e Q-V, exemplifica-se a partir do fluxo de potência entre duas barras, com tensões $\mathbf{V}_1 = V_1 \angle \delta$ e $\mathbf{V}_2 = V_2 \angle 0^\circ$, com a impedância da linha entre as duas barras representada por $\mathbf{Z} = R + jX$, em que R é a resistência e X é a reatância da linha. Considerando que o fluxo de potência positivo flui de \mathbf{V}_1 para \mathbf{V}_2 , sendo \mathbf{V}_2 a tensão de referência e estando \mathbf{V}_1 adiantada de um ângulo de δ de \mathbf{V}_2 , obtém-se o fluxo de potência que sai do barramento 1 para o barramento 2, o qual pode ser calculado por

$$\begin{aligned} \mathbf{S} &= P + jQ = \mathbf{V}_1 \mathbf{I}^*, \\ &= \mathbf{V}_1 \left(\frac{\mathbf{V}_1 - \mathbf{V}_2}{R + jX} \right)^*, \\ &= V_1 \angle \delta \left(\frac{V_1 \angle \delta - V_2 \angle 0^\circ}{R + jX} \right)^*. \end{aligned} \quad (48)$$

Na Equação (48) o termo (*) representa o complexo conjugado. Esta equação pode

ser reescrita tomando as partes real e imaginária, cujas representam a potência ativa e reativa, respectivamente. Portanto, P e Q são dadas pelas seguintes equações

$$P = \text{Re}(\mathbf{S}) = \frac{V_1}{R^2 + X^2} [R(V_1 - V_2 \cos \delta) + XV_2 \sin \delta], \quad (49)$$

$$Q = \text{Im}(\mathbf{S}) = \frac{V_1}{R^2 + X^2} [X(V_1 - V_2 \cos \delta) + RV_2 \sin \delta]. \quad (50)$$

O fato que as linhas de média e alta tensão possuem predominantemente o efeito indutivo, faz com que a impedância possa ser aproximada pela sua reatância, de modo que $X \gg R$. Com isso, resulta que as componentes de potência ativa e reativa são dadas por

$$P = \frac{V_1 V_2 \sin \delta}{X}, \quad (51)$$

$$Q = \frac{V_1^2 - V_1 V_2 \cos \delta}{X}. \quad (52)$$

Como está descrito em Azevedo (2011), há uma dependência do fluxo de potência ativa pelo ângulo de potência δ , enquanto o fluxo de potência reativa depende da diferença de tensão entre as barras ($V_1 - V_2$). Isso pode ser observado porque, para pequenos valores do ângulo de potência δ , é válida a aproximação que $\sin \delta \cong \delta$ e $\cos \delta \cong 1$, de forma que as Equações (51) e (52) são aproximadas por

$$P \cong \frac{V_1 V_2}{X} \delta, \quad (53)$$

$$Q \cong \frac{V_1(V_1 - V_2)}{X}. \quad (54)$$

Considera-se que no controle de conversores não é conhecido o ângulo de potência inicial entre os mesmos, implicando na utilização da frequência ω ao invés do ângulo δ , a qual pode ser facilmente fixada como sendo ω_o . Portanto, está estabelecida a relação P- ω e Q-V, a qual era desejada. Essas relações não são naturais entre os conversores de potência, de forma que os inversores precisam emular esse comportamento. Dessa forma, a tensão de saída do conversor e sua frequência são determinados pelas equações a seguir

$$\omega = \omega_o - mP, \quad (55)$$

$$V = V_o - nQ, \quad (56)$$

onde ω_o e V_o são os valores de frequência e tensão eficaz do conversor em vazio, m e n são os coeficientes de inclinação da frequência e da amplitude da tensão, P e Q são as

potências ativa e reativa de saída do conversor.

Quando há a necessidade do compartilhamento de potência entre os conversores, é natural que o conversor de maior capacidade nominal forneça maior potência ao sistema, assim como o de menor capacidade, forneça a menor potência (SILVA, 2020). Isso é garantido ao ajustar os coeficientes de inclinação dos conversores, que são escolhidos seguindo as relações dadas por

$$m_1 S_1 = m_2 S_2 = m_3 S_3 = \dots = m_n S_n, \quad (57)$$

$$n_1 S_1 = n_2 S_2 = n_3 S_3 = \dots = n_n S_n, \quad (58)$$

onde S_1, S_2, S_3 e S_n são as potências aparentes nominais dos conversores.

Dessa forma, a Figura 34 ilustra o controle de um conversor de potência trifásico para a microrrede formada por três conversores deste trabalho. Todos os três conversores seguem uma estrutura semelhante à da Figura 34, com a utilização do controle por inclinação.

Adota-se o uso da microrrede trifásica, por apresentar um caso que se assemelhe a um exemplo real, de forma a realizar o controle desse tipo de sistema na plataforma, superando os desafios da limitação de medições devido à quantidade de saídas analógicas do dispositivo Typhoon HIL.

Há outras formas mais sofisticadas de controle de conversores, as quais corrigem a falta de inércia e amortecimento em microrredes, como apresentado em Silva (2020), a qual também apresenta adaptações do controle por inclinação para sistemas com linhas com características resistivas. Um comparativo de diferentes técnicas de compartilhamento de potência também é apresentado em Giraldo et al. (2023), utilizando simulação em tempo real. O objetivo deste trabalho, porém, é a montagem de uma microrrede base para que se consiga testar controladores utilizando a técnica Hardware-in-the-loop (HIL). Portanto, optou-se pelo uso do controle por inclinação convencional (*Droop Control*).

Observa-se que na Figura 34 há a presença do controle em cascata com três malhas: potência, tensão e corrente. No controle de potência existe a estimação do valor médio das potências ativa e reativa. Após isso, a característica de inclinação determina os valores de referência da amplitude e da frequência da tensão. Com esses valores, o gerador de referência produz duas tensões de referência no eixo $\alpha\beta$. Os controles de tensão e corrente são executados com uso de controladores proporcional-ressonante (PR).

Outro ponto do esquema de controle da Figura 34 consiste em utilizar o referencial $\alpha\beta$. Porém, as grandezas físicas reais são medidas em referencial abc , as quais são transformadas para o novo referencial seguindo a transformação de Clarke, como se segue

$$\vec{X}_{\alpha\beta} = [T]\vec{X}_{abc}, \quad (59)$$

onde X é a grandeza a ser convertida de abc para $\alpha\beta$ e T é a matriz de transformação de Clarke, dada por

$$[T] = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ 1/2 & 1/2 & 1/2 \end{bmatrix}. \quad (60)$$

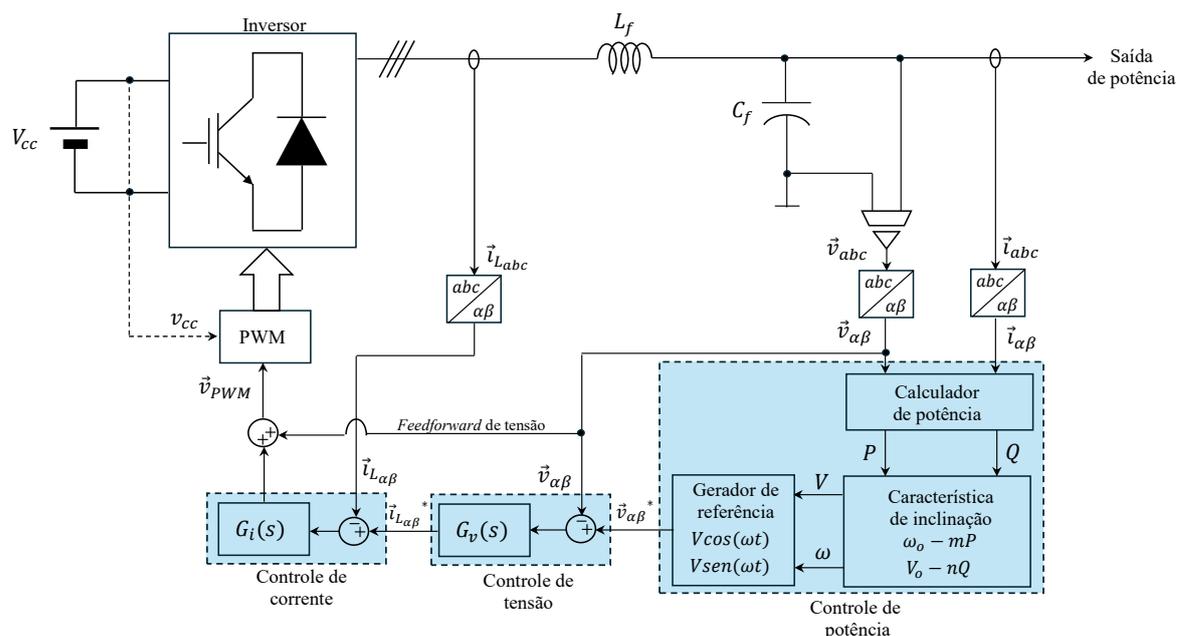
As potências ativa e reativa instantâneas são calculadas em referencial $\alpha\beta$ por meio das equações

$$p = \frac{3}{2} (\vec{v}_\alpha \vec{i}_\alpha + \vec{v}_\beta \vec{i}_\beta), \quad (61)$$

$$q = \frac{3}{2} (\vec{v}_\beta \vec{i}_\alpha - \vec{v}_\alpha \vec{i}_\beta). \quad (62)$$

Com a utilização de um filtro passa-baixas com frequência de corte em torno de uma década menor que a frequência da rede, é possível obter as componentes de frequência média ativa e reativa, as quais são utilizadas na característica de inclinação do controle de

Figura 34: Diagrama em blocos dos controles do conversor para a formação da microrrede.



Fonte: Adaptado de (AZEVEDO, 2011).

potência. A função de transferência do filtro passa-baixas é dada pela seguinte equação

$$F(s) = \frac{\omega_{cf}}{s + \omega_{cf}}, \quad (63)$$

onde ω_{cf} é a frequência de corte do filtro.

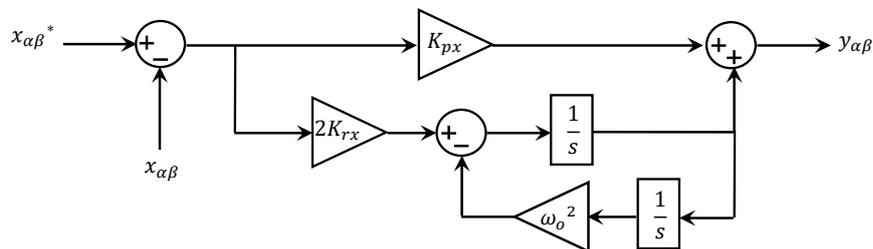
As malhas de controle da tensão e da corrente são implementadas com controladores PR, sendo que as funções de transferência $G_v(s)$ e $G_i(s)$ são dadas como mostrado a seguir

$$G_v(s) = K_{pv} + K_{rv} \frac{2s}{s^2 + \omega_o^2}, \quad (64)$$

$$G_i(s) = K_{pi} + K_{ri} \frac{2s}{s^2 + \omega_o^2}, \quad (65)$$

onde K_{pv} e K_{pi} são os ganhos proporcionais de tensão e corrente, K_{rv} e K_{ri} são os ganhos do tempo ressonante de tensão e corrente, e ω_o é a frequência natural do sistema considerado (em rad/s). Os diagramas de blocos das funções de transferência $G_v(s)$ e $G_i(s)$ são mostrados ilustrativamente na Figura 35.

Figura 35: Diagrama em blocos do controlador proporcional-ressonante, em que x pode ser a tensão ou corrente.

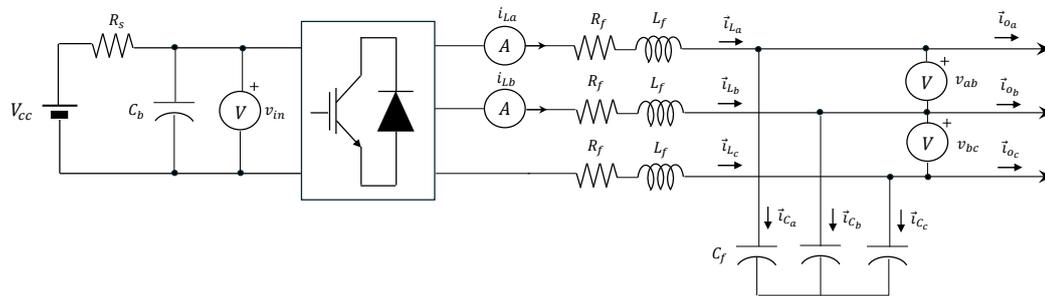


Fonte: O Autor.

É possível observar por meio da Figura 34, há medições das correntes dos indutores (3 medições), das tensões e correntes de saída (6 medições) e da tensão CC (1 medição), com um total de 10 medições por inversor, tornando impraticável devido à limitação de 16 saídas analógicas do dispositivo Typhoon HIL. Portanto, seguindo a recomendação da Seção 3.2.1, mede-se somente duas tensões de saída (\vec{v}_{ab} e \vec{v}_{bc}), duas correntes dos indutores (\vec{i}_{La} e \vec{i}_{Lb}) e a tensão CC, de forma que se tem 5 medições por inversor, permitindo a implementação do controle dos três inversores da microrrede. A consequência de usar este artifício é a necessidade de estimar a corrente de saída de cada inversor.

O inversor da microrrede com as devidas medições de tensão e corrente é mostrado na Figura 36.

Figura 36: Conversor da microrrede com as suas medições para realizar o controle por inclinação.



Fonte: O Autor.

4.1.1 Estimação da corrente de saída

Para realizar o controle de potência é necessário o cálculo das potências ativa e reativa de saída do conversor. Portanto, precisa-se da obtenção das correntes trifásicas de saída. Esta é estimada por meio das medições já feitas de correntes nos indutores e tensões de saída, juntamente com a capacitância do filtro do conversor. Da Figura 36, a corrente de saída do conversor é dada por

$$\begin{aligned} \vec{i}_{o_{abc}} &= \vec{i}_{L_{abc}} - \vec{i}_{C_{abc}}, \\ [T]\vec{i}_{o_{abc}} &= [T]\vec{i}_{L_{abc}} - [T]\vec{i}_{C_{abc}}, \\ \vec{i}_{o_{\alpha\beta}} &= \vec{i}_{L_{\alpha\beta}} - \vec{i}_{C_{\alpha\beta}}, \end{aligned} \quad (66)$$

onde se utilizou a transformada de Clarke (Equação (59)) para transformar as correntes em referencial estacionário $\alpha\beta$.

Dessa forma, com as correntes do indutor medidas, estima-se a corrente no capacitor do filtro para obter as correntes de saída, necessárias para o cálculo das potências. As correntes no capacitor do filtro são dadas por

$$\vec{i}_{C_{\alpha\beta}} = C_f \frac{d}{dt} \vec{v}_{\alpha\beta}, \quad (67)$$

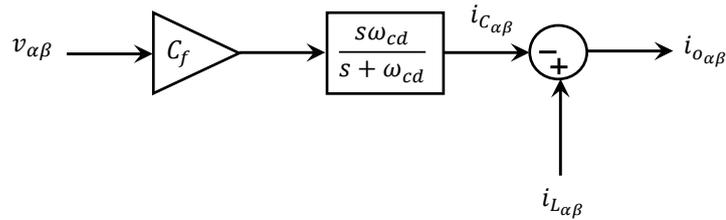
onde C_f é a capacitância do filtro de saída do conversor e $\vec{v}_{\alpha\beta}$ são as tensões de fase de saída do conversor em referencial estacionário $\alpha\beta$. Pode-se aproximar uma derivada pela função de transferência mostrada

$$G_d(s) = \frac{s\omega_{cd}}{s + \omega_{cd}}, \quad (68)$$

na qual a frequência do polo ω_{cd} deve ser elevada em relação à frequência de operação das tensões e das correntes no capacitor.

Portanto, a Figura 37 mostra ilustrativamente o diagrama de blocos para a estimação das correntes de saída do conversor. Com estas correntes, obtêm-se as potências com as quais se implementa o controle de potência por inclinação.

Figura 37: Diagrama da obtenção da corrente de saída.



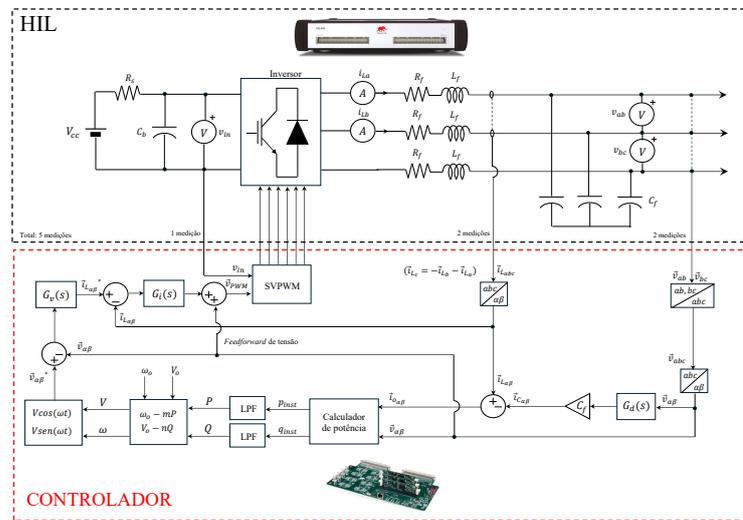
Fonte: O Autor.

Dessa forma, é possível implementar o controle em cascata de potência, tensão e corrente com o uso do simulador em tempo real, com a limitação de 5 medições por inversor nas saídas analógicas do simulador HIL. O mesmo problema não acontece com as entradas digitais do dispositivo HIL, pois o simulador HIL 404 possui 32 entradas digitais, sendo utilizadas 18 para a geração dos sinais de PWM nos três inversores da microrrede, com o uso de três inversores 2L-VSI.

O esquema de implementação com o conversor base da microrrede é mostrado ilustrativamente na Figura 38, onde são mostradas as partes do conversor no editor esquemático e as demais que são executadas pelo controlador (DSP). Esta figura indica que o modelo do conversor é emulado pelo simulador HIL em tempo real, enquanto o controlador real executa o controle em cascata do conversor, encarregado de gerar os devidos pulsos de PWM.

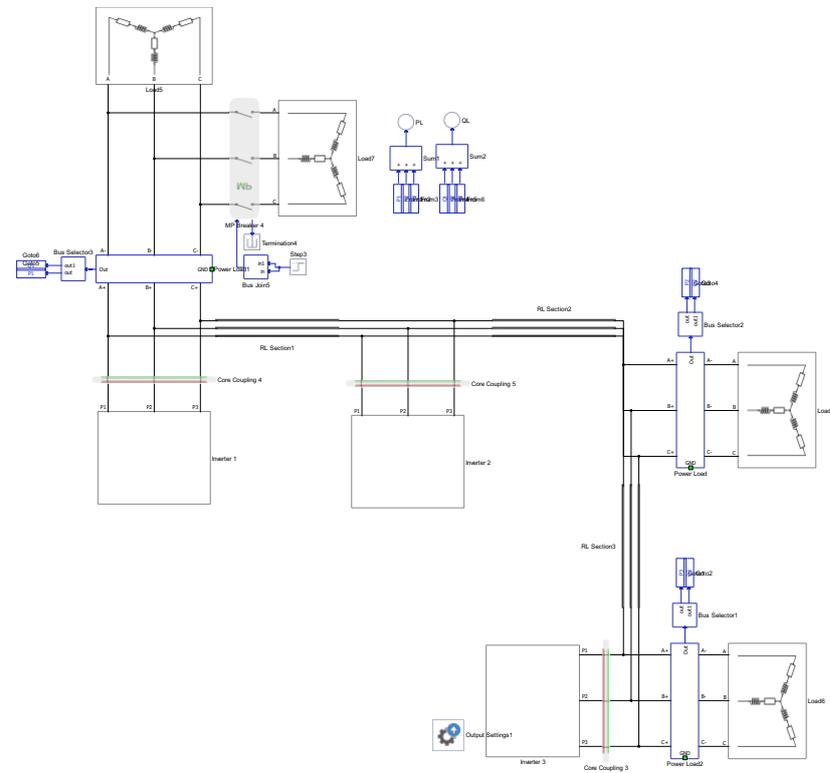
A microrrede com seus conversores e cargas, a qual constitui a parte de potência da plataforma de simulação, pode ser conferida na Figura 39. O sistema de monitoramento dentro do Typhoon HIL SCADA, onde é possível manipular ganhos dos controladores e analisar resultados, pode ser visto na Figura 40. Estas figuras sintetizam a plataforma de teste de controladores desenvolvidas.

Figura 38: Diagrama de implementação do conversor com seu controle no simulador HIL e no controlador (DSP).



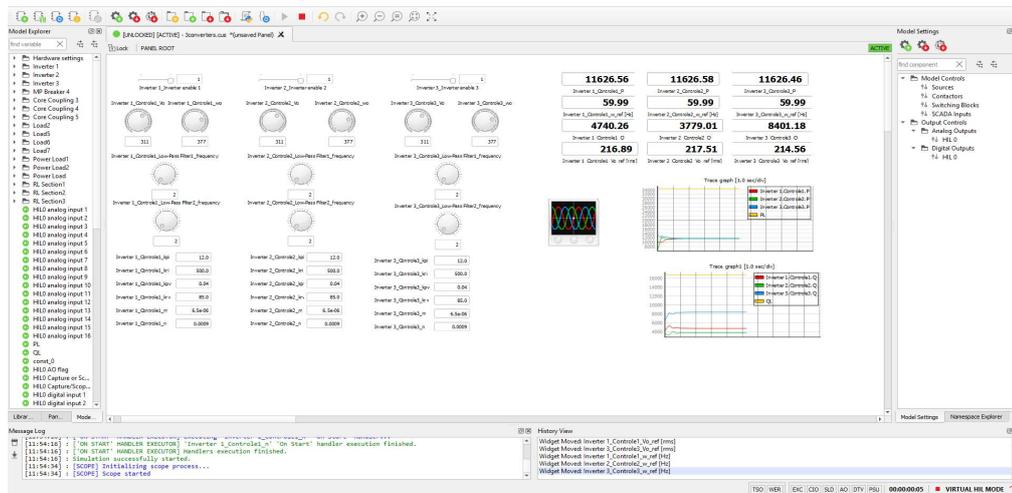
Fonte: O Autor.

Figura 39: Microrrede com três inversores no Editor Esquemático.



Fonte: O Autor.

Figura 40: Sistema SCADA da plataforma de teste de controladores.



Fonte: O Autor.

4.2 DISCRETIZAÇÃO DOS CONTROLADORES DOS INVERSORES

O controlador do esquemático com perímetro vermelho da Figura 38 é digitalizado utilizando uma transformada discreta. Escolhe-se o método de *Euler Backward* para discretização individual dos integradores, sendo isso feito por meio da relação de transformação dada pela Equação (22). Este método é caracterizado por bons resultados na discretização (CARDOSO, 2017).

A função de transferência do filtro passa-baixa dada pela Equação (63) relaciona a potência instantânea calculada e a potência média para utilizar no controle de potência. Utilizando a discretização da Equação (22), obtém-se a seguinte relação entre potência instantânea e potência média, considerando a potência ativa

$$P = \frac{\omega_{cf} T_s}{1 - z^{-1} + \omega_{cf} T_s} \tilde{p},$$

de forma que

$$P = \frac{P * z^{-1} + \omega_{cf} T_s * \tilde{p}}{1 + \omega_{cf} T_s}, \quad (69)$$

onde P é a potência ativa média e \tilde{p} é a potência ativa instantânea. Como z^{-1} representa o passo anterior de iteração, calcula-se a potência ativa média discreta como se segue

$$P(k) = \frac{P(k-1) + \omega_{cf} T_s * \tilde{p}(k)}{1 + \omega_{cf} T_s}, \quad (70)$$

onde k representa a k -ésima iteração discreta. Da mesma forma para a potência reativa, as suas iterações para o cálculo de potência média reativa são dadas por

$$Q(k) = \frac{Q(k-1) + \omega_{cf}T_s * \tilde{q}(k)}{1 + \omega_{cf}T_s}, \quad (71)$$

onde Q é a potência reativa média, \tilde{q} é a potência reativa instantânea e k indica a k -ésima iteração discreta.

O código em linguagem de programação C pode ser visualizado ilustrativamente na Figura 41, onde é possível ver os passos para o cálculo das potências médias e instantâneas discretizadas pelo método de *Euler Backward*.

Semelhantemente, os controladores digitais de tensão e de corrente são implementados utilizando o método de *Euler Backward* para discretizar os integradores. As funções de transferência mostradas nas Equações (64) e (65) são construídas a partir do diagrama de blocos da Figura 35. A discretização do referido diagrama pode ser vista na Figura 42.

A Figura 42(a) mostra em diagramas de blocos a discretização dos integradores do controlador ressonante utilizado para os controles de tensão e corrente. O código em linguagem C para este controlador é mostrado na Figura 42(b). Observa-se a presença de um atraso computacional (z^{-1}) ocorrendo na subtração da integração da saída do controle ressonante.

Para a discretização da função de transferência da derivada mostrada na Equação (68), utiliza-se o método de *Euler Backward* com o uso da transformação da Equação (22). Esta discretização tem o objetivo de estimar a corrente de saída do conversor para o cálculo das potências, como mostrado anteriormente. Dessa forma, a função de transferência discreta da derivada, que relaciona a tensão de saída e a corrente do capacitor do filtro, é calculada como se segue

$$I_{C_{\alpha\beta}} = \frac{C_f * (1 - z^{-1}) * \omega_{cd}}{1 - z^{-1} + \omega_{cd}T_s} V_{\alpha\beta},$$

Figura 41: Código em C dos cálculos de potências médias e instantâneas discretas.

```

Potências médias
(cálculo discreto) {
// Calculador de potência instantânea
pinst = 3.0*(Valfa*Ialfa + Vbeta*Ibeta)/2.0;
qinst = 3.0*(Vbeta*Ialfa - Valfa*Ibeta)/2.0;
// Calculador de potência média
P = (P + Wcf*Ts*pinst)/(1+ Wcf*Ts);
Q = (Q + Wcf*Ts*qinst)/(1+ Wcf*Ts);
}

```

Fonte: O Autor.

após algumas manipulações, é possível obter que

$$I_{C_{\alpha\beta}} = \frac{C_f * \omega_{cd} * (V_{\alpha\beta} - V_{\alpha\beta} * z^{-1}) + I_{C_{\alpha\beta}} * z^{-1}}{1 + \omega_{cd}T_s}, \quad (72)$$

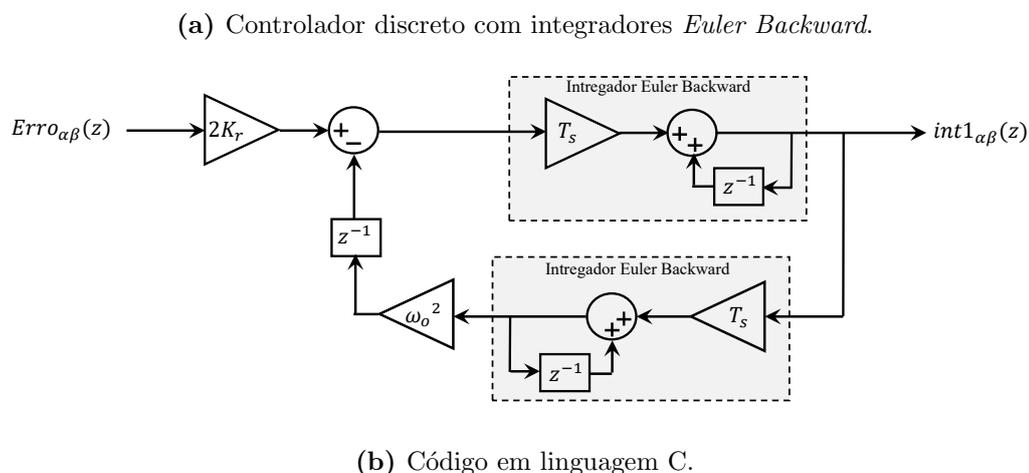
onde $I_{C_{\alpha\beta}}$ é a corrente no capacitor do filtro, ω_{cd} é a frequência de corte da derivada e $V_{\alpha\beta}$ é a tensão de saída do conversor. Considerando que z^{-1} representa o passo anterior de iteração, a corrente discreta do capacitor do filtro do conversor é dada por

$$I_{C_{\alpha\beta}}(k) = \frac{C_f * \omega_{cd} * [V_{\alpha\beta}(k) - V_{\alpha\beta}(k-1)] + I_{C_{\alpha\beta}}(k-1)}{1 + \omega_{cd}T_s}, \quad (73)$$

em que k representa a k -ésima iteração discreta

O código em linguagem de programação C pode ser visto na Figura 43, onde é possível ver o cálculo discreto das correntes no capacitor para os eixos *alfa* e *beta*, assim como os cálculos das correntes de saída do conversor, as quais são obtidas subtraindo a corrente estimada do capacitor da corrente medida nos indutores do filtro do conversor de potência.

Figura 42: Discretização dos integradores do controlador ressonante e código em C.



```

Controlador ressonante discreto {
// Controle ressonante Alfa
erro = 2.0*erro_alfa*kr - W2*int2_alfa;
int1_alfa += Ts*erro;
int2_alfa += Ts*int1_alfa;
// Controle ressonante Beta
erro = 2.0*erro_beta*kr - W2*int2_beta;
int1_beta += Ts*erro;
int2_beta += Ts*int1_beta;
}

```

Fonte: O Autor.

Figura 43: Código em C dos cálculos de corrente no capacitor e corrente de saída.

```

Corrente de saída
(estimacão discreta) { // Estimacao de Ialfa e Ibeta (corrente na saida do conversor)
                        Icalfa = (Cf*wcd*(Valfa - Valfa_ant) + Icalfa)/(1+wcd*Ts);
                        Icbeta = (Cf*wcd*(Vbeta - Vbeta_ant) + Icbeta)/(1+wcd*Ts);
                        Ialfa = ILalfa - Icalfa;
                        Ibeta = ILbeta - Icbeta;
}

```

Fonte: O Autor.

4.3 MAPEAMENTO DE SINAIS DA MICRORREDE

Nesta seção são mostrados o mapeamento dos sinais de cada inversor, as saídas analógicas do Typhoon HIL que são usadas e as associações com as entradas de conversão analógica para digital dos DSPs.

Conforme a Tabela 5, as saídas analógicas do dispositivo HIL enviam seus sinais para os três DSPs, de forma que é necessária a divisão da quantidade de saídas para cada inversor. Dessa forma, o inversor 1 utiliza as saídas analógicas de AO1 até AO5, o inversor 2 utiliza de AO7 até AO11 e o inversor 3 usa de AO12 até AO16. Por essa divisão, há 5 saídas analógicas sendo usadas por cada inversor. Com isso, a Tabela 9 ilustra quais sinais de cada conversor estão sendo utilizados por cada saída analógica e por qual DSP.

Conforme a Tabela 9 é importante ressaltar que as entradas ADCINs dos três DSPs recebem o mesmo sinal das saídas analógicas do dispositivo HIL, sendo necessário usar conjuntos diferentes de entradas ADCINs por cada DSP. Dessa forma, o DSP1 utiliza as entradas do ADCINA0 até o ADCINA4, as quais estão marcadas em azul na Tabela 9, o DSP2 utiliza as entradas do ADCINA6 até o ADCINB2, cujas estão marcadas em vermelho na Tabela 9 e o DSP3 utiliza as entradas do ADCINB3 até o ADCINB7, cujas estão marcadas em verde na Tabela 9.

Como estão sendo utilizados, na microrrede, três inversores fonte de tensão de dois níveis (2L-VSI), o mapeamento das saídas de PWM dos DSPs e as entradas digitais do simulador HIL são feitas conforme a Tabela 7. No editor esquemático, conforme mostra a Figura 44, é possível selecionar qual entrada digital aciona a devida chave do inversor. Dessa forma, é estabelecido que para o inversor 1, as chaves são acionadas conforme a Figura 44(a). Para o inversor 2, as chaves são acionadas conforme a Figura 44(b), e para o inversor 3, as chaves são acionadas conforme a Figura 44(c).

Tabela 9: Mapeamento de sinais entre o Typhoon HIL 404 e os DSPs para a microrrede com controle por inclinação.

Sinal	Saída HIL	DSP1	DSP2	DSP3
$i_{L_{a1}}$	AO1	ADCINA0	ADCINA0	ADCINA0
$i_{L_{b1}}$	AO2	ADCINA1	ADCINA1	ADCINA1
V_{dc1}	AO3	ADCINA2	ADCINA2	ADCINA2
v_{ab1}	AO4	ADCINA3	ADCINA3	ADCINA3
v_{bc1}	AO5	ADCINA4	ADCINA4	ADCINA4
-	AO6	ADCINA5	ADCINA5	ADCINA5
$i_{L_{a2}}$	AO7	ADCINA6	ADCINA6	ADCINA6
$i_{L_{b2}}$	AO8	ADCINA7	ADCINA7	ADCINA7
V_{dc2}	AO9	ADCINB0	ADCINB0	ADCINB0
v_{ab2}	AO10	ADCINB1	ADCINB1	ADCINB1
v_{bc2}	AO11	ADCINB2	ADCINB2	ADCINB2
$i_{L_{a3}}$	AO12	ADCINB3	ADCINB3	ADCINB3
$i_{L_{b3}}$	AO13	ADCINB4	ADCINB4	ADCINB4
V_{dc3}	AO14	ADCINB5	ADCINB5	ADCINB5
v_{ab3}	AO15	ADCINB6	ADCINB6	ADCINB6
v_{bc3}	AO16	ADCINB7	ADCINB7	ADCINB7

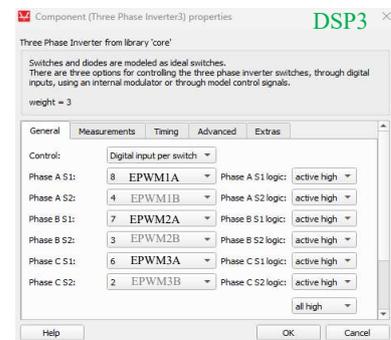
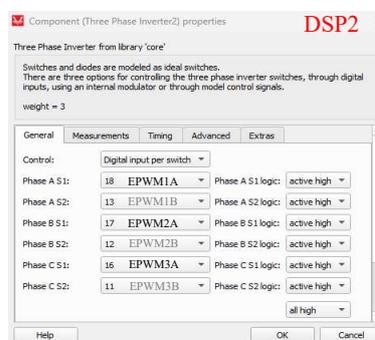
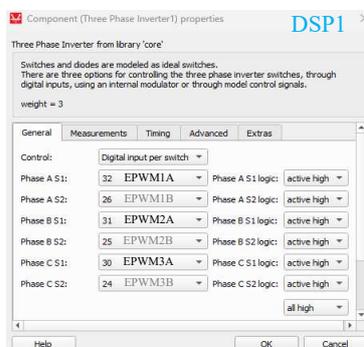
Fonte: O Autor.

Figura 44: Relação entre as entradas digitais e as saídas de PWM dos DSPs.

(a) DSP1 e inversor 1.

(b) DSP2 e inversor 2.

(c) DSP3 e inversor 3.



Fonte: O Autor.

4.4 PARÂMETROS DOS INVERSORES E DE SEUS CONTROLADORES

A microrrede proposta é testada com o controle por inclinação com o uso de três inversores compartilhando potência. É mostrada a modelagem de um conversor da microrrede para análise de desempenho dos controladores de corrente e de tensão, de forma a validá-los na testagem da plataforma de simulação. Como pode ser visto na Seção 4.1, faz-se o uso de dois controladores proporcional-ressonante (PR), um para o controlador de tensão e o outro para o de corrente. Estes controladores são adequados para situações em que se trabalha no referencial $\alpha\beta$.

4.4.1 Modelagem do conversor trifásico de dois níveis (2L-VSI)

A Figura 45 mostra o inversor trifásico de dois níveis à três fios, em que o ponto central dos capacitores não é conectado ao ponto O do barramento CC. A tensão de saída do conversor, denotada por $\vec{v}_i = [v_a \ v_b \ v_c]^T$, medida em relação ao ponto O , pode ser aproximada pelo seu valor médio em um período de chaveamento (AZEVEDO, 2011). Dessa forma, a corrente de saída do inversor, denotada por $\vec{i}_i = [i_{ia} \ i_{ib} \ i_{ic}]^T$, é obtida como se segue

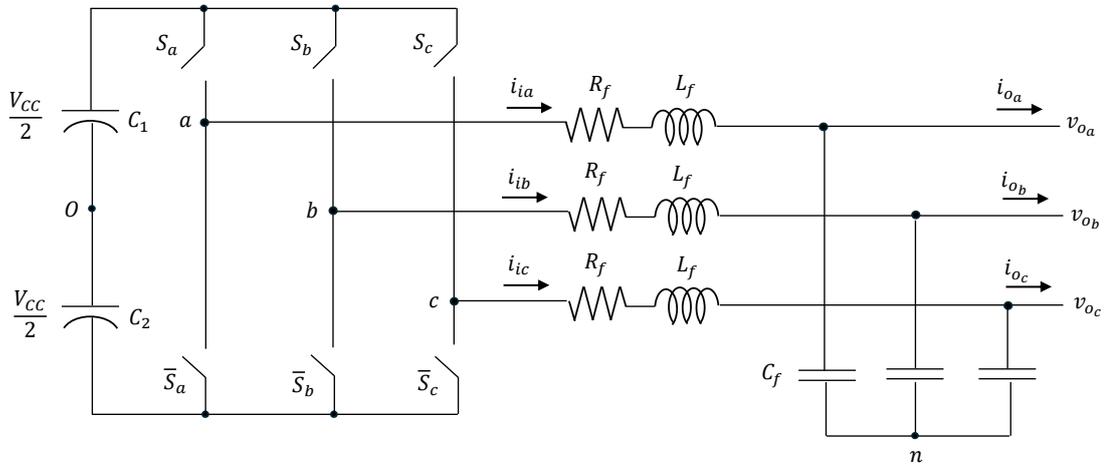
$$\frac{d\vec{i}_i}{dt} = -\frac{R_f}{L_f}\vec{i}_i - \frac{1}{L_f}\vec{v}_o + \frac{1}{3L_f} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \vec{v}_i, \quad (74)$$

onde $\vec{v}_o = [v_{oa} \ v_{ob} \ v_{oc}]^T$ é o vetor de tensão nos capacitores do filtro do inversor, medido em relação ao ponto n (Figura 45). Além disso, considerou-se a tensão do ponto central n dos capacitores do filtro em relação ao ponto O , dada a partir de $v_{nO} = \frac{1}{3}(v_a + v_b + v_c)$ (BUSO; MATTAVELLI, 2006).

A tensão nos capacitores do filtro do inversor pode ser obtida a partir das correntes de entrada e saída do filtro, dada por

$$\frac{d\vec{v}_o}{dt} = \frac{1}{C_f}(\vec{i}_i - \vec{i}_o), \quad (75)$$

onde o vetor de correntes de saída do filtro é dado por $\vec{i}_o = [i_{oa} \ i_{ob} \ i_{oc}]^T$.

Figura 45: Inversor trifásico de dois níveis com filtro de saída.

Fonte: Adaptado de (AZEVEDO, 2011).

Aplicando a transformação de Clarke (Equação (60)) nas Equações (74) e (75), obtém-se um sistema dinâmico em coordenadas ortogonais, dados por

$$\frac{d}{dt} \vec{i}_{i_{\alpha\beta}} = -\frac{R_f}{L_f} \vec{i}_{i_{\alpha\beta}} - \frac{1}{L_f} \vec{v}_{o_{\alpha\beta}} + \frac{2}{3L_f} \vec{v}_{i_{\alpha\beta}}, \quad (76)$$

$$\frac{d}{dt} \vec{v}_{o_{\alpha\beta}} = \frac{1}{C_f} (\vec{i}_{i_{\alpha\beta}} - \vec{i}_{o_{\alpha\beta}}), \quad (77)$$

onde se observa que o termo da tensão v_{nO} é cancelado pela aplicação da transformada de Clarke.

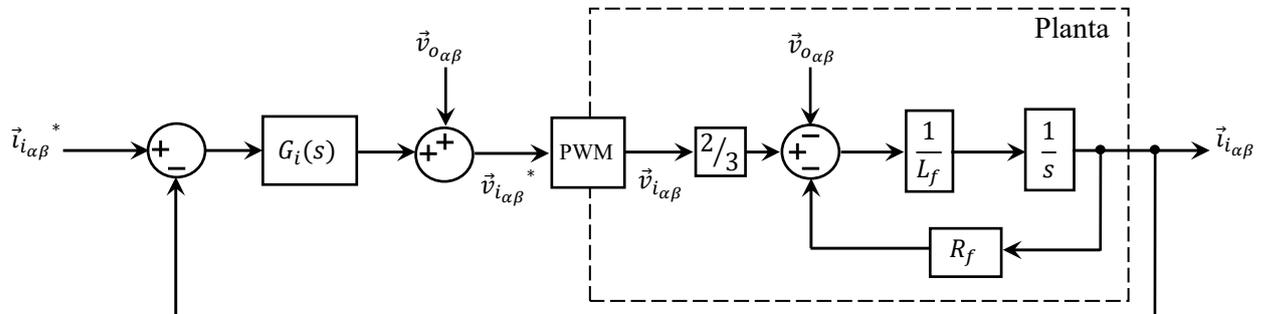
Da Equação (77), percebe-se que é possível controlar a tensão do filtro capacitivo por meio da corrente no indutor do filtro $\vec{i}_{i_{\alpha\beta}}$, onde a corrente $\vec{i}_{o_{\alpha\beta}}$ é considerada uma perturbação. Em contrapartida, a corrente no indutor pode ser imposta pela tensão $\vec{v}_{i_{\alpha\beta}}$ por meio do controle das chaves do conversor, como sugere a Equação (76). Portanto, o controle da tensão sobre o filtro capacitivo é feito com uma malha interna de corrente e uma externa de tensão.

4.4.2 Controle de corrente

Como mostrado na Seção 4.1, faz-se o uso de um controlador PR, dado pela Equação (65), o qual é o mais adequado para o controle em referencial senoidal $\alpha\beta$ (na frequência da rede) (AZEVEDO, 2011). A Figura 46 ilustra a malha de controle juntamente com a planta controlada. Nesta figura é possível ver o *feedforward* de tensão que melhora o desempenho transitório do sistema. Este é realizado pela medição da tensão sobre o

capacitor do filtro. Vale salientar que este diagrama é o mesmo para as componentes α e β , desde que essas são desacopladas.

Figura 46: Malha de controle de corrente.



Fonte: Adaptado de (AZEVEDO, 2011).

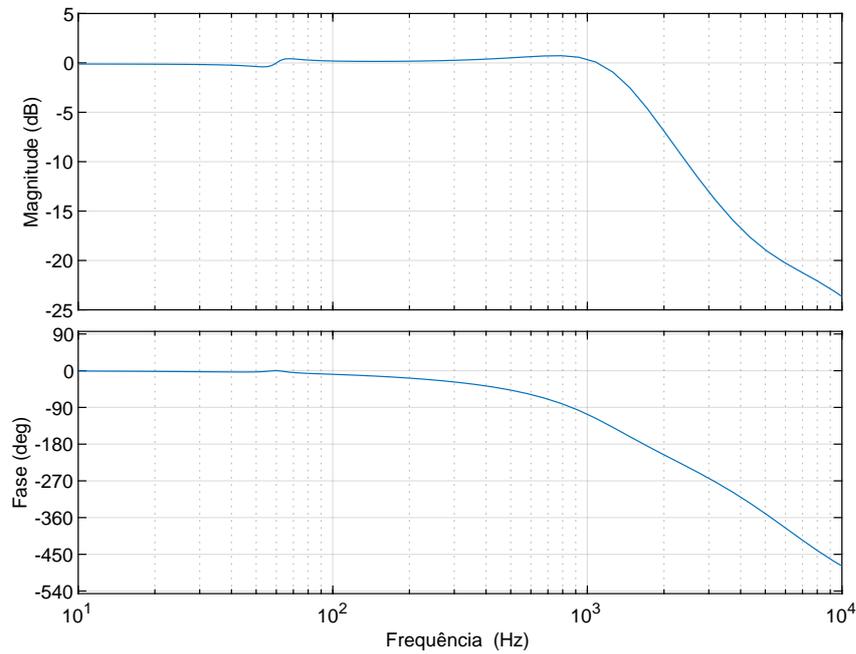
Os parâmetros usados para o filtro indutivo de saída do conversor, além dos ganhos dos controladores, são mostrados na Tabela 10. O diagrama de Bode do controle de corrente em malha fechada pode ser visualizado na Figura 47. Observa-se que a faixa de passagem para este diagrama está um pouco acima da frequência de $1,5kHz$. Para a plotagem deste diagrama, são considerados os efeitos dos atrasos do controlador digital e do PWM com portadora triangular, sendo o primeiro com tempo de um período de chaveamento e o segundo de meio período de chaveamento, totalizando um atraso de $3T_s/2$. Esses atrasos são modelados utilizando a aproximação de Padé de primeira ordem.

Tabela 10: Parâmetros da planta e controle de corrente.

Parâmetro	Valor
Tensão do barramento CC, V_{CC}	650 V
Resistência do filtro, R_f	0,1 Ω
Capacitância do filtro, C_f	20 μF
Indutância do filtro, L_f	2 mH
Ganho proporcional, k_{pi}	12 Ω
Ganho ressonante, k_{ri}	500
Frequência de chaveamento, f_{sw}	10 kHz
Frequência de amostragem, f_s	10 kHz

Fonte: O Autor.

Figura 47: Diagrama de Bode em malha fechada do controle de corrente, $I_i(s)/I_i^*(s)$.

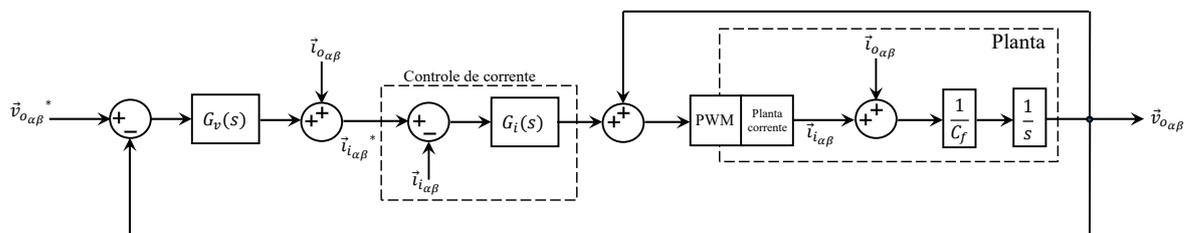


Fonte: O Autor.

4.4.3 Controle de tensão

O controle de tensão é realizado em uma malha mais externa ao controle de corrente. Portanto, a Figura 48 ilustra o diagrama da malha de tensão juntamente com a planta a ser controlada, que advém da Equação (77). Observa-se que a corrente $\vec{i}_{o\alpha\beta}$ é considerada uma perturbação na saída do controlador de tensão, uma vez que ela não é medida. As Tabelas 10 e 11 mostram os parâmetros do filtro capacitivo e dos ganhos do controlador de tensão, que também é do tipo PR.

Figura 48: Malha de controle de tensão.



Fonte: Adaptado de (AZEVEDO, 2011).

Para o projeto do controlador de tensão, é comum desprezar a dinâmica da resposta do controle de corrente, em que se considera que $G_i(s) = 1$. Esta aproximação é válida

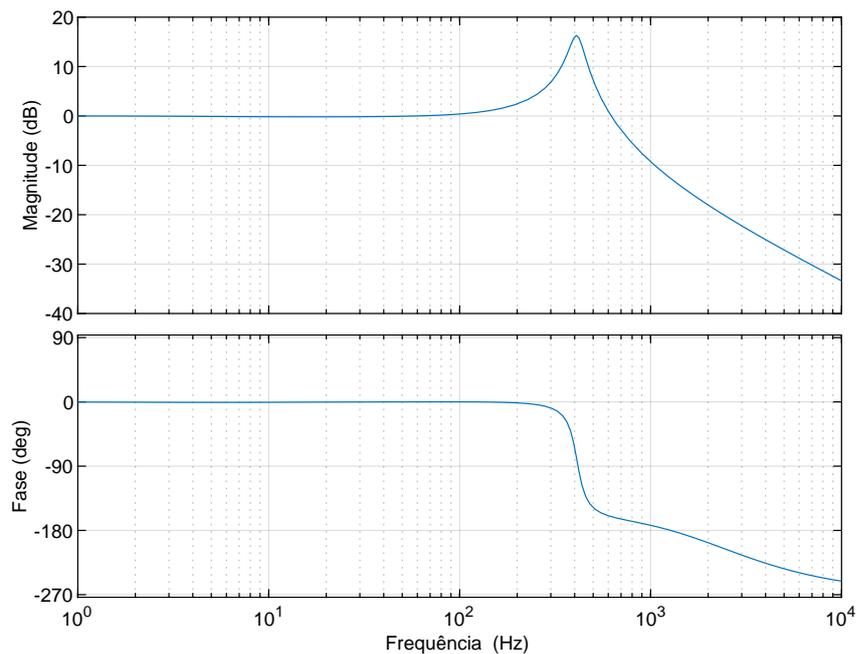
quando o controle de corrente é muito mais rápido que o de tensão (ou a largura de banda do controle de tensão é menor que a de corrente) (AZEVEDO, 2011). O Diagrama de Bode para o controle de tensão em malha fechada é mostrado na Figura 49, onde a faixa de passagem é ligeiramente acima de 700Hz . Para a plotagem deste diagrama, são considerados os atrasos do controlador digital e do PWM com portadora triangular ($3T_s/2$), considerando a aproximação de Padé de primeira ordem.

Tabela 11: Parâmetros da planta e controle de tensão.

Parâmetro	Valor
Ganho proporcional, k_{pv}	0,04 Ω
Ganho ressonante, k_{rv}	85

Fonte: O Autor.

Figura 49: Diagrama de Bode em malha fechada do controle de tensão, $V_o(s)/V_o^*(s)$.



Fonte: O Autor.

4.5 CONDICIONAMENTO DAS GRANDEZAS MEDIDAS NO TYPHOON HIL

As grandezas medidas na microrrede devem ser condicionadas para os limites das saídas analógicas do simulador HIL, de $\pm 5V$. Com isso, é necessário encontrar os valores de escala (x_{escala}), como mostrado na Seção 3.6, para haver a leitura correta dos sinais.

A princípio, estão sendo medidas três grandezas nos inversores para seus controles: correntes de linha AC nos indutores do filtro, tensões de linha AC nos capacitores do filtro e tensão CC do barramento CC do inversor. Portanto, estabelecem-se valores limites máximos e mínimos desses sinais, os quais são varridos entre os limites físicos ($\pm 5V$) das saídas analógicas.

A tabela 12 mostra os valores limites estabelecidos, máximos e mínimos, que são possíveis de ser enviados às saídas analógicas sem ocorrer saturação. Os valores de corrente são definidos para que na microrrede haja uma carga máxima de $100kVA$ com fator de potência $fp = 0.9$ indutivo, dividida igualmente para os três inversores. As tensões limites são definidas para um valor de fase de $250V_{rms}$ e o barramento CC com tensão limite de $700V$. Observa-se que todas as grandezas da Tabela 12 são valores de pico.

Tabela 12: Valores limites máximo e mínimo das grandezas medidas.

Sinal	y_{min}	y_{max}
Corrente de linha do filtro, i_L	-70 A	70 A
Tensão de linha do filtro, v_o	-610 V	610 V
Tensão do barramento CC, V_b	0 V	700 V

Fonte: O Autor.

Com o uso das Equações (44) e (45) chega-se à tabela 13, onde são vistos os valores de x_{escala} para os sinais medidos dos inversores. Com esses valores, é possível preencher as configurações dos sinais de saída analógica do dispositivo HIL, como mostra a Figura 50. Observa-se que para grandezas CC é necessário adicionar o "offset", como cita a Seção 3.5.

Tabela 13: Valores pelos quais as grandezas medidas são escaladas no dispositivo HIL.

Sinais	x_{escala}
Correntes de linha do filtros, i_L	14
Tensões de linha dos filtros, v_o	122
Tensões dos barramentos CC, V_b	70

Fonte: O Autor.

Figura 50: Preenchimento das escalas para condicionamento das medições no dispositivo HIL.

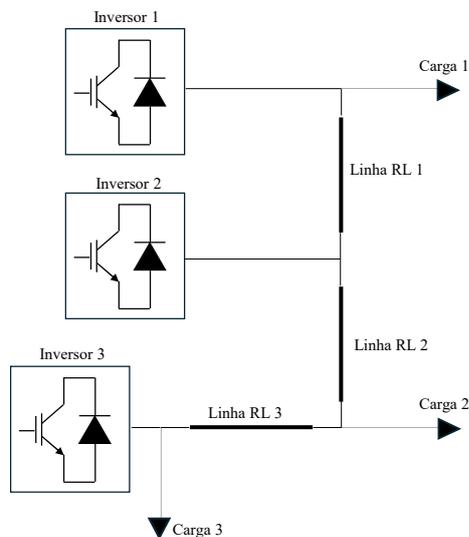
Analog Outputs		Digital Outputs						
Name	Signal	Scaling	Offset	Enable Limits	Lower Limit	Upper Limit	Remove	
1	AO1	Inverter 1.ILa_01	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
2	AO2	Inverter 1.ILb_01	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
3	AO3	Inverter 1.Vin1	70.00	-5.00	<input checked="" type="checkbox"/>	-5	5	-
4	AO4	Inverter 1.Vab1	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
5	AO5	Inverter 1.Vbc1	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
6	AO7	Inverter 2.ILa_02	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
7	AO8	Inverter 2.ILb_02	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
8	AO9	Inverter 2.Vin2	70.00	-5.00	<input checked="" type="checkbox"/>	-5	5	-
9	AO10	Inverter 2.Vab2	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
10	AO11	Inverter 2.Vbc2	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
11	AO12	Inverter 3.ILa_03	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
12	AO13	Inverter 3.ILb_03	14.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
13	AO14	Inverter 3.Vin3	70.00	-5.00	<input checked="" type="checkbox"/>	-5	5	-
14	AO15	Inverter 3.Vab3	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-
15	AO16	Inverter 3.Vbc3	122.00	0.00	<input checked="" type="checkbox"/>	-5	5	-

Fonte: O Autor.

4.6 RESULTADOS DO USO TESTE DA PLATAFORMA: DESEMPENHO DOS CONTROLADORES

A microrrede proposta na Figura 22 é testada com uma estrutura modificada das linhas e cargas. Para isso, é seguida a estrutura de microrrede usada no artigo de Kosari e

Figura 51: Estrutura da microrrede usada nas simulações.



Fonte: Adaptado de (KOSARI; HOSSEINIAN, 2017).

Hosseinian (2017), em que as cargas estão distribuídas entre as linhas da microrrede, onde se considera um caso próximo da realidade. Esta estrutura pode ser conferida na Figura 51. Os valores dos parâmetros dos filtros e tensão do barramento CC dos inversores são os mesmos mostrados na Tabela 10. As impedâncias das linhas e as cargas da microrrede são mostradas na Tabela 14, onde somente os valores das linhas são retirados do artigo citado anteriormente.

Tabela 14: Parâmetros das linhas e cargas da microrrede.

Parâmetros	Valor
Linha 1	$R_{L_1} = 0,4 \Omega; L_{L_1} = 0,95 mH$
Linha 2	$R_{L_2} = 0,2 \Omega; L_{L_2} = 0,32 mH$
Linha 3	$R_{L_3} = 0,2 \Omega; L_{L_3} = 0,64 mH$
Cargas 1, 2 e 3	$S_1 = S_2 = S_3 = 13,33 kVA; fp = 0,90$ ind

Fonte: O Autor.

São mostrados os resultados da simulação da operação da microrrede da Figura 51 para duas situações distintas: considerando a abordagem MIL (*model-in-the-loop*) e, por fim, a abordagem principal C-HIL (*controller hardware-in-the-loop*), que são testados os controladores reais, os quais são emulados pelos DSPs.

Tabela 15: Parâmetros usados na simulação - condição de compartilhamento 1.

Parâmetros	Inversores 1, 2 e 3
Amplitude da tensão de referência, V_o	311 V
Frequência de referência, ω_o	$2\pi 60 rad/s$
Coefficiente de inclinação da frequência, m_1	$6,5e^{-6} rad/sW$
Coefficiente de inclinação da tensão, n_1	$9e^{-4} V/var$

Fonte: O Autor.

Além disso, são consideradas duas condições de compartilhamento de potência da microrrede: a primeira com os três conversores com os mesmos coeficientes de inclinação, sugerindo um compartilhamento teórico igualitário para os três conversores, ou seja, cada um fornecendo 33,33% de potência das cargas; a segunda consiste no inversor 1 entregar uma potência maior que os inversores 2 e 3, em que estes continuam a compartilhar a potência igualmente. A Tabela 15 mostra os parâmetros do controle por inclinação usados nos três conversores, na primeira condição de compartilhamento de potência.

Na segunda condição de compartilhamento de potência, há a mudança apenas nos coeficientes de inclinação do inversor 1, para que este forneça maior potência às cargas da microrrede, de forma que os novos coeficientes são mostrados na Tabela 16.

Tabela 16: Parâmetros usados na simulação - condição de compartilhamento 2.

Parâmetros	Inversor 1
Coefficiente de inclinação da frequência, m_2	$4,5e^{-6} \text{ rad/sW}$
Coefficiente de inclinação da tensão, n_2	$6,2e^{-4} \text{ V/var}$

Fonte: O Autor.

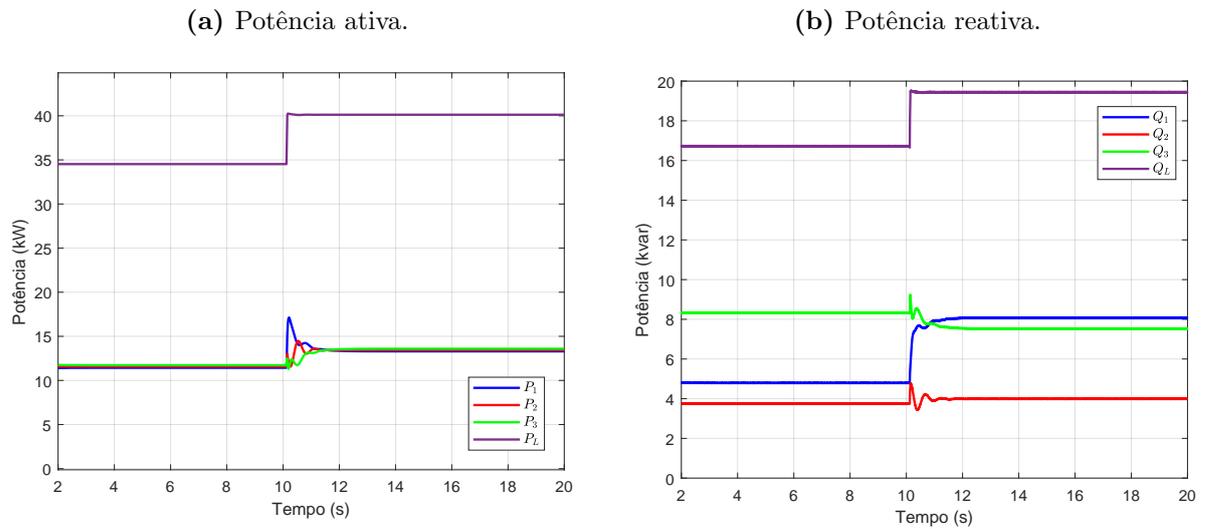
4.6.1 Resultados da simulação usando a técnica *model-in-the-loop* (MIL)

As simulações mostradas a seguir são realizadas em tempo real em um dispositivo Typhoon HIL 404, em que os controles dos conversores são executados dentro do próprio dispositivo, sem utilizar ainda os DSPs. Os resultados são mostrados em um tempo total de 20s, em que uma carga de 6,67VA com $fp = 0,90$ ind é adicionada subitamente à Carga 1 (Figura 51) no instante $t = 10s$. A frequência de chaveamento dos conversores é de 10 kHz e o passo de simulação é de 1 μs .

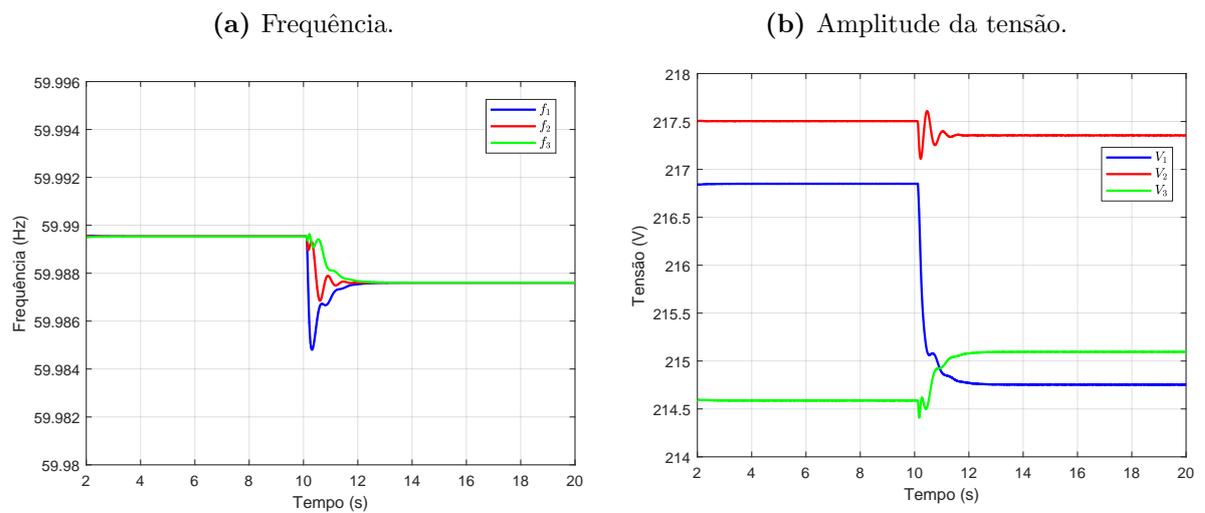
4.6.1.1 Condição de compartilhamento 1

A Figura 52 mostra os resultados do compartilhamento de potência ativa e reativa para os três inversores da microrrede, considerando o aumento da Carga 1 da microrrede. Observa-se o compartilhamento de potência ativa igualitário entre os três conversores e um erro natural de compartilhamento de potência reativa entre eles, devido ao método de controle por inclinação.

É possível ver na Figura 53 o comportamento da tensão de referência do controle dos três inversores, assim como as frequências de referência dos controladores. O erro da frequência, ou seja, ela não ser fixa em 60Hz, é natural do tipo de compartilhamento de potência pelo controle por inclinação.

Figura 52: Compartilhamento de potências ativa e reativa.

Fonte: O Autor.

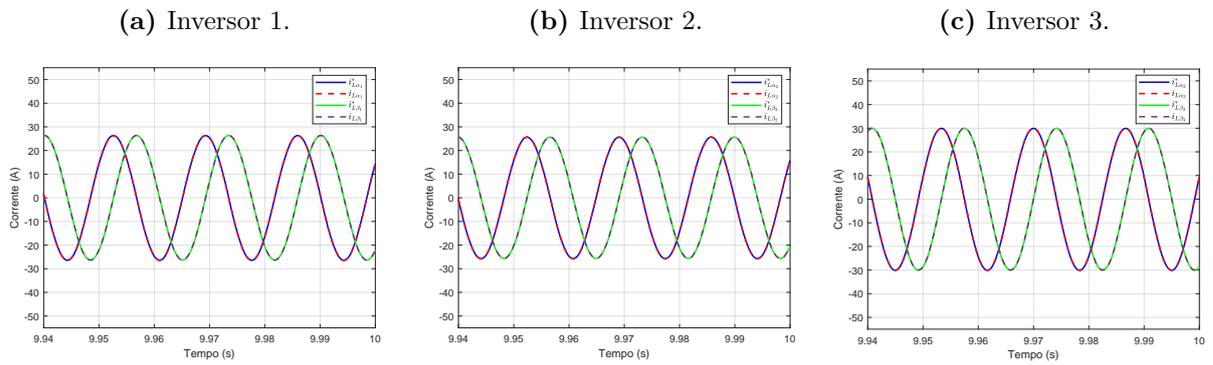
Figura 53: Amplitude da tensão e frequência de referências.

Fonte: O Autor.

O comportamento do controle de corrente, para as componentes alfa e beta dos três conversores, são mostradas na Figura 54, em regime permanente, antes do acréscimo de carga na Carga 1 da microrrede. A Figura 55 mostra o mesmo comportamento após o aumento da Carga 1.

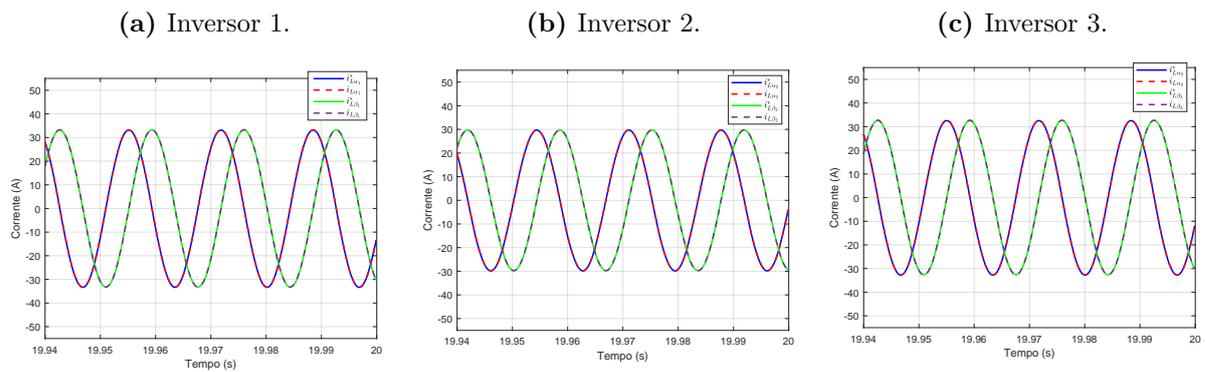
O controle de tensão, para as componentes alfa e beta nos três conversores são visualizados na Figura 56, antes a elevação da Carga 1. O mesmo comportamento para os três conversores é mostrado na Figura 57, após o aumento da Carga 1.

Figura 54: Controle de corrente em regime permanente - antes do aumento da Carga 1.



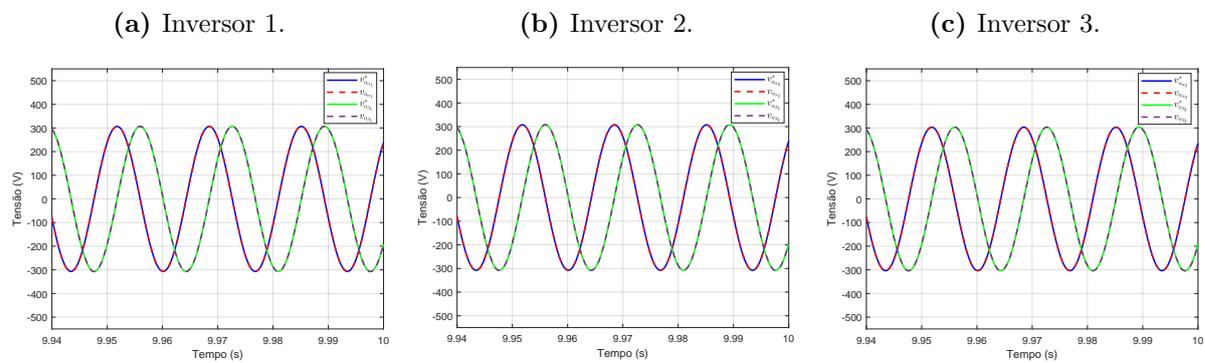
Fonte: O Autor.

Figura 55: Controle de corrente em regime permanente - após o aumento da Carga 1.



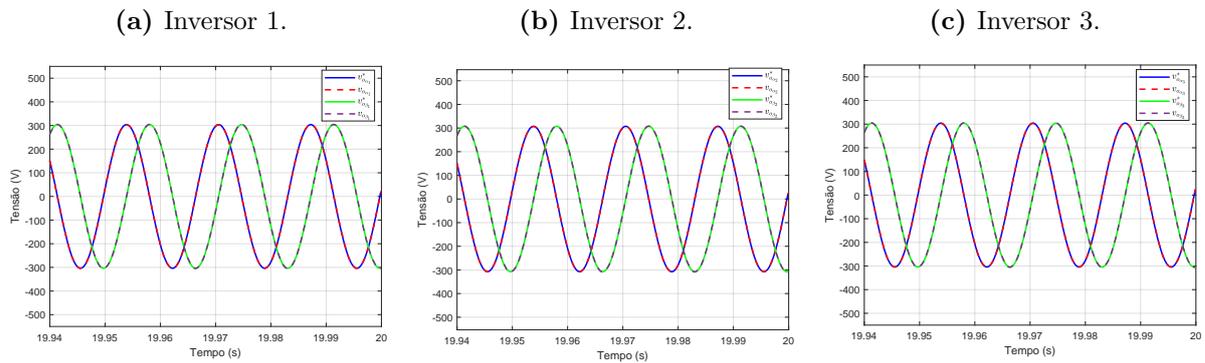
Fonte: O Autor.

Figura 56: Controle de tensão em regime permanente - antes do aumento da Carga 1.



Fonte: O Autor.

Figura 57: Controle de tensão em regime permanente - após o aumento da Carga 1.

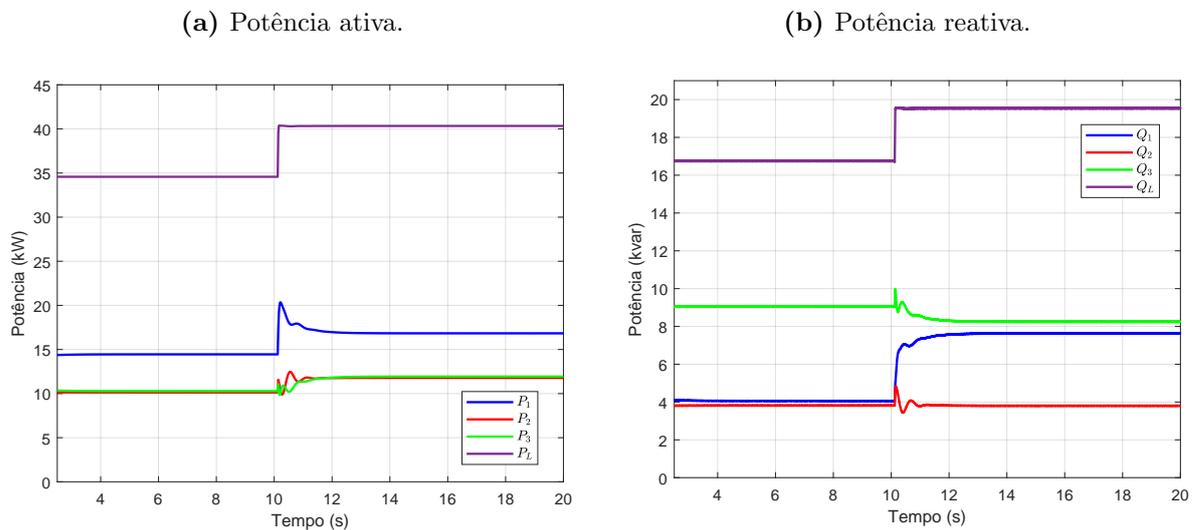


Fonte: O Autor.

4.6.1.2 Condição de compartilhamento 2

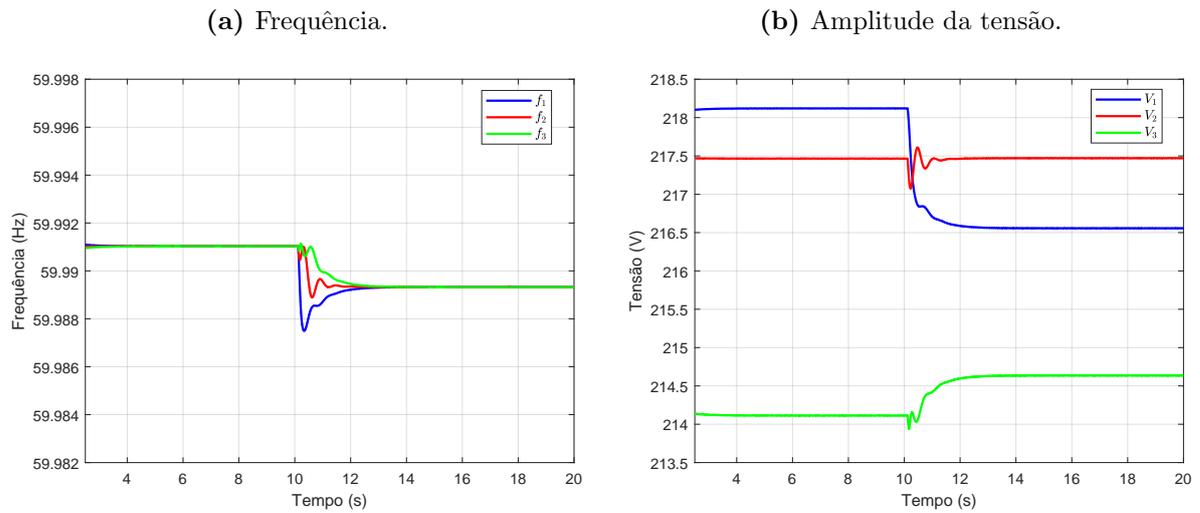
O compartilhamento de potência ativa e reativa para os três inversores da microrrede, considerando o fornecimento maior de potência pelo inversor 1, é mostrado na Figura 58. Observa-se que permanece o erro natural do compartilhamento de potência reativa. É mostrado também o aumento súbito da Carga 1 no instante de $t = 10s$.

Figura 58: Compartilhamento de potências ativa e reativa.



Fonte: O Autor.

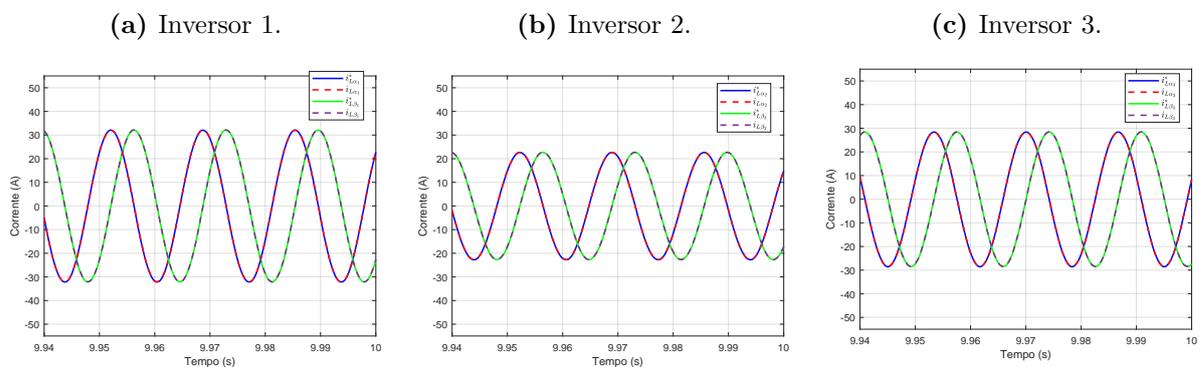
As tensões de referência dos três inversores, assim como suas frequências de referência, para o fornecimento maior de potência pelo inversor 1, podem ser vistas na Figura 59.

Figura 59: Amplitude da tensão e frequência de referências.

Fonte: O Autor.

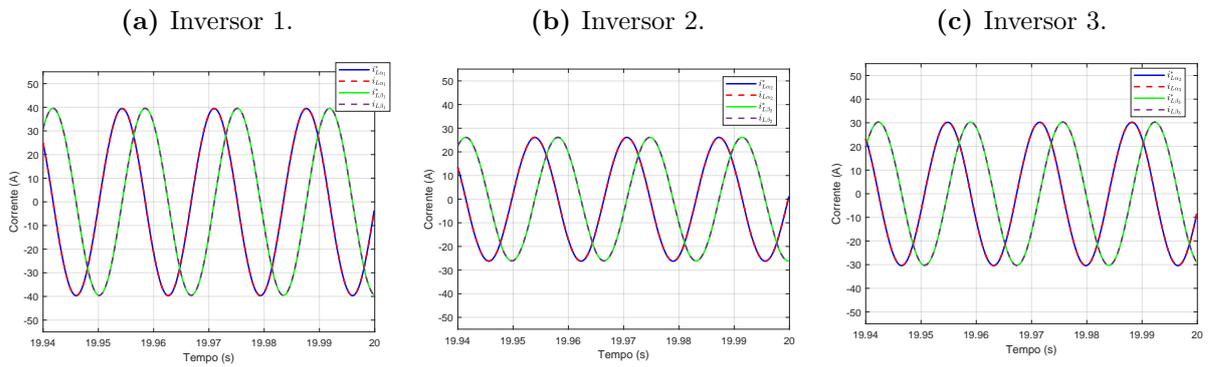
O controle de corrente para os três inversores da microrrede, em regime permanente, antes do acréscimo de carga na Carga 1, é visto na Figura 60, para as componentes alfa e beta. O mesmo comportamento, após o aumento da carga, pode ser verificado na Figura 61.

O controle de tensão nos três conversores, em regime permanente e antes do aumento da Carga 1 é mostrado na Figura 62, para as componentes alfa e beta. o comportamento deste controle após o aumento súbito de carga é visto na Figura 63.

Figura 60: Controle de corrente em regime permanente - antes do aumento da Carga 1.

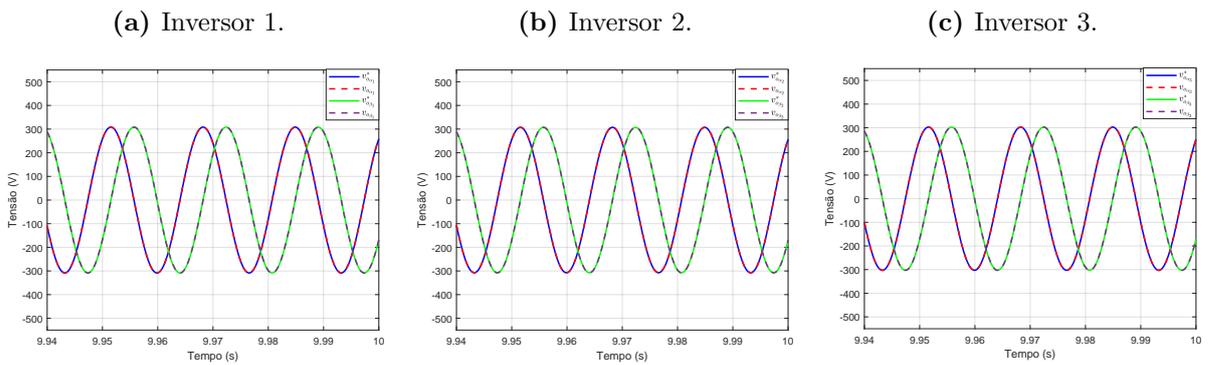
Fonte: O Autor.

Figura 61: Controle de corrente em regime permanente - após o aumento da Carga 1.



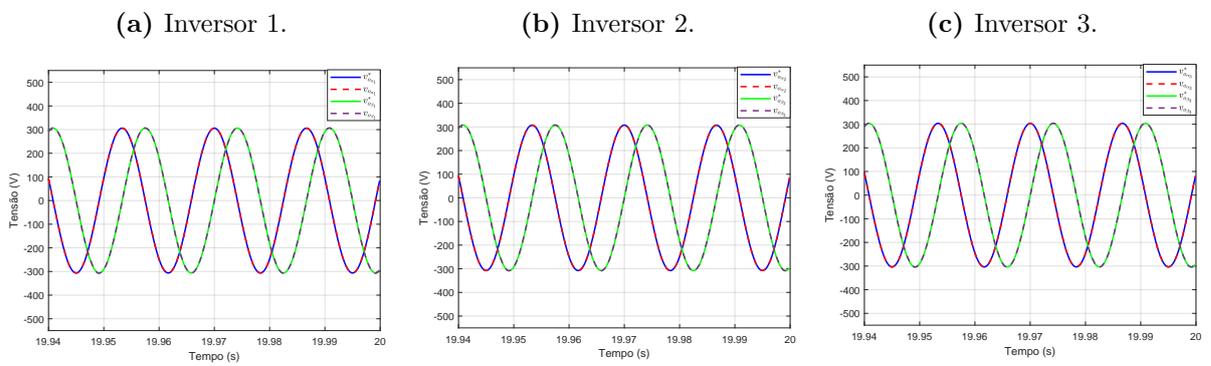
Fonte: O Autor.

Figura 62: Controle de tensão em regime permanente - antes do aumento da Carga 1.



Fonte: O Autor.

Figura 63: Controle de tensão em regime permanente - após o aumento da Carga 1.



Fonte: O Autor.

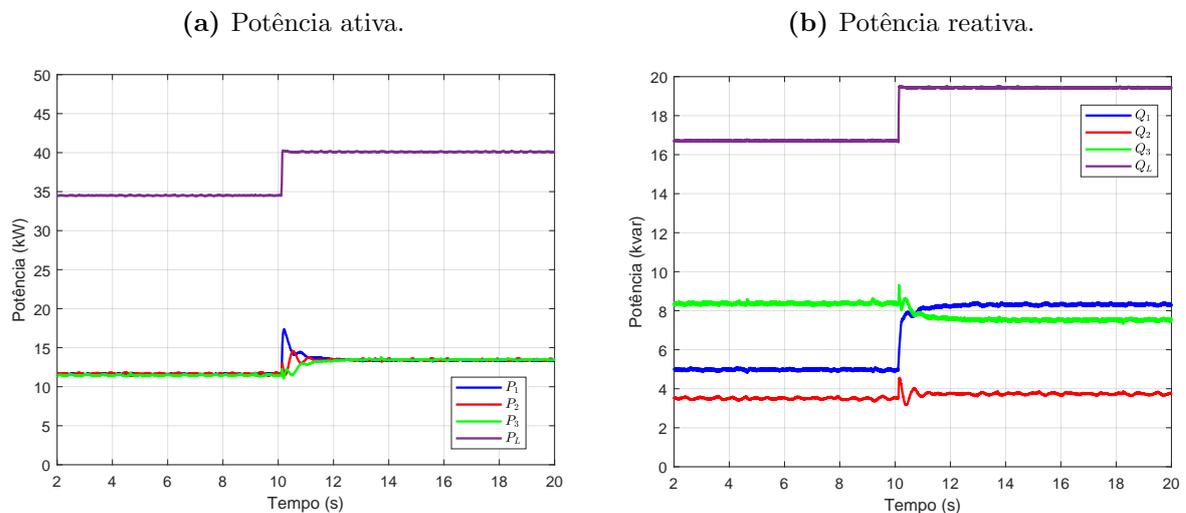
4.6.2 Resultados da simulação usando a técnica *Controller hardware-in-the-loop* (C-HIL)

As simulações a seguir são realizadas em tempo real em um dispositivo Typhoon HIL 404, em que os controles dos conversores são executados por três DSPs, da série C2000 da *Texas Instruments* do tipo F28355 (delfino). Os resultados são vistos em um tempo total de 20s, em que uma carga de 6,67VA com $fp = 0,90$ ind é adicionada subitamente à Carga 1 (Figura 51) no instante de $t = 10s$. A frequência de chaveamento dos conversores é de 10kHz e o passo de simulação é de 1 μs .

4.6.2.1 Condição de compartilhamento 1

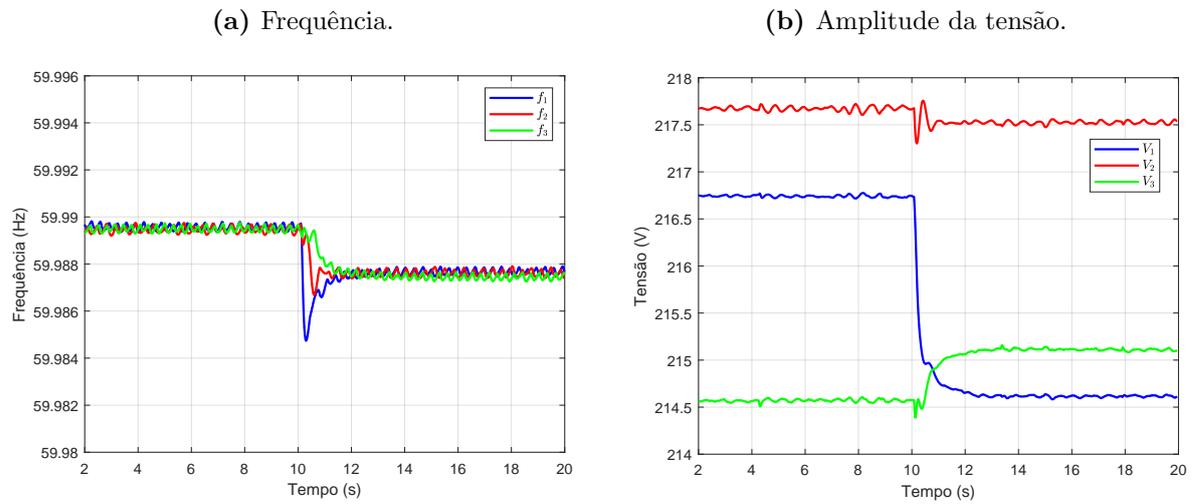
São mostrados os resultados do compartilhamento de potência ativa e reativa entre os três conversores na Figura 64. Observa-se a presença do erro natural do controle por inclinação no compartilhamento de potência reativa.

Figura 64: Compartilhamento de potências ativa e reativa.



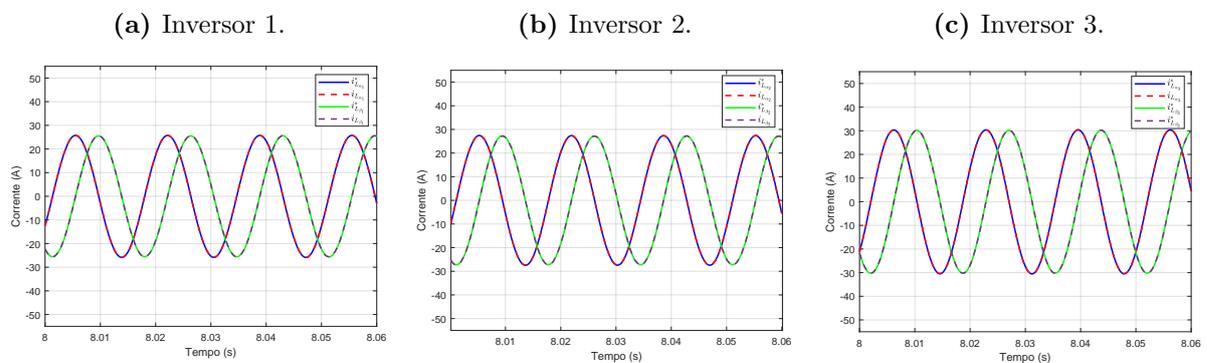
Fonte: O Autor.

O comportamento da amplitude da tensão e da frequência de referências são vistos na Figura 65, sendo observado o erro natural da frequência não estar fixa em 60Hz devido à técnica de controle por inclinação.

Figura 65: Amplitude da tensão e frequência de referências.

Fonte: O Autor.

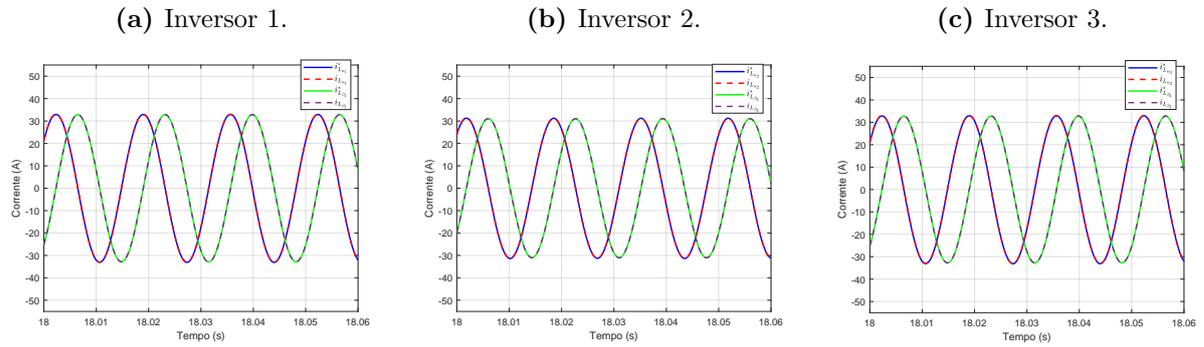
O controle de corrente dos três inversores, em regime permanente, antes do aumento súbito da Carga 1 da microrrede, é mostrado na Figura 66, nas componentes alfa e beta. O mesmo controle é mostrado na Figura 67 após o aumento da Carga 1.

Figura 66: Controle de corrente em regime permanente - antes do aumento da Carga 1.

Fonte: O Autor.

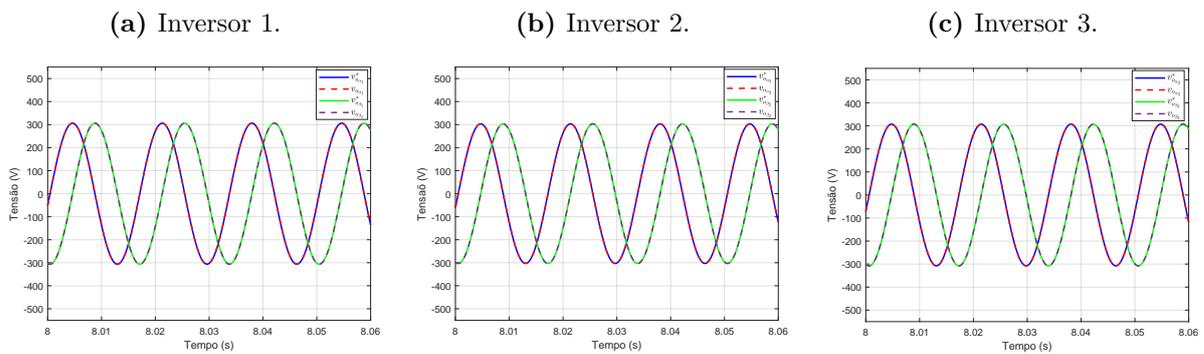
O controle de tensão nos três conversores, antes do aumento da Carga 1 e em regime permanente, é mostrado na Figura 68, para as componentes alfa e beta. O mesmo desempenho pode ser visto na Figura 69 após a inserção súbita de carga na Carga 1.

Figura 67: Controle de corrente em regime permanente - após o aumento da Carga 1.



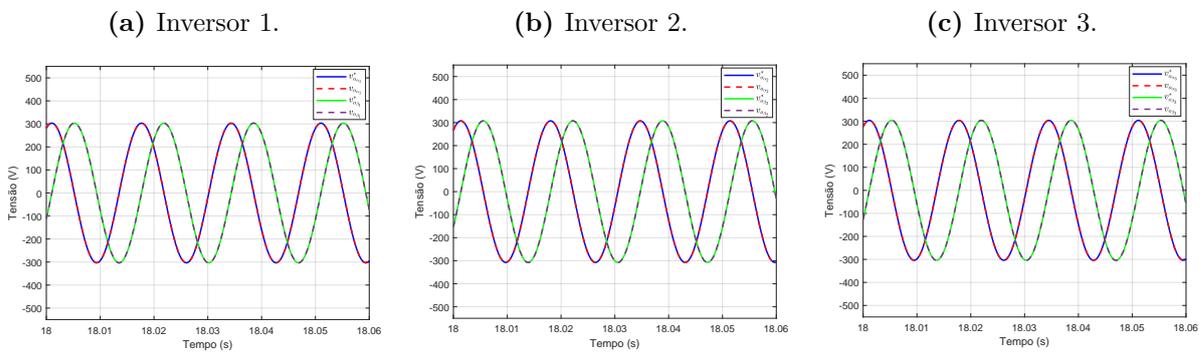
Fonte: O Autor.

Figura 68: Controle de tensão em regime permanente - antes do aumento da Carga 1.



Fonte: O Autor.

Figura 69: Controle de tensão em regime permanente - após o aumento da Carga 1.



Fonte: O Autor.

4.6.2.2 Condição de compartilhamento 2

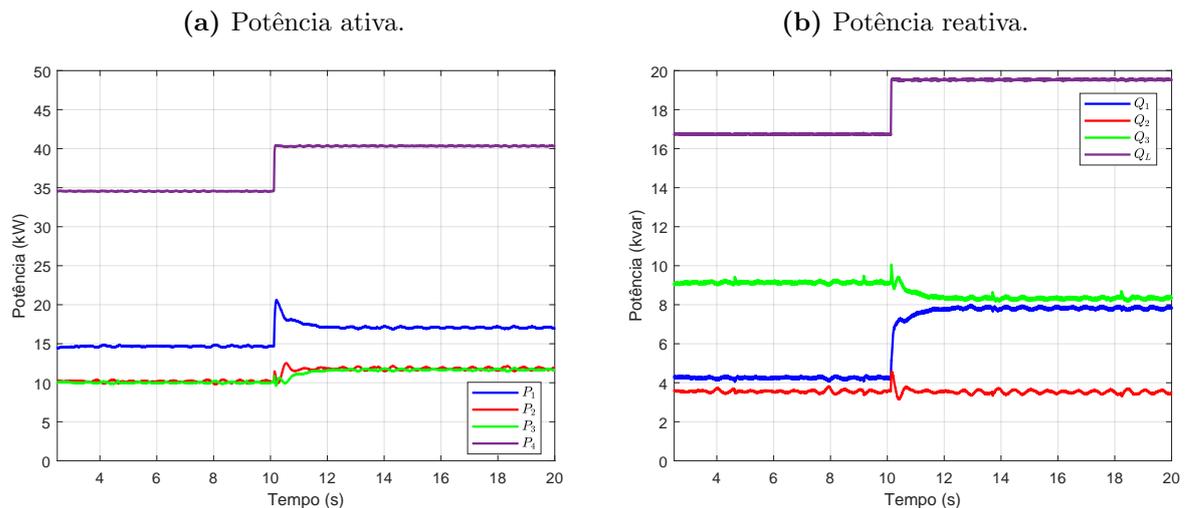
São mostrados os resultados do compartilhamento de potência ativa e reativa entre os três conversores na Figura 70, considerando o fornecimento maior de potência pelo inversor 1. Observa-se a presença do erro natural do controle por inclinação no compartilhamento de potência reativa. Observa-se o aumento da Carga 1 da microrrede no instante de $t = 10s$.

O comportamento da tensão de referência do controle dos três inversores e as frequências de referência são mostradas na Figura 71. A frequência não ser fixa em $60Hz$ é uma resposta prevista no controle por inclinação.

Os resultados do controle de corrente para os três inversores, em regime permanente e antes do aumento da Carga 1 pode ser visto na Figura 72, onde são mostradas as componentes alfa e beta da corrente. O mesmo resultado após o aumento da Carga 1 é visto na Figura 73.

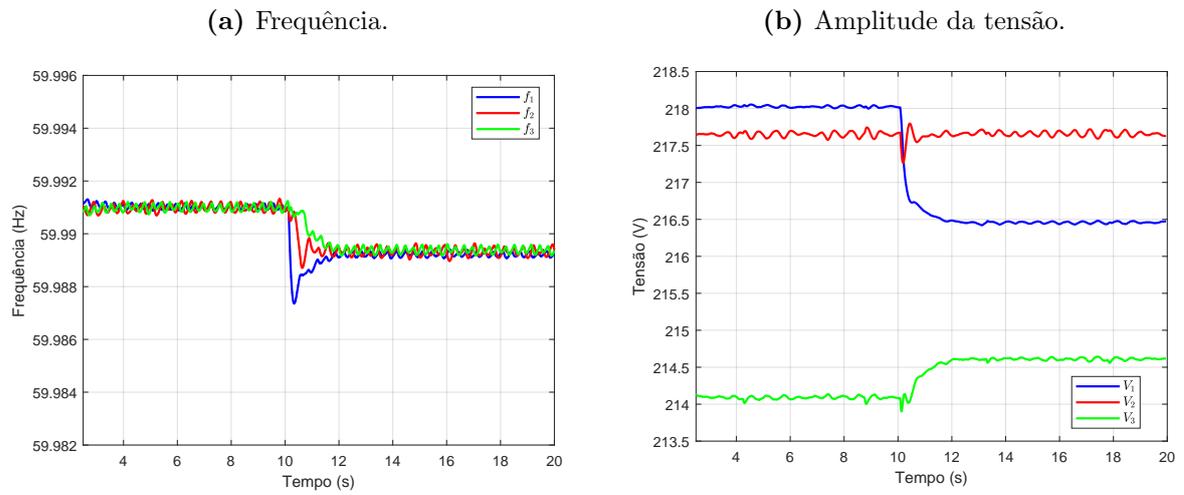
Os resultados do controle de tensão dos três inversores, em regime permanente e antes do aumento da Carga 1 são mostrados na Figura 74, para as componentes alfa e beta. Estes resultados após o aumento da Carga 1 são vistos na Figura 75.

Figura 70: Compartilhamento de potências ativa e reativa.



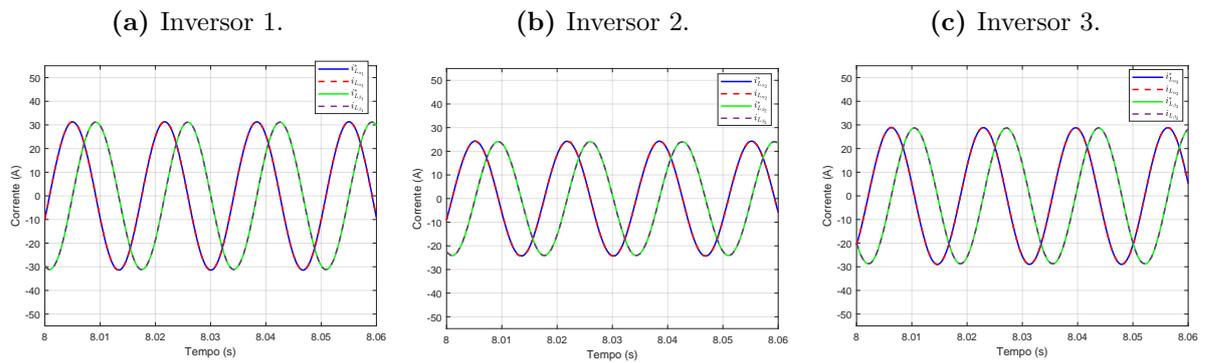
Fonte: O Autor.

Figura 71: Amplitude da tensão e frequência de referências.



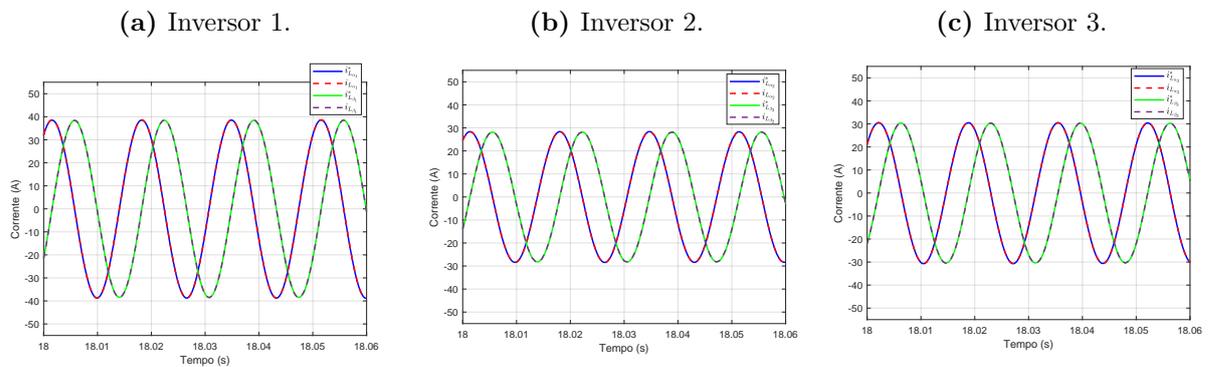
Fonte: O Autor.

Figura 72: Controle de corrente em regime permanente - antes do aumento da Carga 1.



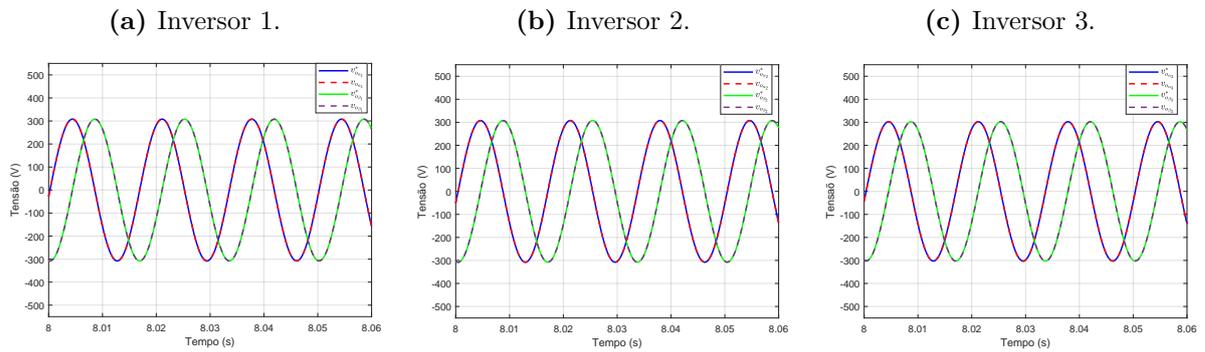
Fonte: O Autor.

Figura 73: Controle de corrente em regime permanente - após o aumento da Carga 1.



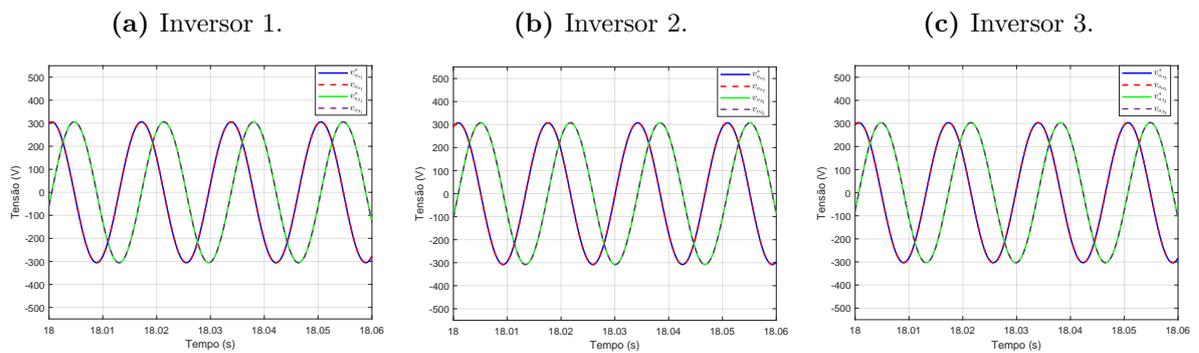
Fonte: O Autor.

Figura 74: Controle de tensão em regime permanente - antes do aumento da Carga 1.



Fonte: O Autor.

Figura 75: Controle de tensão em regime permanente - após o aumento da Carga 1.



Fonte: O Autor.

5 CONCLUSÃO

O conceito de microrrede está amplamente difundido, assim como as diversas técnicas para controlar e operar satisfatoriamente a mesma. O uso de simulação em tempo real vem auxiliando no projeto, desenvolvimento e testagem dessas microrredes.

Portanto, este trabalho visou demonstrar o desenvolvimento de uma plataforma para testar controladores reais de microrredes usando a técnica *Controller Hardware-in-the-loop* (C-HIL), onde são usados três DSPs e uma proposta de microrrede com três conversores. A microrrede é simulada pelo dispositivo Typhoon HIL 404, sendo o simulador em tempo real (STR) em questão.

A plataforma de validação de controle se limita a simular alguns tipos de inversores, que dependem do *software* de simulação disponível. O inversor mais usual de microrredes é o conversor trifásico de dois níveis, podendo ser simulados até 3 na plataforma. Outro inversor que pode ser utilizado é o inversor trifásico de três níveis com ponto neutro, porém limitado a ter apenas um na microrrede devido à sua quantidade de chaves (12), não tendo saídas suficientes dos DSPs 2 e 3 que façam a associação com as entradas digitais do STR. Além disso, há a possibilidade de usar inversores monofásicos, os quais são flexíveis em quantidade para utilização na plataforma.

A plataforma desenvolvida pode ser usada para testar diferentes estratégias de controle de conversores de microrredes. As técnicas de controle mestre-escravo, de lógica distribuída e concentrado podem ser implementadas na plataforma com a ressalva de não ultrapassar 16 grandezas medidas. A técnica de controle sem comunicação extrapola o limite de 16 medições e pode ser implementada com a estimação das correntes de saída do inversor. Esta estimação pode afetar o desempenho dos controladores da microrrede e está dependente do projeto desses controladores.

Os resultados dos controladores apresentaram desempenhos semelhantes quando comparados com a técnica MIL e C-HIL. Porém, na técnica C-HIL é possível ver oscilações nas medições das potências, frequências e amplitudes da tensão devido à integração dos *hardwares* dos controladores. O erro no compartilhamento de potência reativa é natural do controle por inclinação, cujo está evidente nos resultados. O erro da frequência de referência também é natural do compartilhamento de potência sem comunicação, cujos

são corrigidos por malhas de controle mais externas não abordadas neste trabalho.

5.1 TRABALHOS FUTUROS

A plataforma proposta neste trabalho visa auxiliar na testagem de controladores de microrredes, especialmente frente as técnicas atuais de compartilhamento de potência existente para microrrede. Com isso, como sugestões para trabalhos futuros se considera em simular a operação da microrrede conectada a rede elétrica principal com a técnica C-HIL, analisando o desempenho dos controladores durante transitórios, como a conexão e desconexão da rede principal. Além disso, sugere-se como trabalhos futuros:

- Utilizar a rede da UFPE como modelo a ser inserido na plataforma;
- Avaliar conversores bidirecionais, como, por exemplo, a simulação de conexão de um sistema de armazenamento de energia por bateria ou conversor para veículos elétricos;
- Otimizar os coeficientes de compartilhamento de potência quando existe a presença de sistemas de armazenamento de energia por baterias;
- Considerar o compartilhamento de potência para desvios de frequência elevados (acima de 62 Hz) estando a microrrede conectada à rede principal.

Referências

- AZEVEDO, G. D. S. *Controle e Operação de Conversores em Microrredes*. Tese (Doutorado) — Universidade Federal de Pernambuco Recife, Brasil, 2011. Citado 11 vezes nas páginas 18, 19, 51, 53, 69, 71, 81, 82, 83, 84 e 85.
- BACCINO, F. et al. Real-time hardware-in-the-loop modeling for microgrid applications. In: *2017 6th International Conference on Clean Electrical Power (ICCEP)*. [S.l.: s.n.], 2017. p. 152–157. Citado na página 20.
- BLAABJERG, F. *Control of Power Electronic Converters and Systems Vol 1*. [S.l.: s.n.], 2018. ISBN 9780128052457. Citado na página 51.
- BUSO, S.; MATTAVELLI, P. Digital control in power electronics. In: _____. [S.l.: s.n.], 2006. v. 1. Citado na página 81.
- CARDOSO, T. D. *Construção de uma Microrrede Monofásica para Avaliação de Paralelismo de Conversores com Controle por Inclinação*. 86 p. Dissertação (Mestrado) — Universidade Federal de Pernambuco, Recife, 2017. Citado na página 76.
- GIRALDO, N. I. M. et al. Comparative study of microgrid power-sharing techniques based on synchronous machine emulation carried out in real-time simulation. In: *2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP)*. [S.l.: s.n.], 2023. p. 1–8. Citado na página 70.
- HAN, H. et al. Review of power sharing control strategies for islanding operation of ac microgrids. *IEEE Transactions on Smart Grid*, v. 7, n. 1, p. 200–215, 2016. Citado 4 vezes nas páginas 51, 53, 54 e 55.
- HIL Academy. *HIL Fundamentals: Electrical circuit partitioning*. 2024. Disponível em: <https://hil.academy/wp-content/uploads/Electrical-circuit-core-partitioning.pdf>. Acesso em: 07 out. 2024. Citado na página 37.
- HIL Academy. *HIL Fundamentals: Model mapping and the compiler console*. 2024. Disponível em: <https://hil.academy/wp-content/uploads/Model-mapping-in-compiler-console.pdf>. Acesso em: 26 ago. 2024. Citado 2 vezes nas páginas 27 e 32.
- HU, J. et al. Overview of power converter control in microgrids—challenges, advances, and future trends. *IEEE Transactions on Power Electronics*, v. 37, n. 8, p. 9907–9922, 2022. Citado 3 vezes nas páginas 52, 53 e 55.
- HUERTA, F. et al. A power-hil microgrid testbed: Smart energy integration lab (seil). In: *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2014. p. 3998–4003. Citado na página 22.
- ISERMANN, R.; SCHAFFNIT, J.; SINSEL, S. Hardware-in-the-loop simulation for the design and testing of engine-control systems. *IFAC Proceedings Volumes*, v. 31, n. 4, p. 1–10, 1998. ISSN 1474-6670. Citado 2 vezes nas páginas 21 e 22.
- KOSARI, M.; HOSSEINIAN, S. H. Decentralized reactive power sharing and frequency restoration in islanded microgrid. *IEEE Transactions on Power Systems*, v. 32, n. 4, p. 2901–2912, 2017. Citado 2 vezes nas páginas 87 e 88.

- LAGES, W. F. Aproximações discretas para funções de transferência contínuas. *Universidade Federal do Rio Grande do Sul*, 2011. Citado na página 56.
- LASSETER, R.; PAIGI, P. Microgrid: a conceptual solution. In: *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*. [S.l.: s.n.], 2004. v. 6, p. 4285–4290 Vol.6. Citado na página 18.
- MAJSTOROVIC, D. et al. Ultralow-latency hardware-in-the-loop platform for rapid validation of power electronics designs. *IEEE Transactions on Industrial Electronics*, v. 58, n. 10, p. 4708–4716, 2011. Citado na página 27.
- MLADEN, P. et al. Multi-layer hardware-in-the-loop testbed for microgrids. In: *2016 International Conference on Smart Systems and Technologies (SST)*. [S.l.: s.n.], 2016. p. 95–102. Citado na página 22.
- MOHAMMADI, F.; BOK, R.; HAJIAN, M. Real-time controller-hardware-in-the-loop testing of power electronics converters. In: *2022 13th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC)*. [S.l.: s.n.], 2022. p. 398–402. Citado na página 22.
- MOHAMMADI, F. et al. Robust control strategies for microgrids: A review. *IEEE Systems Journal*, v. 16, n. 2, p. 2401–2412, 2022. Citado 2 vezes nas páginas 19 e 20.
- MONTEIRO, V. S.; COSTA, M. C.; FRANÇA, B. W. Simulação no software typhoon hil para equipamentos de eletrônica de potência compostos por múltiplos conversores. In: *Congresso Brasileiro de Automática-CBA*. [S.l.: s.n.], 2022. v. 3, n. 1. Citado 2 vezes nas páginas 35 e 36.
- OSÓRIO, C. R. D. et al. Advancements on real-time simulation for high switching frequency power electronics applications (invited paper). In: *2021 21st International Symposium on Power Electronics (Ee)*. [S.l.: s.n.], 2021. p. 1–6. Citado 3 vezes nas páginas 28, 29 e 34.
- PALMA, R. A. *Uma Metodologia de Suporte a Hardware-in-the-Loop Simulation para Modelagem de uma Caldeira a Gás*. 88 p. Dissertação (Mestrado) — Universidade Federal do Paraná, Curitiba, 2006. Citado na página 21.
- RODRIGUEZ, F. et al. Discrete-time implementation of second order generalized integrators for grid converters. In: *2008 34th Annual Conference of IEEE Industrial Electronics*. [S.l.: s.n.], 2008. p. 176–181. Citado 2 vezes nas páginas 56 e 60.
- SANTOS, A. Q. O. *Gerenciamento Ótimo de Energia em Microrredes Inteligentes em Modo Conectado*. 112 p. Dissertação (Mestrado) — Universidade Estadual do Oeste do Paraná, Foz do Iguaçu, 2018. Citado na página 18.
- SHARKH, S. M. et al. *Power electronic converters for microgrids*. [S.l.]: John Wiley & Sons, 2014. Citado 2 vezes nas páginas 48 e 49.
- SILVA, L. R. B. da. *Comparação do compartilhamento de Potência em Microrredes com Controle por Inclinação e Máquina Síncrona Virtual*. 81 p. Dissertação (Mestrado) — Universidade Federal de Pernambuco, Recife, 2020. Citado 2 vezes nas páginas 68 e 70.

TRIPATHI, S. M.; GONZALEZ-LONGATT, F. M. *Real-Time Simulation and Hardware-in-the-Loop Testing Using Typhoon HIL*. [S.l.]: Springer, 2023. Citado 9 vezes nas páginas 25, 26, 27, 29, 33, 35, 37, 42 e 44.

Typhoon HIL Inc. *Typhoon HIL 404 folheto*. 2024. Disponível em: (<https://www.typhoon-hil.com/wp-content/uploads/2024/01/Typhoon-HIL404-Brochure-2024-01-WEB.pdf>). Acesso em: 04 dez. 2024. Citado 4 vezes nas páginas 23, 37, 38 e 46.

Typhoon HIL Inc. *Typhoon HIL Hardware Manual*. 2024. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/abstract/hardware_manual_introduction.html). Acesso em: 17 out. 2024. Citado na página 39.

Typhoon HIL Inc. *Typhoon HIL Hardware Manual*. 2024. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil_dsp_180_interface/topics/abstract.html). Acesso em: 17 out. 2024. Citado na página 39.

Typhoon HIL Inc. *Typhoon HIL Hardware Manual*. 2024. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil_ti_launchpad_interface/topics/abstract.html). Acesso em: 17 out. 2024. Citado na página 40.

Typhoon HIL Inc. *Typhoon HIL Software Manual*. 2024. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/system_architecture_basics.html). Acesso em: 23 ago. 2024. Citado na página 30.

Typhoon HIL Inc. *Typhoon HIL Software Manual*. 2024. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/fpga_solver_basics.html). Acesso em: 24 ago. 2024. Citado na página 31.

Typhoon HIL Inc. *Typhoon HIL Hardware Manual*. 2025. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil404_user_guide/References/hil404_mechanical.html). Acesso em: 13 jan. 2025. Citado na página 60.

Typhoon HIL Inc. *Typhoon HIL Hardware Manual*. 2025. Disponível em: (https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil404_user_guide/References/hil404_pinout.html). Acesso em: 15 jan. 2025. Citado 2 vezes nas páginas 61 e 63.

XU, X.; ZHA, X. Overview of the researches on distributed generation and microgrid. In: *2007 International Power Engineering Conference (IPEC 2007)*. [S.l.: s.n.], 2007. p. 966–971. Citado na página 18.

YAMANE, A.; ABOURIDA, S. Real-time simulation of distributed energy systems and microgrids. In: *2015 International Conference on Sustainable Mobility Applications, Renewables and Technology (SMART)*. [S.l.: s.n.], 2015. p. 1–6. Citado 2 vezes nas páginas 20 e 21.