



UNIVERSIDADE FEDERAL DE PERNAMBUCO  
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

MÁRCIO RODRIGO SANTOS DE CARVALHO

**CONVERSOR CC-CC DE ALTO GANHO BASEADO EM CÉLULA  
MULTIPLICADORA DE TENSÃO COM AS TÉCNICAS CAPACITOR  
CHAVEADO E ACOPLAMENTO MAGNÉTICO**

Recife

2022

MÁRCIO RODRIGO SANTOS DE CARVALHO

**CONVERSOR CC-CC DE ALTO GANHO BASEADO EM CÉLULA  
MULTIPLICADORA DE TENSÃO COM AS TÉCNICAS CAPACITOR  
CHAVEADO E ACOPLAMENTO MAGNÉTICO**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco, como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica.

**Área de Concentração:** Processamento de Energia

**Orientador:** Prof. Dr. Leonardo Rodrigues Limongi

**Coorientador:** Prof. Dr. Fabrício Bradaschia

Recife

2022

Catálogo na fonte  
Bibliotecário Gabriel Luz CRB-4 / 2222

C331c Carvalho, Márcio Rodrigo Santos de.  
Conversor cc-cc de alto ganho baseado em célula multiplicadora de tensão com as técnicas capacitor chaveado e acoplamento magnético / Márcio Rodrigo Santos de Carvalho. 2022.

226 f: figs., tabs., abrev. e siglas.

Orientador: Prof. Dr. Leonardo Rodrigues Limongi.

Coorientador: Prof. Dr. Fabrício Bradaschia.

Tese (Doutorado) – Universidade Federal de Pernambuco. CTG.

Programa de Pós-Graduação em Engenharia Elétrica, Recife, 2022.

Inclui referências e apêndices.

1. Engenharia Elétrica. 2. Conversor cc-cc de alto ganho. 3. Célula multiplicadora de tensão. 4. Chaveamento suave. 5. Indutor acoplado de três enrolamentos. 6. Microinversor. I. Limongi, Leonardo Rodrigues (Orientador). II. Bradaschia, Fabrício (Coorientador). III. Título.

UFPE

621.3 CDD (22. ed.)

BCTG / 2022 - 391

MÁRCIO RODRIGO SANTOS DE CARVALHO

**CONVERSOR CC-CC DE ALTO GANHO BASEADO EM CÉLULA  
MULTIPLICADORA DE TENSÃO COM AS TÉCNICAS CAPACITOR  
CHAVEADO E ACOPLAMENTO MAGNÉTICO**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco, como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica, na área de concentração em Processamento de Energia.

Aprovada em: 24/10/2022.

**BANCA EXAMINADORA**

---

Prof<sup>o</sup>. Dr. Leonardo Rodrigues Limongi  
(Orientador e Examinador Interno)  
Universidade Federal de Pernambuco

---

Prof<sup>o</sup>. Dr. Fabrício Bradaschia  
(Coorientador e Examinador Interno)  
Universidade Federal de Pernambuco

---

Prof<sup>o</sup>. Dr. Marcelo Cabral Cavalcanti  
(Examinador Interno)  
Universidade Federal de Pernambuco

---

Prof<sup>o</sup>. Dr. Pedro André Carvalho Rosas  
(Examinador Interno)  
Universidade Federal de Pernambuco

---

Prof<sup>o</sup>. Telles Brunelli Lazzarin  
(Examinador Externo)  
Universidade Federal de Santa Catarina

---

Prof<sup>o</sup>. Dr. Mário Lúcio da Silva Martins  
(Examinador Externo)  
Universidade Federal de Santa Maria

## AGRADECIMENTOS

Meus sinceros agradecimentos aos meus familiares, em especial a minha mãe, Tânia Maria - *in memoriam*.

Agradeço, especialmente, a minha esposa, Ana Luiza, que, de forma carinhosa e amorosa, me apoiou nos momentos mais difíceis e desgastantes desta jornada. Sem sua paciência e cumplicidade, esta conquista seria ainda mais árdua.

Agradeço aos Professores Leonardo Rodrigues Limongi e Fabrício Bradaschia, pela orientação, confiança, paciência e, principalmente, pela amizade durante todo o doutorado. Em especial, agradeço ao Professor Limongi por me manter firme diante dos percalços da vida.

Agradeço aos Professores Artur Szpak, Eduardo Barbosa, Francisco Neves, Geraldo Maia, Gustavo Azevedo, Marcelo Cavalcanti e Márcio Evaristo e Rafael Cavalcanti, membros do Grupo de Eletrônica de Potência e Acionamentos Elétricos (GEPAE) da UFPE, pelo convívio e momentos de descontração.

Agradeço ao Professor Lenon Schmitz, Professor da Universidade Federal de Santa Catarina, pela disponibilidade nos momentos de dúvidas.

Agradeço aos amigos pesquisadores Aline Cavalcanti, Antônio Dutra, Carolina Caldeira, Diego Hamilton e Eduardo Augusto, sobretudo pela frequente troca de conhecimento.

Agradeço aos secretários Bruno de Souza Jerônimo e Gustavo Farias Duarte, por manterem o Departamento de Engenharia Elétrica organizado e funcional.

Agradeço à Fundação de Amparo à Ciência e Tecnologia de Pernambuco (FACEPE) pelo apoio financeiro.

Por fim, e mais importante de todos, à Deus, que sempre esteve presente na minha vida.

## RESUMO

O desenvolvimento de tecnologias para aprimorar o desempenho de conversores de potência integrados ao módulo fotovoltaico é fundamental para impulsionar instalações de sistemas de geração distribuída a partir da fonte solar fotovoltaica nos grandes centros urbanos, principalmente sobre telhados com diferentes orientações e inclinações, suscetível a sombreamentos parciais ocasionados por edificações vizinhas. Devido às baixas tensão nominal e eficiência dos módulos fotovoltaicos, conversores cc-cc de alto ganho de tensão e elevada eficiência são imprescindíveis às arquiteturas módulo ca e otimizadores solares com terminais de saída conectados em paralelo para extrair a máxima potência do módulo fotovoltaico e elevar a tensão do barramento cc do estágio de conversão cc-ca acima do valor mínimo necessário para conectar o sistema fotovoltaico à rede elétrica. Sendo assim, este projeto de tese apresenta um conversor cc-cc de alto ganho de tensão baseado em célula multiplicadora de tensão com as técnicas capacitor chaveado e acoplamento magnético, através de um indutor acoplado de três enrolamentos, e circuito de grampeamento ativo. O interruptor auxiliar presente no circuito de grampeamento provê comutação sob tensão-nula ao interruptor principal e vice-versa. Logo, as perdas por comutação dos interruptores são mitigadas, possibilitando elevar a frequência de chaveamento para reduzir as dimensões e peso dos componentes passivos. O enrolamento secundário do indutor acoplado é empregado para prover ao conversor elevado ganho de tensão sem operar sob razões cíclicas extremas, enquanto que o enrolamento terciário é utilizado para estabelecer um valor médio positivo na corrente de magnetização, o que possibilita projetar a indutância de magnetização do indutor acoplado para diminuir a amplitude da ondulação da corrente de magnetização o suficiente para satisfazer ligeiramente a condição de ZVS durante a transição do estado de bloqueio para o estado de condução do interruptor principal. Dessa forma, pode-se reduzir as perdas magnéticas e ôhmicas do indutor acoplado, e as perdas por condução e por chaveamento durante a transição do estado de condução para o estado de bloqueio dos interruptores. As indutâncias de dispersão dos enrolamentos do indutor acoplado são utilizadas para prover comutação sob corrente-nula aos diodos. Portanto, não há perdas por recuperação reversa. Operação, análise estática, diretrizes de projeto e análise de perdas do conversor proposto são apresentadas. Ainda, o conversor proposto é comparado através de diferentes figuras de mérito com duas topologias de conversor cc-cc que também combinam as técnicas acoplamento magnético e capacitor chaveado, e empregam dois interruptores. Resultados experimentais são obtidos através do protótipo de 350 W do conversor proposto. Para comparação de eficiência, é montado um protótipo de conversor cc-cc de alto ganho com entrada diferencial já publicado na literatura. A máxima eficiência medida do conversor proposto é de 96,7%.

Palavras-chave: conversor cc-cc de alto ganho; célula multiplicadora de tensão; chaveamento suave; indutor acoplado de três enrolamentos; microinversor.

## ABSTRACT

The development of technologies to improve the performance of photovoltaic (PV) module integrated converters are fundamental to raise grid-utility distributed generation systems from the photovoltaic solar source in large urban centers, mainly for residential applications with continuous partial shading and complex roof structures with different tilts and orientations. Since both the rated voltage and efficiency of PV modules are very low, high-gain high-efficiency DC-DC converters are required in microinverters and parallel-connected power optimizers to track the maximum available power from a PV module and to boost the DC-link voltage above the minimum value necessary for delivering the generated energy in a 127 V or 220 V single-phase grid. Therefore, this work presents a high step-up voltage multiplier cell (VMC) based DC-DC converter with soft switching operation. The VMC is combined with a switched capacitor and a three winding coupled inductor. The voltage spike on the main switch is reduced and the leakage inductance energy is recycled by an active clamp circuit. The switch in the active clamp circuit provides ZVS condition for the main switch and vice-versa. Thus, the switching losses are negligible and high switching frequency can be used in order to further minimization of passive components size and weight. The secondary winding of the coupled inductor is employed to provide high voltage gain without operating under extreme duty cycle condition, while the tertiary winding is used to establish a DC component in the magnetizing current, which allows decrease of the magnetizing current ripple to meet the ZVS turn-on condition of the main switch. Hence, the core and conduction losses of the coupled inductor, and the conduction and switching losses during the switches turn-off transition can be reduced. The autotransformer leakage inductances are used together with the capacitors to form resonant tanks, causing the current flowing through the diodes to decrease naturally to zero even before they become reverse-biased. Then, ZCS of the diodes is achieved and hence there is no reverse-recovery losses. The operation principle, steady-state analysis, design guidelines and loss analysis of the proposed converter are presented. The proposed converter is compared with two DC-DC converter that combine magnetic coupling and switched-capacitor techniques, and employ two switches as well. Experimental results obtained from 350 W prototype of the proposed converter are presented. The measured maximum efficiency is 96.7 %.

Keywords: high step-up dc-dc converter; soft switching; three-winding coupled inductor; voltage multiplier cell.

## LISTA DE FIGURAS

Figura 1 – Evolução da fonte solar fotovoltaica no Brasil. . . . .	28
Figura 2 – Curvas $P$ versus $V$ com temperatura constante, $T = 25^\circ\text{C}$ . . . . .	29
Figura 3 – Curvas $P$ versus $V$ com irradiância constante, $I = 1.000 \frac{\text{W}}{\text{m}^2}$ . . . . .	30
Figura 4 – Arquitetura centralizada. . . . .	32
Figura 5 – Arquitetura <i>string</i> . . . . .	33
Figura 6 – Arquitetura <i>multistring</i> . . . . .	34
Figura 7 – Arquitetura com microinversores. . . . .	35
Figura 8 – Arquitetura com os terminais de saída dos otimizadores solares conectados em paralelo. . . . .	37
Figura 9 – Arquiteturas com os terminais de saída dos otimizadores solares conectados em série. . . . .	37
Figura 10 – Capacitâncias parasitas inerentes ao módulo FV. . . . .	44
Figura 11 – Formas de onda típicas de conversores quase-ressonantes com ZVS <i>turn-on</i> e QR <i>turn-off</i> . . . . .	48
Figura 12 – Etapas de operação do conversor <i>boost</i> . . . . .	49
Figura 13 – Equilíbrio tensão-segundo sobre o indutor. . . . .	49
Figura 14 – Etapas de operação do conversor dobrador de tensão baseado em capacitor chaveado. . . . .	51
Figura 15 – Circuito formado por dobradores de tensão conectados em cascata. . . . .	52
Figura 16 – Circuito com células SC de Makowski/Fibonacci. . . . .	52
Figura 17 – Etapas de operação do conversor <i>boost</i> com célula básica de indutor chaveado. . . . .	53
Figura 18 – Célula de elevação elementar. . . . .	54
Figura 19 – Células elevadoras de tensão. . . . .	55
Figura 20 – Exemplos de células elevadoras de tensão. . . . .	55
Figura 21 – Forma de onda da tensão aplicada no terminal B. . . . .	56
Figura 22 – Circuitos hipotéticos com célula de indutor chaveado. . . . .	56
Figura 23 – Circuitos hipotéticos com a célula de indutor chaveado auto-elevadora. . . . .	57
Figura 24 – Circuitos hipotéticos com a célula de indutor chaveado auto-elevadora dupla. . . . .	58
Figura 25 – Ganho estático das células elevadoras de tensão apresentadas na Tabela 2. . . . .	59
Figura 26 – Conversor com célula de indutor chaveado ativa. . . . .	60

Figura 27 – Configurações dos componentes magnéticos. . . . .	61
Figura 28 – Estrutura e modelo magnético dos componentes magnéticos. . . . .	62
Figura 29 – Conversor <i>boost</i> com VMC. . . . .	63
Figura 30 – VMCs clássicas. . . . .	64
Figura 31 – VMCs com acoplamento magnético. . . . .	65
Figura 32 – Classificação das formas de onda da corrente de entrada. . . . .	66
Figura 33 – Conversor apresentado em (Deng <i>et al.</i> , 2012). . . . .	66
Figura 34 – Estados topológicos do conversor proposto em (Deng <i>et al.</i> , 2012). . . . .	67
Figura 35 – Conversor apresentado em (FOROUZESH <i>et al.</i> , 2016). . . . .	69
Figura 36 – Estados topológicos do conversor proposto em (FOROUZESH <i>et al.</i> , 2016). . . . .	70
Figura 37 – Derivação da VMC apresentada em (Ai; Lin, 2017). . . . .	71
Figura 38 – Estados topológicos do conversor proposto em (Ai; Lin, 2017). . . . .	72
Figura 39 – Conversor apresentado em (Siwakoti; Blaabjerg, 2017). . . . .	73
Figura 40 – Estados topológicos do conversor proposto em (Siwakoti; Blaabjerg, 2017). . . . .	74
Figura 41 – Conversor apresentado em (Ye <i>et al.</i> , 2017). . . . .	75
Figura 42 – Estados topológicos do conversor proposto em (Ye <i>et al.</i> , 2017). . . . .	76
Figura 43 – Conversor apresentado em (Hassan <i>et al.</i> , 2019). . . . .	77
Figura 44 – Estados topológicos do conversor proposto em (Hassan <i>et al.</i> , 2019). . . . .	77
Figura 45 – Conversor apresentado em (Nouri <i>et al.</i> , 2019). . . . .	79
Figura 46 – Estados topológicos do conversor proposto em (Nouri <i>et al.</i> , 2019). . . . .	80
Figura 47 – Conversor apresentado em (Forouzesh <i>et al.</i> , 2018). . . . .	81
Figura 48 – Estados topológicos do conversor proposto em (Forouzesh <i>et al.</i> , 2018). . . . .	82
Figura 49 – Conversor apresentado em (ALAVI <i>et al.</i> , 2020). . . . .	84
Figura 50 – Estados topológicos do conversor proposto em (ALAVI <i>et al.</i> , 2020). . . . .	85
Figura 51 – Conversor apresentado em (POORALI; ADIB, 2020). . . . .	86
Figura 52 – Estados topológicos do conversor proposto em (POORALI; ADIB, 2020). . . . .	87
Figura 53 – Conversor apresentado em (HE <i>et al.</i> , 2018). . . . .	88
Figura 54 – Estados topológicos do conversor proposto em (HE <i>et al.</i> , 2018). . . . .	89
Figura 55 – Conversor apresentado em (ZHANG <i>et al.</i> , 2020). . . . .	91
Figura 56 – Estados topológicos do conversor proposto em (ZHANG <i>et al.</i> , 2020). . . . .	92
Figura 57 – Conversor apresentado em (MOHSENI <i>et al.</i> , 2022). . . . .	93
Figura 58 – Estados topológicos do conversor proposto em (MOHSENI <i>et al.</i> , 2022). . . . .	94
Figura 59 – Conversor apresentado em (HASANPOUR <i>et al.</i> , 2021). . . . .	95

Figura 60 – Estados topológicos do conversor proposto em (HASANPOUR <i>et al.</i> , 2021).	96
Figura 61 – Conversor apresentado em (HASANPOUR <i>et al.</i> , 2019).	97
Figura 62 – Estados topológicos do conversor proposto em (HASANPOUR <i>et al.</i> , 2019).	98
Figura 63 – Conversor apresentado em (Meier <i>et al.</i> , 2018).	99
Figura 64 – Conversor apresentado em (Gu <i>et al.</i> , 2015).	100
Figura 65 – Estados topológicos do conversor proposto em (Gu <i>et al.</i> , 2015).	101
Figura 66 – Conversor apresentado em (BARBOSA <i>et al.</i> , 2021).	104
Figura 67 – Estados topológicos do conversor apresentado em (BARBOSA <i>et al.</i> , 2021).	105
Figura 68 – Comparação entre alguns conversores apresentados neste trabalho.	110
Figura 69 – Conversor proposto.	112
Figura 70 – Etapas de desenvolvimento da VMC utilizada no conversor proposto.	113
Figura 71 – Semelhança topológica entre o conversor proposto e o SEPIC modificado apresentado em (GULES <i>et al.</i> , 2014).	115
Figura 72 – Principais formas de onda.	117
Figura 73 – Circuitos equivalentes da Etapa I.	118
Figura 74 – Circuito ressonante correspondente à Etapa I.	120
Figura 75 – Circuito equivalente da Etapa II.	123
Figura 76 – Circuitos equivalentes da Etapa III.	125
Figura 77 – Circuito ressonante correspondente à Etapa III.	126
Figura 78 – Circuito equivalente da Etapa IV.	129
Figura 79 – Modos de operação do conversor proposto.	130
Figura 80 – Ganho de tensão do conversor proposto (linhas contínuas: $k = 1,0$ ; linhas tracejadas: $k = 0,95$ ).	134
Figura 81 – Circuito equivalente para o cálculo das correntes médias nos semicon- dutores.	136
Figura 82 – Regiões de ZVS do conversor proposto - $V_o = 400\text{ V}$ , $f_s = 100\text{ kHz}$ , $L = 100\text{ }\mu\text{H}$ , $L_m = 10\text{ }\mu\text{H}$ .	142
Figura 83 – Microinversor de dois estágios.	142
Figura 84 – Tensão e corrente no indutor de entrada.	146
Figura 85 – Representação gráfica da condição para o ZVS de $S_1$ .	148
Figura 86 – Tensão e corrente sobre/no indutor de entrada.	148
Figura 87 – Corrente no capacitor de saída, $i_{C_o}$ .	150
Figura 88 – Corrente no capacitor chaveado, $i_{C_m}$ .	151

Figura 89 – Corrente no capacitor de grampeamento, $i_{C_{cl}}$ .	153
Figura 90 – Impacto do aumento da frequência de chaveamento na operação do diodo $D_r$ .	155
Figura 91 – Impacto do aumento da frequência de chaveamento nas formas de onda das correntes no diodo $D_r$ e no MOSFET $S_1$ .	156
Figura 92 – Diagrama de blocos do sistema de controle.	158
Figura 93 – Estratégia de controle do conversor proposto.	158
Figura 94 – Correntes no indutor de entrada e na indutância de magnetização, com $D = 0,65$ e $P_{out} = 350$ W.	161
Figura 95 – Resultados simulados	163
Figura 95 – Resultados simulados	164
Figura 96 – <i>Quasi-resonant turn-off</i> de $S_1$ .	165
Figura 97 – Correntes nos MOSFETs para os Casos 1 e 2.	166
Figura 98 – Circuito simulado no PSIM.	167
Figura 99 – Diagrama de Bode.	168
Figura 100 – Diagrama de Bode da FTMA.	169
Figura 101 – Resposta ao degrau na tensão de entrada: $V_{in} = 50$ V $\rightarrow$ $V_{in} = 45$ V.	170
Figura 102 – Resposta ao degrau na tensão de entrada: $V_{in} = 40$ V $\rightarrow$ $V_{in} = 45$ V.	170
Figura 103 – Distribuição de perdas separadas por tipo com $V_{in} = 45$ V e $V_{out} = 400$ V.	179
Figura 104 – Distribuição de perdas separadas por tipo e componente com $V_{in} = 45$ V e $V_{out} = 400$ V.	179
Figura 105 – Resumo das principais características construtivas e operacionais das topologias comparadas.	180
Figura 106 – Ganho estático dos conversores.	182
Figura 107 – Esforços de tensão normalizados em função do ciclo de trabalho.	182
Figura 108 – Fator de utilização dos semicondutores.	184
Figura 109 – Energia magnética normalizada.	186
Figura 110 – Regulação de potência normalizada em função do ciclo de trabalho.	188
Figura 111 – Protótipo de 350 W do conversor proposto (164,4 mm x 87 mm).	190
Figura 112 – Resultados experimentais obtidos com $P_{out} = 245$ W. Tensões e correntes nos MOSFETs.	193
Figura 113 – Resultados experimentais obtidos com $P_{out} = 245$ W. Tensões e correntes nos diodos.	194

Figura 114 – Resultados experimentais obtidos com $P_{out} = 245$ W. Correntes nos elementos magnéticos. . . . .	195
Figura 115 – Resultados experimentais obtidos com $D = 45\%$ - ZVS dos MOSFETs em ampla faixa de potência. . . . .	196
Figura 116 – Resultados experimentais. Ganhos de tensão medidos em $P_{out} = 350$ W. . . . .	197
Figura 117 – Resultados obtidos com $P_{out} = 350$ W, $D = 0,45$ e $V_{in} \approx 45$ V. . . . .	199
Figura 118 – Eficiências medida e calculada. . . . .	200
Figura 119 – Curva de eficiência medida experimentalmente para diferentes ciclos de trabalho com $V_{out} = 400$ V e $P_{out} = 350$ W. . . . .	200
Figura 120 – Protótipo do Conversor 1 montado para comparação de eficiência. . . . .	202
Figura 121 – Curvas de eficiência medida experimentalmente para diferentes potências de saída com $V_{in} = 45$ V e $V_{out} = 400$ V. . . . .	202
Figura 122 – Ensaio do indutor de entrada. . . . .	215
Figura 123 – Tensão medida nos enrolamentos do indutor acoplado. . . . .	219
Figura 124 – Diagrama do ensaio com $N_2$ e $N_3$ abertos. . . . .	220
Figura 125 – Ensaio com $N_2$ e $N_3$ abertos. . . . .	220
Figura 126 – Diagrama do ensaio com $N_2$ aberto e $N_3$ curto-circuitado. . . . .	221
Figura 127 – Ensaio com $N_2$ aberto e $N_3$ curto-circuitado. . . . .	221
Figura 128 – Diagrama do ensaio com $N_3$ aberto e $N_2$ curto-circuitado. . . . .	222
Figura 129 – Ensaio com $N_3$ aberto e $N_2$ curto-circuitado. . . . .	222
Figura 130 – Diagrama do ensaio com $N_3$ aberto e $N_1$ curto-circuitado. . . . .	223
Figura 131 – Ensaio com $N_3$ aberto e $N_1$ curto-circuitado. . . . .	223

## LISTA DE TABELAS

Tabela 1 – Ganho de tensão dos circuitos com células SC de Makowski/Fibonacci.	52
Tabela 2 – Características das células elevadoras de tensão.	58
Tabela 3 – Características dos transformadores e indutores acoplados.	63
Tabela 4 – Principais características dos conversores cc-cc apresentados neste trabalho.	109
Tabela 5 – Etapas de operação do conversor proposto em um período de chaveamento.	116
Tabela 6 – Expressões para computar a corrente eficaz nos componentes do circuito do conversor proposto.	139
Tabela 7 – Especificações elétricas dos módulos fotovoltaicos da série CS6U no STC (do inglês, <i>Standard Test Conditions</i> ): $I = 1000 \frac{\text{W}}{\text{m}^2}$ , $T = 25^\circ\text{C}$ e $AM = 1,5$ .	143
Tabela 8 – Especificações elétricas do protótipo.	144
Tabela 9 – Especificação do indutor acoplado.	149
Tabela 10 – Valores dos componentes e condições operacionais utilizados na simulação da Seção 4.1.	162
Tabela 11 – Comparação entre os valores dos parâmetros medidos e calculados.	165
Tabela 12 – Parâmetros medidos.	167
Tabela 13 – Valores dos componentes e condições operacionais utilizados na simulação do PSIM.	168
Tabela 14 – Especificações dos componentes e parâmetros selecionados.	171
Tabela 15 – Correntes eficazes e perdas nos MOSFETs.	172
Tabela 16 – Correntes eficazes e médias, e perdas nos diodos.	173
Tabela 17 – Corrente eficaz e perdas no indutor de entrada.	175
Tabela 18 – Corrente eficaz e perdas no indutor acoplado.	177
Tabela 19 – Correntes eficazes e perdas nos capacitores.	178
Tabela 20 – Perdas e eficiência calculadas do conversor proposto.	178
Tabela 21 – Ganho estático de tensão dos conversores comparados.	181
Tabela 22 – Esforços de tensão sobre os semicondutores.	181
Tabela 23 – Correntes de pico nos semicondutores.	183
Tabela 24 – Valor médio e ondulação da corrente de magnetização.	185
Tabela 25 – Regulação de potência.	187
Tabela 26 – Especificações dos componentes utilizados no protótipo.	191

Tabela 27 – Especificações elétricas e operacionais do protótipo. . . . .	191
Tabela 28 – Comparação dos ganhos de tensão medido e calculado. . . . .	198
Tabela 29 – Eficiências medida e calculada. . . . .	200
Tabela 30 – Especificações dos componentes utilizados no protótipo do Conversor 1.	201
Tabela 31 – Especificações de projeto. . . . .	216
Tabela 32 – Especificações do núcleo PQ 32/30 N97, EPCOS . . . . .	217
Tabela 33 – Especificações do condutor. . . . .	218

## LISTA DE ABREVIATURAS E SIGLAS

ANEEL	Agência Nacional de Energia Elétrica
BRF	<i>Below-Resonance Frequency</i>
BSI	<i>Basic Switched Inductor</i>
ca	Corrente Alternada
cc	Corrente Contínua
CEC	Comissão de Energia da Califórnia
CONFAZ	Conselho Nacional de Política Fazendária
DSLSI	<i>Double Self-Lift Switched Inductor</i>
EMI	<i>Eletromagnetic Interference</i>
FV	Fotovoltaico
GD	Geração Distribuída
ICMS	Imposto sobre Circulação de Mercadorias e Serviços
IGBT	<i>Insulated Gate Bipolar Transistor</i>
MIC	<i>Module-Integrated Converter</i>
MOSFET	<i>Metal-Oxide-Semiconductor Field Effect Transistor</i>
MPPT	<i>Maximum Power Point Tracker</i>
ORF	<i>Over-Resonance Frequency</i>
PWM	<i>Pulse-Width Modulated</i>
PAC	Ponto de Acoplamento da Rede Elétrica
QR	Quase-Ressonante
QZs	<i>Quasi-Z-Source</i>
$R^2P^2$	<i>Reduced Redundant Power Processing</i>
RN	Resolução Normativa
SC	<i>Switched Capacitor</i>
SEPIC	<i>Single-Ended Primary-Inductor Converter</i>

SISL	<i>Switched Inductor Cell and Super-Lift Charge Pump</i>
SLSI	<i>Self-Lift Switched Inductor</i>
SPPM	Seguimento do Ponto de Máxima Potência
STC	<i>Standard Test Conditions</i>
TBJ	Transistor Bipolar de Junção
TWCI	<i>Three Winding Coupled Inductor</i>
ZCS	<i>Zero-Current Switching</i>
ZVS	<i>Zero-Voltage Switching</i>
VSI	<i>Voltage Source Inverter</i>

## LISTA DE SÍMBOLOS

$a$	Coefficiente de <i>Steinmetz</i>
$a_1$	Constante do Núcleo da Magnetics Inc.
$A_e$	Área da Secção Transversal do Núcleo
$A_l$	Fator de Indutância
$A_w$	Área da Janela do Núcleo
$b$	Coefficiente de <i>Steinmetz</i>
$b_1$	Constante do Núcleo da Magnetics Inc.
$B_{max}$	Densidade de Fluxo Magnético Máxima
$B_{min}$	Densidade de Fluxo Magnético Mínima
$c$	Coefficiente de <i>Steinmetz</i>
$c_1$	Constante do Núcleo da Magnetics Inc.
$C_b$	Capacitor de Bloqueio
$C_{cl}$	Capacitor de Grampeamento
$C_m$	Capacitor Chaveado
$C_o$	Capacitor de Saída
$C_{p+}$	Capacitância Parasita entre o Terminal Positivo do Gerador Fotovoltaico e a Estrutura Metálica
$C_{p-}$	Capacitância Parasita entre o Terminal Negativo do Gerador Fotovoltaico e a Estrutura Metálica
$C_{S1}$	Capacitância Parasita do MOSFET $S_1$
$C_{S2}$	Capacitância Parasita do MOSFET $S_2$
$d_1$	Constante do Núcleo da Magnetics Inc.
$D$	Ciclo de Trabalho
$D_{cl}$	Diodo de Grampeamento
$D_o$	Diodo de Saída
$D_{o1}$	Diodo de Saída

$D_{o2}$	Diodo de Saída
$D_r$	Diodo Regenerativo
$e_1$	Constante do Núcleo da Magnetics Inc.
$f_1$	Constante do Núcleo da Magnetics Inc.
$f_s$	Frequência de Chaveamento
$g$	Entreferro
$G$	Ganho de Tensão
$H_{max}$	Intensidade de Fluxo Magnético Máxima
$H_{min}$	Intensidade de Fluxo Magnético Mínima
$I$	Irradiância
$I_{D_r,ef}$	Corrente Eficaz no Diodo Regenerativo
$I_{D_r}$	Corrente Média no Diodo Regenerativo
$I_{D_o}$	Corrente Média no Diodo de Saída
$I_{D_o,ef}$	Corrente Eficaz no Diodo de Saída
$\hat{I}_{D_o}$	Valor de Pico da Corrente no Diodo de Saída
$\hat{I}_{D_r}$	Valor de Pico da Corrente no Diodo Regenerativo
$I_{in}$	Corrente Média na Entrada do Conversor CC-CC
$I_L$	Corrente Média no Indutor de Entrada
$i_{leakage}$	Corrente de Fuga
$I_{L,ef}$	Corrente Eficaz no Indutor de Entrada
$I_{L_m}$	Corrente Média na Indutância de Magnetização
$I_{mp}$	Corrente de Máxima Potência do Módulo Fotovoltaico
$I_{N_2,ef}$	Corrente Eficaz no Enrolamento Secundário do Indutor Acoplado de Três Enrolamentos
$I_{N_2,ef}$	Corrente Eficaz no Enrolamento Terciário do Indutor Acoplado de Três Enrolamentos
$I_o$	Corrente Média na Saída do Conversor CC-CC

$I_{S_1}$	Corrente Média no MOSFET 1
$I_{S_2}$	Corrente Média no MOSFET 2
$\hat{I}_{S_1}$	Valor de Pico da Corrente no MOSFET 1
$\hat{I}_{S_2}$	Valor de Pico da Corrente no MOSFET 2
$I_{sc}$	Corrente de Curto-Circuito do Módulo Fotovoltaico
$I_{w_1,ef}$	Corrente Eficaz no Enrolamento Primário do Indutor Acoplado de Três Enrolamentos
$J_{max}$	Densidade de Corrente Máxima
$k_{1u}$	Fator de Ocupação da Janela pelo Enrolamento Primário
$k_{2u}$	Fator de Ocupação da Janela pelo Enrolamento Secundário
$k_u$	Fator de Ocupação da Janela
$L$	Indutor de Entrada
$L_1$	Indutor
$L_2$	Indutor
$l_c$	Comprimento Médio do Caminho Percorrido pelo Fluxo
$l_k$	Indutância de Dispersão
$l_{k1}$	Indutância de Dispersão do Enrolamento Primário
$l_{k2}$	Indutância de Dispersão do Enrolamento Secundário
$l_{k3}$	Indutância de Dispersão do Enrolamento Terciário
$L_m$	Indutância de Magnetização
$L_{VSI,1}$	Indutância de Saída do Inversor Fonte de Tensão
$L_{VSI,2}$	Indutância de Saída do Inversor Fonte de Tensão
$m$	Relação de Transformação
$MLT$	Comprimento Médio de uma Espira
$n$	Relação de Transformação
$N_1$	Número de espiras do Enrolamento Primário
$n_{1cond}$	Número de Condutores em Paralelo do Enrolamento Primário

$N_2$	Número de espiras do Enrolamento Secundário
$n_{2cond}$	Número de Condutores em Paralelo do Enrolamento Secundário
$N_3$	Número de espiras do Enrolamento Terciário
$N_L$	Número de espiras do Indutor de Entrada
$P_{D_r}$	Perda Total no Diodo Regenerativo
$P_{D_o}$	Perda Total no Diodo de Saída
$P_L$	Perda Total no Indutor de Entrada
$P_{L,cond}$	Perda por Condução no Indutor de Entrada
$P_{L,core}$	Perda no Núcleo do Indutor de Entrada
$P_{max}$	Potência Máxima do Módulo Fotovoltaico
$P_{S_1}$	Perda total no interruptor principal
$P_{S_1,cond}$	Perda por condução no interruptor principal
$P_{S_1,chav}$	Perda por chaveamento no interruptor principal
$P_{S_2}$	Perda total interruptor auxiliar
$P_{S_2,cond}$	Perda por condução no interruptor auxiliar
$P_{S_2,chav}$	Perda por chaveamento no interruptor auxiliar
$P_{TWCI}$	Perda Total no Indutor Acoplado de Três Enrolamentos
$P_{TWCI,cond}$	Perda por Condução no Indutor Acoplado de Três Enrolamentos
$P_{TWCI,core}$	Perda no Núcleo do Indutor Acoplado de Três Enrolamentos
$Q$	Terminal Negativo do Gerador Fotovoltaico
$R_{gnd}$	Resistência entre o Aterramento da Estrutura Metálica e o Aterramento da Rede Elétrica
$R_{on,D_o}$	Resistência de Condução do Diodo de Saída
$R_{on,D_r}$	Resistência de Condução do Diodo Regenerativo
$r_{w_1}$	Resistência do Enrolamento Primário do Indutor Acoplado de Três Enrolamentos
$r_{w_2}$	Resistência do Enrolamento Secundário do Indutor Acoplado de Três Enrolamentos

$r_{w_3}$	Resistência do Enrolamento Terciário do Indutor Acoplado de Três Enrolamentos
$r_{w,L}$	Resistência do Enrolamento do Indutor de Entrada
$S_1$	MOSFET Principal
$S_{1cu}$	Área da Secção Transversal do Fio de Cobre do Enrolamento Primário
$S_2$	MOSFET
$S_{2cu}$	Área da Secção Transversal do Fio de Cobre do Enrolamento Secundário
$S_3$	MOSFET
$S_4$	MOSFET
$S_{cobre}$	Área do Cobre
$V_E$	Volume Equivalente do Núcleo Magnético
$S_{fio}$	Área do Fio
$v_g$	Tensão da Rede Elétrica
$v_{gs}$	Sinal de comando do MOSFET
$v_{gs_1}$	Sinal de comando do MOSFET Principal
$v_{gs_2}$	Sinal de comando do MOSFET Auxiliar
$S_{total}$	Área total
$T$	Temperatura
$T_{amb}$	Temperatura Ambiente
$T_{max}$	Temperatura Máxima de Operação
$T_s$	Período de Ressonância
$T_s$	Período de Chaveamento
$V_c$	Volume do Núcleo Magnético
$V_{Ccl}$	Tensão sobre o Capacitor de Grampeamento
$V_{D_o}$	Tensão Máxima sobre o Diodo de Saída
$V_{D_r}$	Tensão Máxima sobre o Diodo Regenerativo
$V_{f,D_o}$	Queda de Tensão Direta no Diodo de Saída

$V_{f,D_r}$	Queda de Tensão Direta no Diodo Regenerativo
$V_{in}$	Valor Médio da Tensão de Entrada do Conversor CC-CC
$V_{mp}$	Tensão de Máxima Potência do Módulo Fotovoltaico
$V_o$	Tensão de Saída do Conversor cc-cc
$V_{oc}$	Tensão de Circuito Aberto do Módulo Fotovoltaico
$V_{S_1}$	Tensão Máxima sobre o MOSFET 1
$V_{S_2}$	Tensão Máxima sobre o MOSFET 1
$x_1$	Constante do Núcleo da Magnetics Inc.
$\alpha_{20}$	Coefficiente de Temperatura da Resistividade do Cobre à 20 °C
$\Delta B$	Variação da Densidade de Fluxo Magnético
$\Delta I_L$	Ondulação da Corrente no Indutor de Entrada
$\Delta Q$	Variação da Carga do Capacitor
$\Delta T$	Variação da Temperatura
$\delta_{skin}$	Profundidade pelicular
$\Delta t_d$	Tempo Morto
$\mu_{I_{sc}}$	Coefficiente de Temperatura da Corrente de Curto-Circuito
$\mu_{V_{oc}}$	Coefficiente de Temperatura da Tensão de Circuito Aberto
$\rho_{20}$	Resistividade do Cobre à 20 °C

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	26
1.1	SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE	29
1.1.1	Arquitetura centralizada	31
1.1.2	Arquitetura <i>string</i>	32
1.1.3	Arquitetura <i>multistring</i>	33
1.1.4	Arquitetura com microinversores	33
1.2	OBJETIVOS E CONTRIBUIÇÕES	38
1.2.1	Objetivo Geral	39
1.2.2	Objetivos específicos	39
1.3	ORGANIZAÇÃO TEXTUAL	40
<b>2</b>	<b>ESTADO DA ARTE DE CONVERSORES CC-CC DE ALTO GANHO</b>	<b>42</b>
2.1	CLASSIFICAÇÃO DOS CONVERSORES CC-CC	42
2.1.1	Conversores cc-cc isolados e não isolados	42
2.1.1.1	<i>Corrente de fuga em sistemas fotovoltaicos conectados à rede com conversores não-isolados</i>	43
2.1.2	Conversores cc-cc unidirecionais e bidirecionais	44
2.1.3	Conversores cc-cc alimentados em corrente e em tensão	45
2.1.4	Conversores cc-cc PWM e ressonantes, e comutação suave	45
2.1.4.1	<i>Comutação em MOSFETs</i>	46
2.2	TÉCNICAS ELEVADORAS DE TENSÃO	48
2.2.1	Capacitor chaveado	50
2.2.2	Indutor chaveado e célula elevadora de tensão	53
2.2.3	Acoplamento magnético	60
2.2.4	Células multiplicadoras de tensão	62
2.3	CONVERSORES CC-CC DE ALTO GANHO BASEADOS EM ACOPLAMENTO MAGNÉTICO E CAPACITOR CHAVEADO	65
2.3.1	Parte I - Análise das etapas de operação relacionadas ao ganho de tensão	66
2.3.1.1	<i>Conversor proposto em (Deng et al., 2012)</i>	66
2.3.1.2	<i>Conversor proposto em (FOROUZESH et al., 2016)</i>	68
2.3.1.3	<i>Conversor proposto em (Ai; Lin, 2017)</i>	70
2.3.1.4	<i>Conversor proposto em (Siwakoti; Blaabjerg, 2017)</i>	73

2.3.1.5	Conversor proposto em (Ye et al., 2017) . . . . .	75
2.3.1.6	Conversor proposto em (Hassan et al., 2019) . . . . .	76
2.3.1.7	Conversor proposto em (Nouri et al., 2019) . . . . .	78
2.3.1.8	Conversor proposto em (Forouzesheh et al., 2018) . . . . .	81
2.3.2	Parte II - Análise das etapas de operação relacionadas à comutação dos transistores . . . . .	83
2.3.2.1	Conversor proposto em (ALAVI et al., 2020) . . . . .	83
2.3.2.2	Conversor proposto em (POORALI; ADIB, 2020) . . . . .	86
2.3.2.3	Conversor proposto em (HE et al., 2018) . . . . .	88
2.3.2.4	Conversor proposto em (ZHANG et al., 2020) . . . . .	90
2.3.2.5	Conversor proposto em (MOHSENI et al., 2022) . . . . .	92
2.3.2.6	Conversor proposto em (HASANPOUR et al., 2021) . . . . .	94
2.3.2.7	Conversor proposto em (HASANPOUR et al., 2019) . . . . .	97
2.3.2.8	Conversor proposto em (Meier et al., 2018) . . . . .	99
2.3.3	Parte III - Análise integral das características operacionais e topológicas .	100
2.3.3.1	Conversor proposto em (Gu et al., 2015) . . . . .	100
2.3.3.2	Conversor proposto em (BARBOSA et al., 2021) . . . . .	103
2.4	SUMÁRIO E COMPARAÇÕES . . . . .	106
2.5	CONCLUSÕES DO CAPÍTULO . . . . .	111
<b>3</b>	<b>CONVERTOR CC-CC DE ALTO GANHO DE TENSÃO PROPOSTO . . . . .</b>	<b>112</b>
3.1	ANÁLISE DO CONVERTOR CC-CC PROPOSTO . . . . .	112
3.1.1	Etapas de Operação . . . . .	116
3.1.2	Etapas I - $[t_0 - t_1]$ . . . . .	116
3.1.3	Etapas II $[t_1 - t_2]$ . . . . .	122
3.1.4	Etapas III - $[t_2 - t_3]$ . . . . .	123
3.1.5	Etapas IV - $[t_3 - t_4]$ . . . . .	128
3.2	MODOS DE OPERAÇÃO DO CONVERTOR PROPOSTO . . . . .	130
3.3	ANÁLISE ESTÁTICA . . . . .	131
3.3.1	Tensão sobre os capacitores . . . . .	131
3.3.1.1	Capacitor $C_d$ . . . . .	131
3.3.1.2	Capacitor $C_b$ . . . . .	132
3.3.1.3	Capacitor $C_m$ . . . . .	132

3.3.2	Ganho de tensão . . . . .	133
3.3.3	Esforços de tensão sobre os semicondutores . . . . .	135
3.3.3.1	<i>MOSFET</i> $S_1$ . . . . .	135
3.3.3.2	<i>MOSFET</i> $S_2$ . . . . .	135
3.3.3.3	<i>Diodo regenerativo</i> , $D_r$ . . . . .	135
3.3.3.4	<i>Diodo de saída</i> , $D_o$ . . . . .	136
3.3.4	Esforços de corrente . . . . .	136
3.3.5	Corrente máxima nos semicondutores . . . . .	137
3.3.5.1	<i>Valor eficaz das correntes</i> . . . . .	137
3.3.6	Condições para ZVS e ZCS . . . . .	140
3.4	PROJETO DO CONVERSOR CC-CC PROPOSTO . . . . .	142
3.4.1	Requisitos de Projeto . . . . .	143
3.5	PROJETO DOS COMPONENTES DO CONVERSOR PROPOSTO . . . . .	145
3.5.1	Indutor de entrada . . . . .	146
3.5.2	Projeto do indutor acoplado . . . . .	147
3.5.2.1	<i>Relações de transformação</i> . . . . .	147
3.5.2.2	<i>Indutância de magnetização</i> . . . . .	147
3.5.3	Projeto dos Capacitores . . . . .	149
3.5.3.1	<i>Capacitor de Saída</i> , $C_o$ . . . . .	149
3.5.3.2	<i>Capacitor Chaveado</i> , $C_m$ . . . . .	151
3.5.4	Projeto do Capacitor de grampeamento, $C_{cl}$ . . . . .	152
3.5.5	Capacitor de Bloqueio, $C_b$ . . . . .	153
3.5.6	Escolha da frequência de chaveamento . . . . .	155
3.5.7	Seleção dos semicondutores . . . . .	156
3.6	CONSIDERAÇÕES SOBRE O PROJETO DO CONTROLADOR . . . . .	157
3.7	CONCLUSÕES DO CAPÍTULO . . . . .	159
4	<b>RESULTADOS DE SIMULAÇÃO E ANÁLISE DE DESEMPENHO</b> 161	
4.1	VALIDAÇÃO DE PROJETO DOS COMPONENTES E DA ANÁLISE ESTÁTICA . . . . .	161
4.2	EFEITO DO TERCEIRO ENROLAMENTO . . . . .	165
4.3	CONTROLE DA TENSÃO DE ENTRADA . . . . .	166
4.3.1	Função de transferência estimada . . . . .	166
4.4	ANÁLISE DE PERDAS . . . . .	170

4.4.1	Perdas nos MOSFETs . . . . .	171
4.4.2	Perdas nos Diodos . . . . .	172
4.4.3	Perdas no indutor de entrada . . . . .	173
4.4.4	Perdas no indutor acoplado de três enrolamentos . . . . .	175
4.4.5	Perdas nos capacitores . . . . .	177
4.4.6	Perdas totais . . . . .	177
4.5	<b>ANÁLISE COMPARATIVA</b> . . . . .	178
4.5.1	Ganho estático . . . . .	180
4.5.2	Esforços de tensão sobre os semicondutores . . . . .	181
4.5.3	Fator de utilização dos dispositivos semicondutores . . . . .	183
4.5.4	Volume do indutor acoplado . . . . .	184
4.5.5	Regulação de potência . . . . .	186
4.6	<b>CONCLUSÕES DO CAPÍTULO</b> . . . . .	187
<b>5</b>	<b>RESULTADOS EXPERIMENTAIS</b> . . . . .	190
5.1	PROTÓTIPO DO CONVERSOR PROPOSTO E PRINCIPAIS FORMAS DE ONDA . . . . .	190
5.2	COMPARAÇÃO ENTRE AS PRINCIPAIS FORMAS DE ONDA TEÓRI- CAS E SIMULADAS . . . . .	198
5.3	EFICIÊNCIA DO CONVERSOR PROPOSTO . . . . .	198
5.4	COMPARAÇÃO DE EFICIÊNCIA . . . . .	200
5.5	<b>CONCLUSÕES DO CAPÍTULO</b> . . . . .	201
<b>6</b>	<b>CONSIDERAÇÕES FINAIS</b> . . . . .	204
6.1	TRABALHOS FUTUROS . . . . .	206
6.2	TRABALHOS PUBLICADOS . . . . .	207
	<b>REFERÊNCIAS</b> . . . . .	208
	<b>APÊNDICE A – PARÂMETROS DO INDUTOR DE ENTRADA</b>	215
	<b>APÊNDICE B – PROJETO DO INDUTOR ACOPLADO</b> . . . . .	216
	<b>APÊNDICE C – EFICIÊNCIA MEDIDA</b> . . . . .	224

## 1 INTRODUÇÃO

Os benefícios proporcionados pela inserção na matriz energética de pequenos geradores próximos às cargas (geração distribuída – GD), dentre os quais se destacam a postergação de investimentos em expansão nos sistemas de distribuição e transmissão, o baixo impacto ambiental e a melhoria do nível de tensão da rede no período de carga pesada (ANEEL, 2016), têm motivado o governo brasileiro a definir políticas, diretrizes e ações para incentivar o uso e a aplicação de energias renováveis em seu território.

Em 17 de abril de 2012, a Agência Nacional de Energia Elétrica (ANEEL), a partir da Resolução Normativa (RN) nº 482/2012 (ANEEL, 2012), regulamentou o sistema de compensação de energia para a micro e minigeração distribuída, que consistem na produção de energia elétrica a partir de pequenas centrais geradoras que utilizam fontes com base em energia hidráulica, solar, eólica, biomassa ou cogeração qualificada, conectadas à rede de distribuição por meio de instalações de unidades consumidoras.

Em 2014, o Conselho Nacional de Política Fazendária (CONFAZ), através do Convênio nº 101/97, isentou a cobrança de Imposto sobre Circulação de Mercadorias e Serviços (ICMS) em operações que envolvem equipamentos para a geração de energia elétrica por fontes solar e eólica. Em 2015, através do Convênio ICMS nº 16/2015, o CONFAZ autorizou os estados brasileiros a concederem isenção do ICMS sobre a energia elétrica injetada na rede (SILVA, 2015).

Paralelamente, os custos dos equipamentos dos sistemas de geração solar fotovoltaica diminuíram bastante (mais de 90 % nas últimas duas décadas), com projeção de reduzir até 25 % nos próximos dez anos, segundo relatório da consultora Wood Mackenzie (MACKENZIE, 2021), sobretudo devido aos avanços tecnológicos já em curso, como o desenvolvimento de módulos bifaciais e módulos com maiores áreas de superfície.

Também, o número de empresas integradoras, de consultoria, projetos e instalações fotovoltaicas cresceu substancialmente. O guia apresentado pela Revista FotoVolt em março de 2022 traz uma lista com 3.044 empresas espalhadas por todo território nacional. Conseqüentemente, os custos relacionados à instalação de sistemas de geração de energia através da fonte solar fotovoltaica diminuíram em várias regiões do país. Na contramão, o valor da tarifa de energia elétrica no Brasil tem acumulado aumentos em sucessivos anos (SOLAR, 2020).

Consequentemente, o tempo de retorno do investimento em sistemas de geração de energia solar fotovoltaica diminuiu consideravelmente, atraindo consumidores interessados em reduzir seus gastos com a conta de energia, o que contribui para a melhoria do orçamento das famílias e da competitividade dos pequenos negócios e produtores rurais do país. Adicionalmente, a Revista Fotovolt de março de 2022 (FOTOVOLT, 2022) aponta outras vantagens da energia solar no atual cenário brasileiro:

- diversificação da matriz elétrica nacional, diminuindo a atual dependência das hidrelétricas para a geração de eletricidade;
- modernização do setor elétrico, com mais poder de escolha, autonomia e independência para os consumidores;
- redução dos impactos ambientais, sem emissões de poluentes ou gases do efeito estufa.

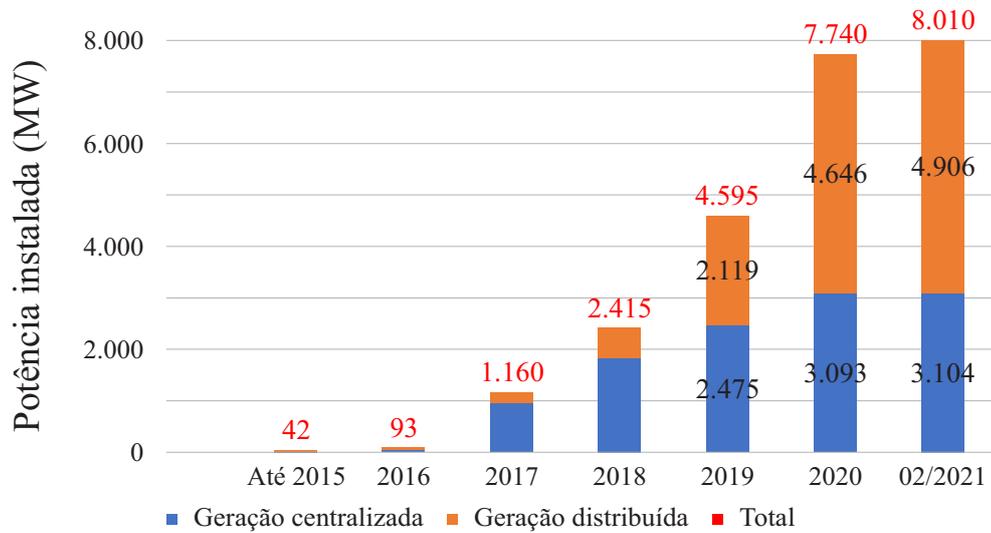
Esses fatores combinados alavancaram a inserção da fonte solar fotovoltaica na matriz energética brasileira nas modalidades geração distribuída e centralizada. Como mostrado na Figura 1, até 2017, a potência instalada era de 1.160 MW. Três anos depois, esse número saltou para 7.740 MW. Nos dois primeiros meses de 2021, a energia solar fotovoltaica totalizou 270 MW de potência instalada no Brasil, alcançando a marca de 8.010 MW ao final de fevereiro. Nesse período, na geração centralizada, a potência instalada apresentou crescimento de 11 MW, saindo de 3.093 MW para 3.104 MW. Já na GD, a potência instalada saltou de 4.646 MW para 4.906 MW, somando 260 MW em novas instalações (ABSOLAR, 2021).

Dentre os impactos socioeconômicos e ambientais ocasionados pela inserção da fonte solar na matriz energética brasileira até fevereiro de 2021, a ABSOLAR reporta mais de:

- R\$ 41,5 bilhões em investimentos privados;
- 240 mil empregos gerados;
- R\$ 11,9 bilhões em arrecadação de tributos;
- 1,1 milhão de toneladas de emissão de CO<sub>2</sub> evitadas.

Conforme prognóstico divulgado pela ABSOLAR, a energia solar deve receber investimento em mais de R\$ 50,8 bilhões em 2022, gerando mais de 357 mil vagas de

Figura 1 – Evolução da fonte solar fotovoltaica no Brasil.



Fonte: Adaptada de (ABSOLAR, 2021).

emprego em todo país. Mais de 11,9 GW de potência devem ser instalados até dezembro, representando crescimento de 91,7% sobre a atual capacidade de 13,0 GW. (ABSOLAR, 2022).

Essa enorme demanda é consequência imediata da Lei Federal nº 14.300, sancionada no início de janeiro de 2022, que estabelece período de vacância de 12 meses - projetos já instalados ou cuja solicitação de acesso às redes das distribuidoras de energia ocorra até o dia 7 de janeiro de 2023 continuarão a ser tratados de acordo com as regras atuais de compensação, previstas na REN 482/2012, até o final de 2045 (FOTOVOLT, 2022).

Com relação à quantidade de sistemas de GD instalados por classe de consumo, as residências estão no topo da lista, representando 961.127 (78,9% do total), seguidos por empresas dos setores de comércio e serviços (11,5%), consumidores rurais (7,6%), indústrias (1,7%) e outros segmentos (0,3%). Com relação à potência instalada, os consumidores residenciais também lideram, com 48,2% (ABSOLAR, 2022).

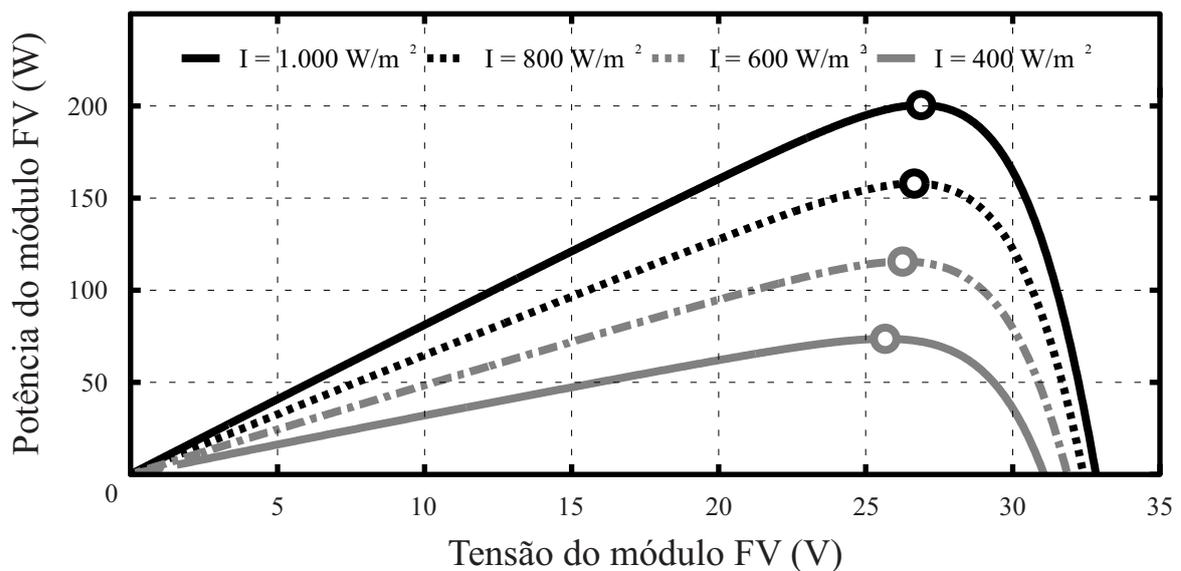
Apesar de significativos, estes números representam apenas 1,4% das 90 milhões de unidades consumidoras do país, o que evidencia o enorme potencial de mercado da fonte solar fotovoltaica em solo nacional.

## 1.1 SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE

Os sistemas fotovoltaicos conectados à rede são constituídos, essencialmente, pelo arranjo fotovoltaico e pelo bloco de condicionamento de potência. O arranjo fotovoltaico contém os módulos fotovoltaicos, que são formados por células fotovoltaicas, unidades fundamentais no processo de conversão de energia solar em eletricidade, conectadas em arranjo para produzir tensão e corrente suficientes para utilização prática da energia. Sua fabricação consiste de material semicondutor, geralmente silício policristalino ou monocristalino com eficiência em torno de 15% a 20%, respectivamente (VILLALVA; GAZOLI, 2012).

Quando submetidos à irradiância solar uniforme (sem sombreamentos parciais), os módulos FV apresentam curvas  $P$  versus  $V$  características, nas quais existe um único ponto com derivada nula. Este ponto particular da curva, chamado ponto de máxima potência, é dependente das condições de irradiância ( $I$ ) e de temperatura ( $T$ ) de operação dos módulos (GALDINO; PINHO, 2014). De forma geral, quanto maior a irradiância incidente sobre as células, maior sua potência e quanto maior a temperatura de operação das células, menor sua potência (LUQUE; HEGEDUS, 2003) – Figuras 2 e 3.

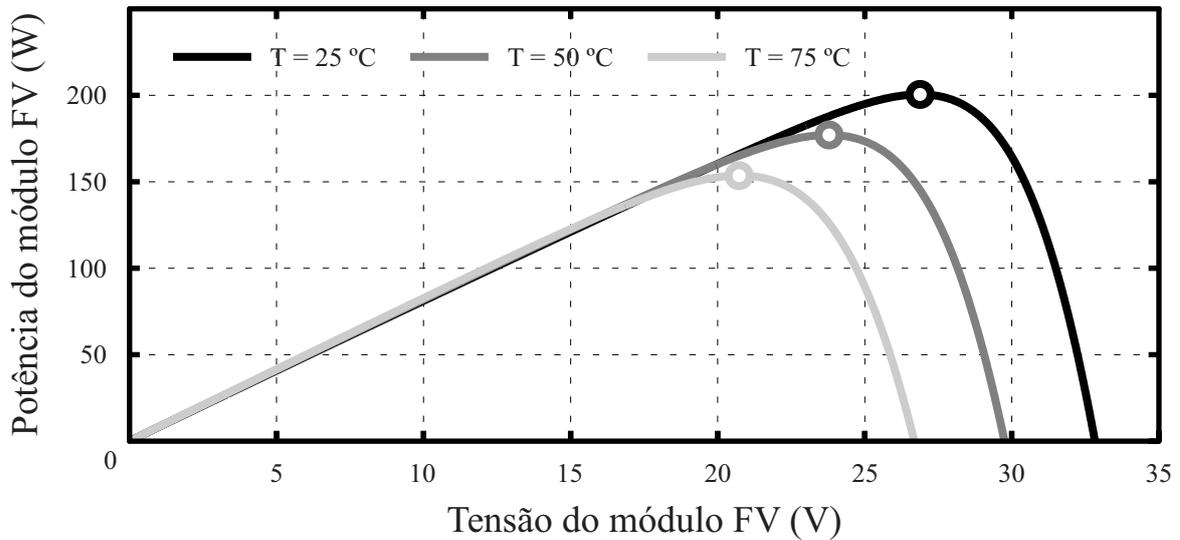
Figura 2 – Curvas  $P$  versus  $V$  com temperatura constante,  $T = 25^\circ\text{C}$ .



Fonte: Próprio autor.

O bloco de condicionamento de potência é constituído ou por um conversor cc-cc seguido por um conversor cc-ca, ou por um único conversor cc-ca (GALDINO; PINHO, 2014). Na primeira configuração, o conversor cc-cc é responsável por regular a tensão cc do

Figura 3 – Curvas P versus V com irradiância constante,  $I = 1.000 \frac{W}{m^2}$ .



Fonte: Próprio autor.

arranjo fotovoltaico para prover em seus terminais de saída níveis de tensão necessários para conectar o estágio de conversão cc-ca à rede elétrica (SCHMITZ, 2020). Adicionalmente, o conversor cc-cc pode conter algoritmos que permitem extrair do módulo fotovoltaico a máxima potência que está sendo gerada naquele instante e, com isso, obter o melhor rendimento do sistema (GALDINO; PINHO, 2014). Este mecanismo de controle é conhecido por rastreamento ou seguimento do ponto de potência máxima (do inglês, *maximum power point tracking* - MPPT), e, dependendo da situação, pode resultar em significativo ganho de energia (ZHANG *et al.*, 2000). O conversor cc-ca, dispositivo eletrônico que fornece energia elétrica em corrente alternada (ca) a partir de uma fonte de energia elétrica em corrente contínua (cc), é responsável pelo controle da tensão do barramento cc e da corrente injetada na rede elétrica (GALDINO; PINHO, 2014), (SCHMITZ, 2020).

Na segunda configuração, o conversor cc-ca é responsável por extrair a máxima potência dos módulos fotovoltaicos e por controlar a corrente elétrica injetada na rede (YUAN *et al.*, 2019), (BLAABJERG *et al.*, 2004).

Os sistemas fotovoltaicos podem ser classificados quanto à potência nominal como sendo sistemas de pequeno porte (alguns watts a dezenas de kilowatts), de médio porte (dezenas de kilowatts a algumas centenas) e de grande porte (algumas centenas a megawatts).

Quanto à forma com que os módulos são associados, os sistemas fotovoltaicos podem ser classificados em sistemas de um único módulo, de *string* de módulos (módulos

conectados em série), de múltiplas *strings* e de *arrays* (*strings* conectadas em paralelo). Em sequência, os inversores utilizados nestas configurações são classificados como inversor módulo ca, *string*, *multistring* e central (Kouro *et al.*, 2015).

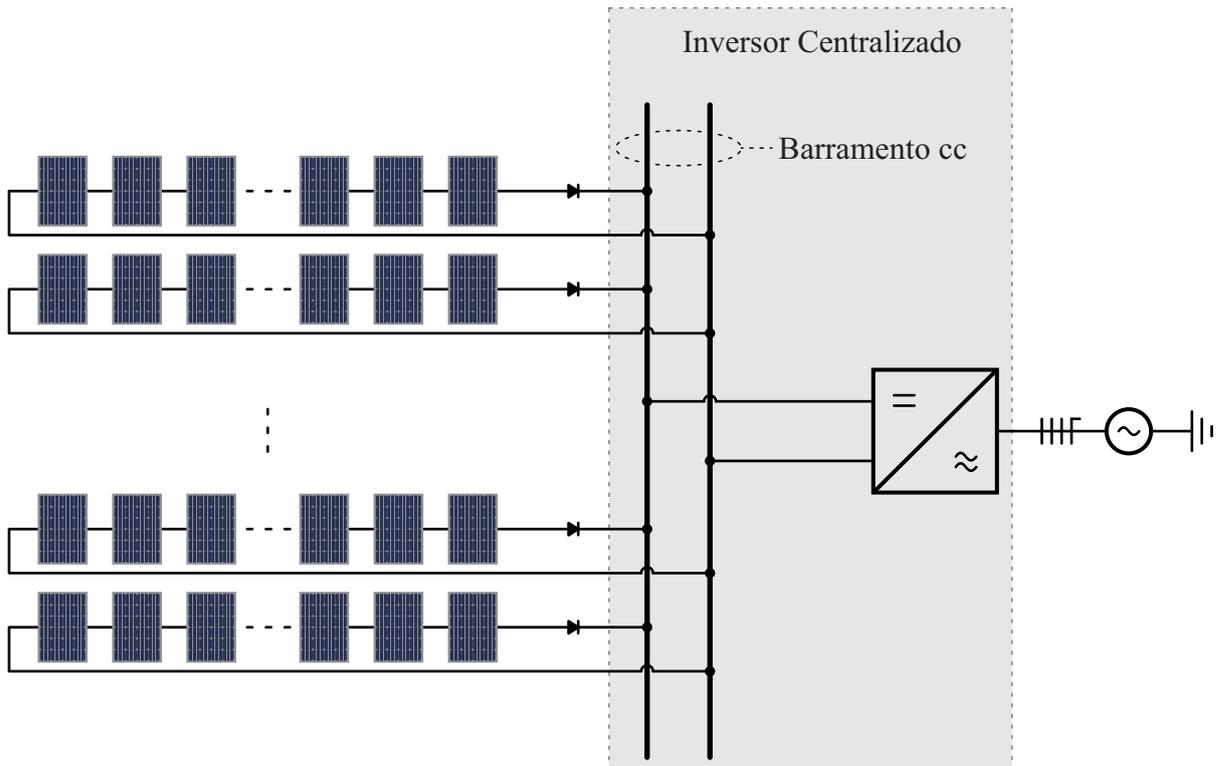
### 1.1.1 Arquitetura centralizada

A configuração centralizada, mostrada na Figura 4, é caracterizada por ter múltiplas *strings* conectadas ao único barramento cc do inversor centralizado. Sendo assim, o rastreamento do ponto de máxima potência é único para todo *array*, o que compromete fortemente a eficiência de todo sistema em caso de sombreamentos parciais. As séries fotovoltaicas devem conter a mesma quantidade e o mesmo modelo de módulos fotovoltaicos conectados em série, todos instalados sob a condição de mesma orientação e inclinação, o que dificulta futuras expansões. A fim de impedir o fluxo de corrente de uma série fotovoltaica com tensão maior para outra com tensão menor, diodos de bloqueio são instalados em cada série fotovoltaica. Para o mesmo propósito, pode-se utilizar fusíveis de corrente contínua instalados na saída de cada série fotovoltaica tanto no pólo positivo quanto no pólo negativo.

Exemplos comerciais de inversores centralizados são o CSI-125KTL-GI-E da Canadian Solar (PRODUTOS..., 2022b) e o RENO-125K-NG da Renovigi (PRODUTOS..., 2022b). As principais características desses inversores são: saída trifásica, potência de saída igual a 125 kW, 1 MPPT, 20 pares de entrada cc, tensão cc de inicialização de 900 V, faixa de tensão de entrada de 860 V a 1450 V. Esta configuração é amplamente utilizada em sistemas fotovoltaicos de grande porte devido à estrutura simples, confiabilidade e ao baixo custo, com o arranjo fotovoltaico instalado geralmente sobre o solo.

Deve ser pontuado que, nas arquiteturas centralizadas, o arranjo fotovoltaico é conectado diretamente ao barramento cc do inversor central. Dessa forma, o conversor cc-ca deve ser projetado para operar com ampla faixa de tensão de entrada (por exemplo, 860 V a 1450 V), o que afeta diretamente os níveis de tensão, e, conseqüentemente, a seleção dos componentes do estágio de potência.

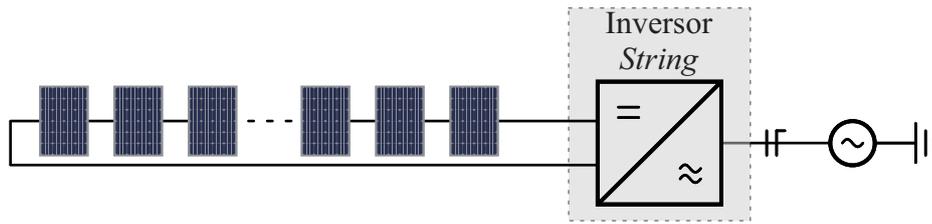
Figura 4 – Arquitetura centralizada.



Fonte: Próprio autor.

### 1.1.2 Arquitetura *string*

Na configuração *string*, uma única série fotovoltaica é conectada ao barramento cc do inversor *string*. Sendo assim, o seguimento do ponto de máxima potência é executado individualmente para cada série fotovoltaica. Em caso de sombreamentos parciais, a eficiência do sistema é comprometida a nível de série. Alguns exemplos comerciais de inversores *strings* são o RENO 3K PLUS da Renovigi (PRODUTOS..., 2022c) e o UNO-DM-3.0-TL da ABB (PRODUTOS..., 2022a). As principais características desses inversores são: saída monofásica, potência de saída igual a 3 kW, 1 MPPT, 1 par de entrada cc e tensão cc de inicialização de 90 V. Esta configuração, mostrada na Figura 5, é amplamente utilizada em sistemas fotovoltaicos de pequeno porte, como aplicações residenciais, na modalidade autoconsumo, com o arranjo fotovoltaico instalado, geralmente, sobre telhados.

Figura 5 – Arquitetura *string*.

Fonte: Próprio autor.

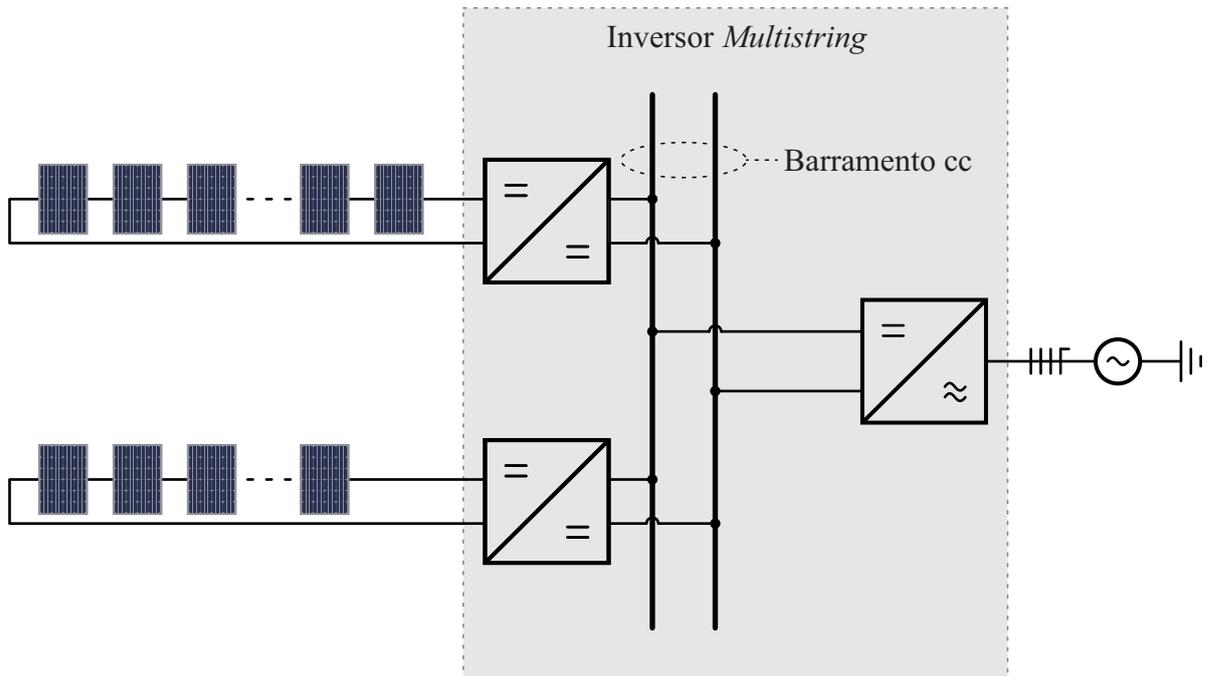
### 1.1.3 Arquitetura *multistring*

Na configuração *multistring*, mostrada na Figura 6, diferentes *strings* são conectadas a diferentes entradas cc do inversor *multistring*. Logo, necessariamente, os inversores *multistring* possuem dois estágios de conversão de energia: cc-cc seguido por cc-ca. O rastreamento do ponto de máxima potência é executado individualmente para cada série de módulos FV. *Strings* podem ser removidas ou temporariamente desligadas para propósitos de manutenção sem interromper o fornecimento de energia à rede, bem como adicionadas posteriormente ao sistema - no caso de haver entradas cc disponíveis no inversor. Esta configuração é amplamente utilizada em sistemas fotovoltaicos de médio e grande porte.

Deve ser pontuado que, nos inversores *multistrings*, a tensão de entrada do arranjo fotovoltaico é regulada pelo estágio de conversão cc-cc com a tensão do barramento cc controlada pelo estágio de conversão cc-ca. Dessa forma, pode-se estabelecer como critério de projeto níveis de tensão do barramento cc dos inversores *multistrings* menores e com pequena variação quando comparados aos do barramento cc dos inversores centralizados, o que permite otimizar o projeto do conversor cc-ca dos inversores *multistrings* e consequentemente reduzir os custos dos componentes desse estágio de conversão. Em contrapartida, em termos gerais, a inclusão do estágio de conversão cc-cc acarreta em maiores custos, devido a maior quantidade de componentes, no aumento das perdas e, portanto, na redução da eficiência do sistema (YUAN *et al.*, 2019).

### 1.1.4 Arquitetura com microinversores

Nesta configuração, cada módulo fotovoltaico é conectado a um pequeno inversor de baixa potência - razão pela qual estes inversores são também conhecidos como inversor integrado ao módulo ou microinversor, geralmente montado na parte traseira do módulo

Figura 6 – Arquitetura *multistring*.

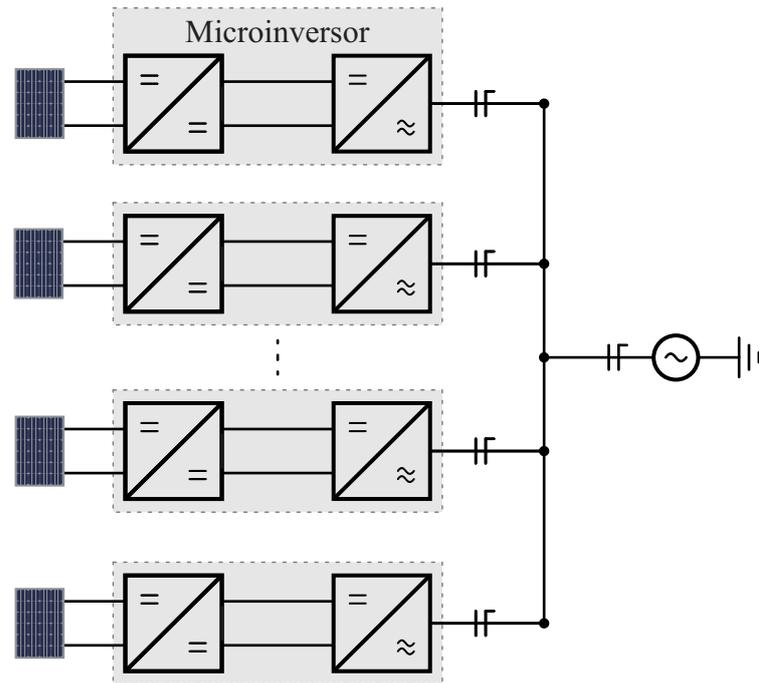
Fonte: Próprio autor.

fotovoltaico. Assim, o rastreamento do ponto de máxima potência é executado para cada módulo fotovoltaico (MPPT distribuído), minimizando as perdas por sombreamentos parciais e por incompatibilidade.

Sistemas com microinversores (do inglês, *Module-Integrated Converters* - MICs) apresentam flexibilidade e modularidade aprimoradas, além de serem mais seguros, uma vez que não há necessidade de cabos de alta tensão cc (ZEB *et al.*, 2018). Por estas vantagens, MICs são apropriados para aplicações residenciais com sombreamento parcial frequente e estruturas de telhados complexas com diferentes inclinações e orientações. A arquitetura módulo ca com MIC de dois estágios de conversão - cc-cc seguido por cc-ca - está representada na Figura 7. Há modelos de microinversores comerciais que possuem mais de um conversor cc-cc partilhando um único estágio de conversão cc-ca. A estes, pode-se conectar tantos módulos FV quanto forem a quantidade de conversores cc-cc disponíveis (PRODUCTS..., 2021).

Pode-se obter MPPT distribuído em arquiteturas de maior porte empregando pequenos conversores, chamados otimizadores solares. Nessas arquiteturas, os terminais de entrada de cada otimizador solar são diretamente conectados aos terminais do módulo fotovoltaico, enquanto que os terminais de saída são conectados ou em paralelo - por

Figura 7 – Arquitetura com microinversores.



Fonte: Próprio autor.

exemplo, os modelos VB300x e VB380x da EIQ Energy (PRODUCTS..., 2021) - ou em série - por exemplo, os modelos P370, P605 e P500 da SolarEdge (PRODUTOS..., 2021) - para fornecer potência ao inversor central, Figuras 8 e 9, respectivamente. Na Figura 9, deve ser observado que os terminais de entrada de cada otimizador solar estão diretamente conectados aos terminais positivo e negativo resultantes da conexão em série de dois módulos fotovoltaicos. Essa configuração é compatível com os modelos P650, P850 (PRODUTOS..., 2022a), também da SolarEdge.

Uma importante distinção entre os otimizadores com terminais de saída conectados ou em série ou em paralelo é que o ganho de tensão do conversor cc-cc na configuração “série” é menor, pois a tensão do barramento cc é dividida entre os terminais de saída dos otimizadores (para os modelos P605 e VB600, por exemplo,  $< 4$  e  $\approx 10$ ). Conseqüentemente, a eficiência dos conversores cc-cc empregados na configuração série é maior do que os dos conversores destinados à configuração “paralelo” (PRODUTOS..., 2021), (PRODUCTS..., 2022).

Entretanto, na configuração “paralelo”, os otimizadores são completamente independentes entre si, não sendo necessário uma quantidade mínima para a inicialização do inversor central. Já na configuração “série”, o inversor central requer uma quantidade mínima de otimizadores solares para operar.

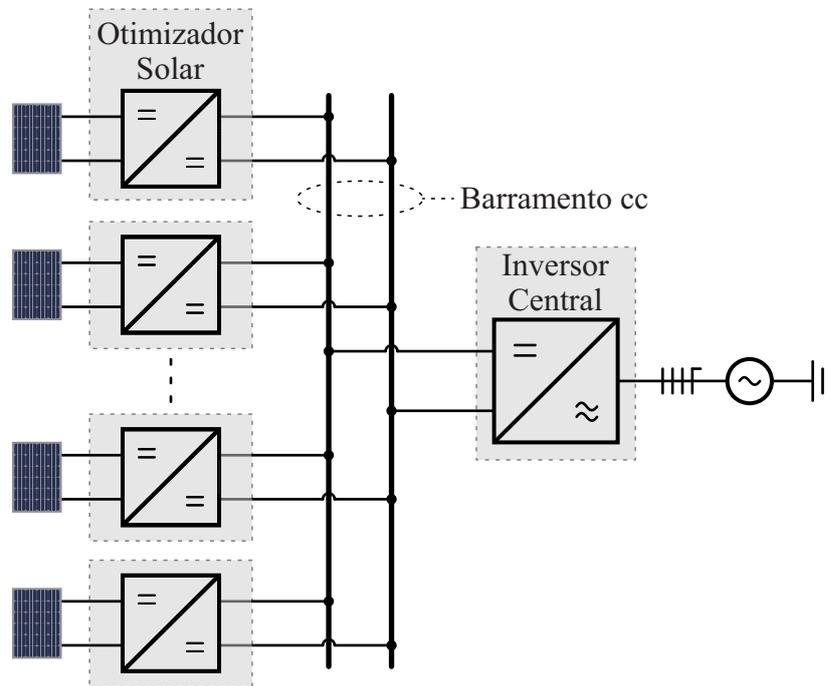
Outra distinção entre essas configurações é que, na “série”, se os módulos do arranjo fotovoltaico forem submetidos a diferentes níveis de irradiância, de modo que a potência instantânea nos módulos seja significativamente diferente, a tensão nos terminais de saída dos conversores cc-cc conectados aos módulos que operam com menor potência é menor do que a tensão nos terminais de saída dos conversores cc-cc conectados aos módulos que operam com maior potência, uma vez que a mesma corrente injetada no barramento cc flui pelos terminais de saída dos conversores cc-cc. Dessa forma, como o ganho de tensão dos conversores cc-cc na arquitetura “série” é baixo e limitado, se necessário um ganho de tensão maior para manter o módulo operando no ponto de máxima potência, o conversor cc-cc “desloca” o ponto de operação da curva característica do módulo fotovoltaico, da tensão de máxima potência em direção a tensão de circuito aberto. Já na configuração “paralelo”, como os otimizadores são completamente independentes, para este mesmo cenário, os conversores cc-cc conectados aos módulos com menor potência instantânea injetam uma corrente menor no barramento cc, não comprometendo a operação dos demais.

Além disso, a adição de módulos na configuração “paralelo” resulta em incrementos da corrente injetada no barramento cc significativamente menores do que os incrementos da tensão no barramento cc decorrentes da adição de módulos na configuração “série”, o que permite ou empregar uma maior quantidade de módulos FV na configuração “paralelo”, ou projetar o inversor central desta configuração com potência nominal comparativamente menor (PRODUCTS..., 2022).

Arquiteturas “MPPT por módulo FV” são fundamentais para propiciar instalações de sistemas de GD a partir da fonte solar fotovoltaica nos grandes centros urbanos, principalmente sobre telhados com diferentes orientações e inclinações, suscetível a sombreamentos parciais ocasionados por edificações vizinhas.

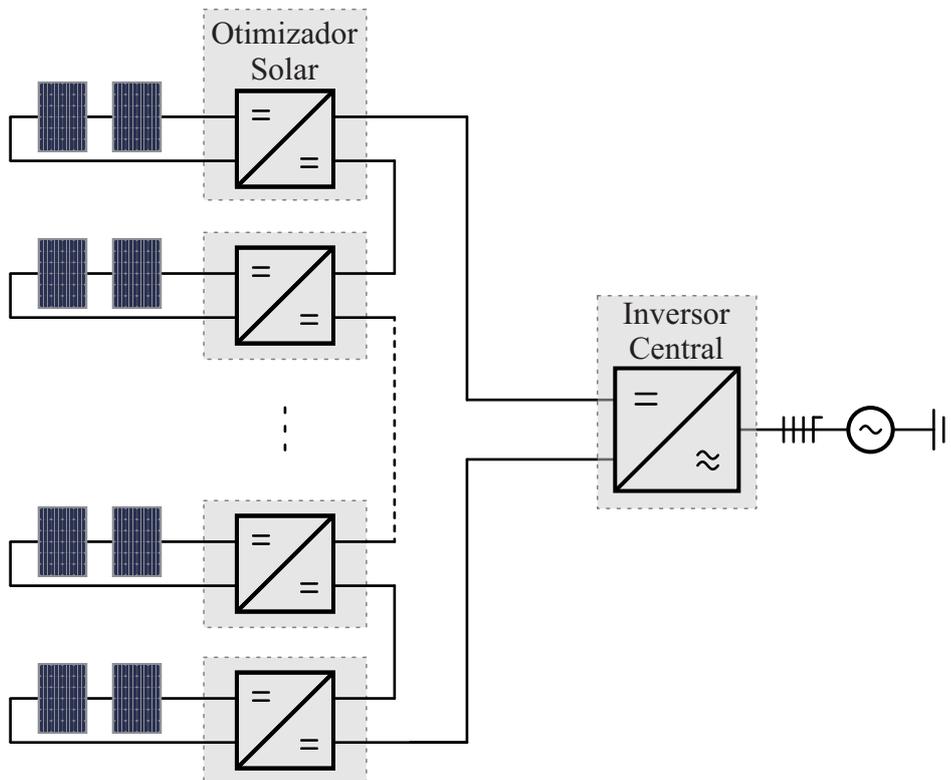
Devido às baixas tensão nominal e eficiência dos módulos FV, conversores cc-cc de alto ganho de tensão e alta eficiência são imprescindíveis às arquiteturas módulo ca e otimizadores solares com terminais de saída conectados em paralelo para rastrear a máxima potência do módulo FV e elevar a tensão do barramento cc acima do valor mínimo necessário para conectar o sistema fotovoltaico à rede elétrica (CARVALHO *et al.*, 2019), (ANZALCHI; SARWAT, 2017), (XIAO *et al.*, 2016), (Zhang *et al.*, 2018). Adicionalmente, o volume e o peso dos conversores cc-cc empregados nessas arquiteturas devem ser pequenos para permitir sua integração ao módulo FV (Kouro *et al.*, 2015).

Figura 8 – Arquitetura com os terminais de saída dos otimizadores solares conectados em paralelo.



Fonte: Próprio autor.

Figura 9 – Arquiteturas com os terminais de saída dos otimizadores solares conectados em série.



Fonte: Próprio autor.

Conversores cc-cc baseados em capacitor chaveado podem prover ganho de tensão elevado utilizando apenas semicondutores e capacitores. Dessa forma, o tamanho e o peso desses conversores são reduzidos. Entretanto, elevados picos de corrente surgem nesses circuitos devido à carga e à descarga dos capacitores (LAW *et al.*, 2005). Esse problema é mitigado nos conversores cc-cc ressonantes, que empregam capacitores combinados com elementos magnéticos.

## 1.2 OBJETIVOS E CONTRIBUIÇÕES

Nos conversores ressonantes, as transições do estado de condução para o estado de bloqueio (e vice-versa) ocorrem no instante em que a corrente no interruptor é zero (comutação sob corrente nula, do inglês, *zero-current switching* - ZCS), ou no instante em que a tensão sobre o interruptor é zero (comutação sob tensão nula, do inglês, *zero-voltage switching* - ZVS), caracterizando um chaveamento suave, idealmente sem dissipação de potência (VITORINO, 2019). Dessa forma, os conversores ressonantes podem operar com elevada frequência de chaveamento, o que permite reduzir o peso e o volume dos indutores e capacitores, o que os torna atrativos para aplicações em sistemas fotovoltaicos. Por essa razão, essa categoria de conversores é frequentemente proposta na literatura.

Entretanto, as correntes ressonantes apresentam alto valor de pico, e portanto alto valor eficaz, comparado com as formas de onda dos conversores PWM. Conseqüentemente, conversores ressonantes exibem perdas por condução significativas (LEE, 1988), (ERICKSON, 2010). Esse problema é ainda maior quando, para satisfazer a condição de ZVS do interruptor principal, é preciso projetar o componente magnético para que a corrente de magnetização assuma valores negativos. Assim, nos conversores cc-cc de alto ganho de tensão em que este elemento situa-se na entrada, como por exemplo o conversor baseado no *flyback* proposto em (Gu *et al.*, 2015), é necessário que a ondulação da corrente de magnetização seja elevada, uma vez que a corrente média sobre esse dispositivo equivale a corrente de entrada.

Nos conversores com entrada diferencial, os esforços de corrente são divididos igualmente entre os conversores que compõem a topologia, reduzindo as perdas por condução nos semicondutores. Entretanto, nesses conversores, os terminais de referência da entrada e da saída não são conectados, ocasionando problemas relacionados à corrente de

fuga em aplicações como sistemas fotovoltaicos conectados à rede (ANDRADE, 2022). Entre os conversores apresentados neste trabalho, excetuando os com entrada diferencial, apenas o proposto em (Siwakoti; Blaabjerg, 2017) emprega um mecanismo, mais especificamente, o terceiro enrolamento do indutor acoplado, para, mesmo timidamente, reduzir o valor de pico das correntes nos semicondutores. Os demais objetivam, primordialmente, alcançar elevados ganho de tensão.

### 1.2.1 Objetivo Geral

Diante desse cenário, esta tese de doutorado tem por objetivo geral propor um conversor cc-cc quase-ressonante, apropriado para aplicações em microinversores fotovoltaicos de dois estágios e otimizadores solares com terminais de saída conectados em paralelo, e com reduzidas perdas por condução e magnéticas típicas dos conversores com comutação suave.

### 1.2.2 Objetivos específicos

Os objetivos específicos deste trabalho são:

- revisão bibliográfica extensa, abordando aspectos voltados à aplicação em sistemas fotovoltaicos conectados à rede, as principais técnicas elevadoras de tensão e os mecanismos empregados em diversos conversores cc-cc publicados na literatura para obter elevado ganho de tensão e comutação suave;
- análise teórica e diretrizes de projeto aprofundadas;
- validação experimental;
- disseminação do conhecimento através da publicação de artigos científicos;
- motivar o desenvolvimento de novas propostas de conversores baseados no SEPIC para endereçar os objetivos de alto ganho de tensão, elevada eficiência e demais atributos requisitados por aplicações fotovoltaicas.

### 1.3 ORGANIZAÇÃO TEXTUAL

Estruturalmente, este trabalho contém seis capítulos, incluindo o introdutório, apresentados de forma cronológica com a sequência de desenvolvimento das atividades.

- Capítulo 2 - destinado a categorizar os conversores cc-cc considerando aspectos construtivos e operacionais; em seguida, técnicas elevadoras de tensão são abordadas; por fim, conversores cc-cc de alto ganho e elevada eficiência publicados na literatura são apresentados com ênfase a compreender as estratégias utilizadas para obter elevado ganho de tensão e comutação suave. Suas principais características são apresentadas em uma tabela para fácil consulta;
- Capítulo 3 - destinado a apresentar o conversor cc-cc de alto ganho e elevada eficiência proposto. Logo, as etapas de operação são explicadas de forma textual e com o auxílio gráfico das principais formas de onda e de circuitos equivalentes à cada etapa de operação; a análise estática é desenvolvida para avaliar os níveis de tensão e corrente sobre os/nos principais componentes do circuito do conversor; requisitos de projeto para integração em módulos fotovoltaicos e conexão à rede elétrica são definidos; diretrizes de projetos dos componentes magnéticos, capacitivos e semicondutores são abordados;
- Capítulo 4 - Neste capítulo, são apresentados os resultados obtidos de simulação do conversor proposto para validar a descrição das etapas de operação, as equações desenvolvidas durante a análise em regime permanente e o projeto dos componentes. As perdas nos componentes do conversor proposto são descritas, calculadas e apresentadas. Por fim, é apresentada uma análise comparativa entre as características construtivas e operacionais do conversor proposto e de dois conversores cc-cc publicados na literatura;
- Capítulo 5 - destinado a analisar a viabilidade do conversor proposto para fins de integração em módulos fotovoltaicos e apresentar resultados experimentais – como principais formas de onda e eficiência – obtidos através do ensaio do protótipo de 350 W construído em laboratório. É apresentado um protótipo de 350 W de um conversor cc-cc com entrada diferencial, montado para comparação de eficiência com o conversor proposto;

- e Capítulo 6 - destinado a apresentar considerações finais do estudo, sugestões de trabalhos futuros e os trabalhos publicados.

## 2 ESTADO DA ARTE DE CONVERSORES CC-CC DE ALTO GANHO

Neste capítulo, os conversores cc-cc são classificados conforme seus aspectos construtivos e operacionais, justificando quais classes são propícias para aplicações em microinversores fotovoltaicos com dois estágios de conversão de potência. Para este propósito, são abordados tópicos relacionados à corrente de fuga e à comutação dos MOSFETs.

Em sequência, os princípios das técnicas elevadoras de tensão elementares, como capacitor chaveado, indutor chaveado e acoplamento magnético, e das células multiplicadoras de tensão são apresentados.

São apresentadas diversas topologias de conversores cc-cc de alto ganho e alta eficiência baseados em acoplamento magnético e capacitor chaveado recentemente publicadas e bastante citadas por importantes trabalhos relacionados a aplicações em microinversores fotovoltaicos e otimizadores solares, com seus princípios de operação analisados de forma simples e objetiva, porém suficientes para evidenciar/compreender suas principais características relacionadas ao ganho de tensão (Parte I) e à comutação dos transistores (Parte II). Na Parte III, são analisadas, integralmente, as características operacionais e topológicas de dois conversores, que serão utilizados ao longo deste trabalho.

Por fim, para servir como referência fácil, uma tabela resumindo as principais características dos conversores abordados neste capítulo é apresentada.

### 2.1 CLASSIFICAÇÃO DOS CONVERSORES CC-CC

As diversas topologias de conversores cc-cc apresentadas na literatura para diferentes finalidades ensejam uma categorização que relacione suas características à determinada aplicação. Com esse propósito, os conversores cc-cc são classificados, essencialmente, em isolados ou não isolados, unidirecional ou bidirecional, alimentado em corrente ou alimentado em tensão e PWM e ressonantes.

#### 2.1.1 Conversores cc-cc isolados e não isolados

Os conversores cc-cc podem ser classificados em isolados ou não isolados. Os primeiros empregam transformadores de alta frequência para obter o ganho de tensão desejado e isolar eletricamente os terminais de entrada dos terminais de saída.

Isolação galvânica é uma característica importante para conversores cc-cc constituintes de inversores conectados à rede, pois interrompe o caminho para a circulação de corrente de fuga. Na realidade, uma corrente de fuga praticamente desprezível pode circular nesses conversores através da pequena capacitância parasita entre os enrolamentos primários e secundários do transformador (KEREKES *et al.*, 2008).

Entretanto, os conversores cc-cc isolados podem injetar corrente cc na rede elétrica, que, por sua vez, afeta a operação dos equipamentos do sistema elétrico, como transformadores de distribuição, e transformadores de corrente dos medidores de energia elétrica.

Há ainda conversores não isolados que empregam transformadores em sua forma não isolada (do inglês, *built-in transformer*) e/ou indutor acoplado. Estes são fortes candidatos a serem utilizados em aplicações que requerem elevado ganho de tensão com altas eficiência e confiabilidade como, por exemplo, microinversores e otimizadores de potência.

Em ambos os tipos de conversores cc-cc não isolados (com ou sem acoplamento magnético), o terminal negativo da saída pode ou estar conectado ao terminal negativo da entrada, ou ser flutuante. Em aplicações fotovoltaicas conectadas à rede em que o uso de transformadores não é obrigatório, a primeira opção, conhecida como terra comum, é uma característica fundamental para melhorar o desempenho do sistema, pois mitiga possíveis correntes de fuga entre o conversor e o ponto de acoplamento da rede elétrica (PAC). Também, topologias de conversores cc-cc com terra comum reduzem a injeção de corrente cc na rede elétrica (KEREKES *et al.*, 2008).

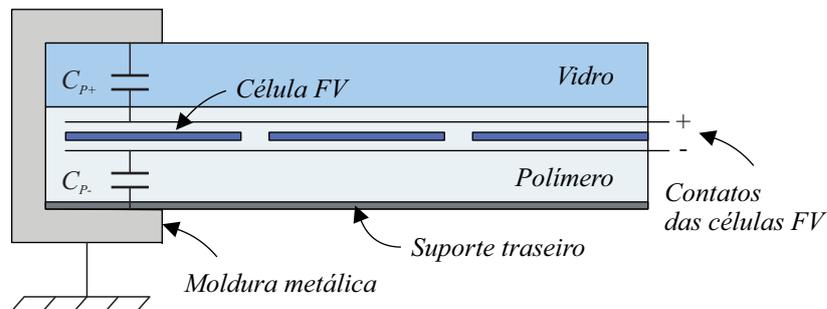
#### 2.1.1.1 *Corrente de fuga em sistemas fotovoltaicos conectados à rede com conversores não-isolados*

Alguns problemas surgem devido à ausência de isolação galvânica entre o gerador fotovoltaico e a rede elétrica resultantes da circulação de corrente de fuga (do inglês, *leakage current*) através das capacitâncias parasitas inerentes à estrutura construtiva dos módulos fotovoltaicos. São exemplos: distorção harmônica da corrente injetada na rede, diminuição da vida útil dos módulos FV, deterioração da compatibilidade eletromagnética. Ainda, se a corrente de fuga exceder certos limites, o sistema de proteção contra corrente residual (exigido para inversores sem transformador pelas normas VDE 0126-1-1:2006 (DIN, 2013) e IEC 62109-2:2011 (IEC, 2011), que visam garantir a proteção contra choque elétrico

e incêndio) pode atuar, o que impacta diretamente na geração do sistema fotovoltaico (GAAFAR *et al.*, 2021; FIGUEREDO, 2015).

Essas capacitâncias parasitas são formadas entre os terminais do módulo fotovoltaico e sua moldura metálica, como ilustrado na Figura 10. Seu valor depende de fatores como método de fabricação, distância entre as células, condições ambientais, sujeidade dos módulos FV, etc. Assim, variando as condições atmosféricas, esta capacitância parasita pode alcançar valores significativos (KEREKES *et al.*, 2008; GAAFAR *et al.*, 2021; FIGUEREDO, 2015). Por exemplo, no estudo apresentado em (KEREKES, 2009), o valor da capacitância parasita medida quando a superfície do módulo está coberta por água apresenta um valor superior a 10 vezes comparado à superfície do módulo sem unidade.

Figura 10 – Capacitâncias parasitas inerentes ao módulo FV.



Fonte: Adaptada de (ABU-RUB *et al.*, 2014).

### 2.1.2 Conversores cc-cc unidirecionais e bidirecionais

Na maioria dos conversores cc-cc, o fluxo de potência é unidirecional (da entrada para saída). Essa característica é necessária em aplicações na qual a fonte de entrada deve apenas fornecer energia à carga, por exemplo, módulo FV. Por outro lado, em aplicações com sistemas de armazenamento de energia, deve-se utilizar conversores cc-cc com capacidade de transferir energia de forma bidirecional. Estes conversores, também chamados de conversores cc-cc síncronos, empregam interruptores bidirecionais em corrente. Conversores clássicos unidirecionais podem ser transformado em conversores bidirecionais adicionando um diodo em antiparalelo com o interruptor e um interruptor em antiparalelo com o diodo (VITORINO, 2019).

### 2.1.3 Conversores cc-cc alimentados em corrente e em tensão

Quanto à característica de entrada, os conversores cc-cc são classificados em alimentados em tensão ou em corrente. Os primeiros são normalmente empregados para abaixar ou abaixar/elevar a tensão de entrada. Os conversores abaixadores/elevadores apresentam uma menor capacidade de elevar a tensão de entrada, pois precisam operar com valores elevados de ciclo de trabalho para prover alto ganho de tensão. Portanto, os conversores alimentados em tensão (por exemplo, os conversores *buck* e *buck-boost*) não são indicados para aplicações que demandam alto ganho de tensão (SCHMITZ, 2020).

Os conversores alimentados em corrente (por exemplo, os conversores baseados no conversor *boost* e no conversor SEPIC), por sua vez, são empregados para elevar a tensão de entrada. Além disso, estes conversores podem operar com chaveamento suave em aplicações com tensão de entrada variável. Por essas características, os conversores cc-cc alimentados em corrente são bastante populares em aplicações fotovoltaicas (Forouzesh *et al.*, 2017).

### 2.1.4 Conversores cc-cc PWM e ressonantes, e comutação suave

Nos conversores cc-cc PWM, as correntes e tensões sobre os semicondutores durante as transições do estado de condução para o estado de bloqueio, e vice-versa, são diferentes de zero (comutação forçada ou dissipativa), ocasionando perdas por chaveamento. Por essa razão, a frequência de chaveamento nesses conversores deve ser limitada, o que compromete os objetivos de minimizar o tamanho dos componentes armazenadores de energia. Além disso, nestes conversores, as altas taxas de variação da corrente e da tensão são acometidos por problemas de EMI (Forouzesh *et al.*, 2017).

Nos conversores ressonantes, as transições do estado de condução para o estado de bloqueio (e vice-versa) ocorrem no instante em que a corrente no interruptor é zero (comutação sob corrente nula, do inglês, *zero-current switching* - ZCS), ou no instante em que a tensão sobre o interruptor é zero (comutação sob tensão nula, do inglês, *zero-voltage switching* - ZVS), caracterizando um chaveamento suave, sem dissipação de potência (VITORINO, 2019). Dessa forma, os conversores ressonantes podem operar com elevada frequência de chaveamento, o que permite reduzir o peso e o volume dos indutores e

capacitores. Nos conversores ressonantes, as formas de onda das correntes e tensões são quase senoidais, o que reduz os níveis de interferência eletromagnética (FREITAS, 1992).

Devido à comutação não dissipativa, geralmente, o rendimento dos conversores ressonantes é superior ao dos conversores PWM. Entretanto, nos conversores ressonantes, a regulação da tensão de entrada (ou de saída) é obtida pela variação da frequência de chaveamento, o que dificulta a implementação de estratégias de controle. Esta característica operacional impõe que o projeto dos elementos armazenadores de energia seja elaborado considerando a menor frequência de chaveamento prevista, o que inviabiliza propósitos de compactação desses componentes (FREITAS, 1992).

Assim, não é fácil otimizar o projeto dos elementos ressonantes para que o conversor opere com elevada eficiência em uma ampla faixa de potência e de tensão de entrada. Também, as grandezas ressonantes exibem alto valor de pico comparado com as formas de onda dos conversores PWM. Por esta razão, conversores ressonantes exibem perdas por condução significativas (LEE, 1988), (ERICKSON, 2010).

Conversores quase-ressonantes combinam as características não dissipativas dos conversores ressonantes e operação com frequência fixa dos conversores PWM, de modo que, em um período de chaveamento, há intervalos de operação ressonantes, bem como não ressonantes (SCHMITZ, 2020). Nesta categoria de conversores, a grandeza de interesse (tensão de entrada, por exemplo) pode ser controlada variando a largura do pulso do sinal PWM, mantendo a frequência de chaveamento constante (FREITAS, 1992). Por essa razão, é necessário adicionar um interruptor (interruptor auxiliar) para prover condição de ZVS *turn-on* ao interruptor principal (ERICKSON, 2010).

#### 2.1.4.1 Comutação em MOSFETs

Para compactar as dimensões do conversor, é necessário elevar a frequência de chaveamento. Dentre os semicondutores de potência, os MOSFETs são capazes de comutar mais rapidamente, pois, nestes dispositivos, a corrente é conduzida apenas por portadores majoritários, diferentemente dos TBJs em que portadores de cargas minoritários nas regiões do emissor e da base devem ser armazenados e removidos antes das mudanças de estado (MOHAN *et al.*, 2003).

Os IGBTs podem comutar com frequência maior que os TBJs, porém menor que os MOSFETs (MOHAN *et al.*, 2003). Assim, em aplicações com elevada frequência de chaveamento, um critério de seleção entre esses dois dispositivos é o do limite de tensão e de corrente: para MOSFETs, tipicamente, 1.000 V / 20 A; para IGBTs, 1.200 V / 500 A.

As contribuições mais significativas de perdas por comutação nos MOSFET ocorrem durante a transição do estado de bloqueio para o estado de condução: quando o MOSFET é comandado a conduzir, elevados picos de corrente induzidos pela recuperação reversa do diodo de roda livre do circuito e pela carga armazenada na capacitância dreno-fonte fluem através do canal do MOSFET (LEE, 1988), (ERICKSON, 2010).

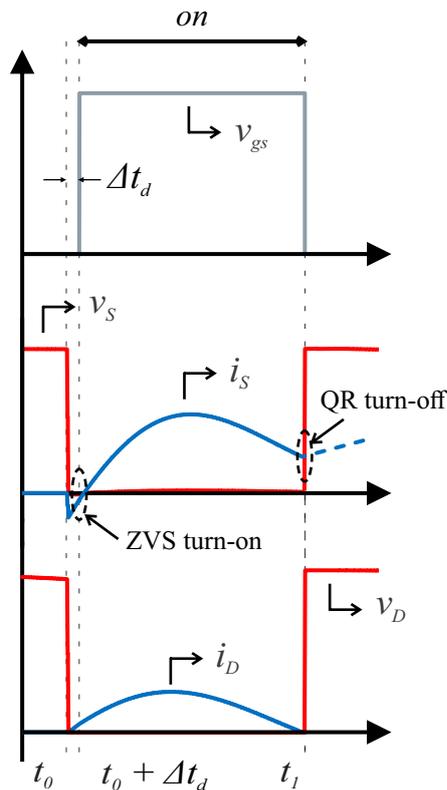
Em (ERICKSON, 2010), é apresentada uma análise da ação dos mecanismos ZVS e ZCS sobre as perdas por comutação no MOSFET em um conversor *buck* com chave ressonante. Neste estudo, é pontuado que:

- ZVS, efetivamente, mitiga as perdas por comutação durante a transição de *turn-on*;
- ZCS *turn-on* não reduz as perdas originadas pela carga armazenada na capacitância parasita do MOSFET, e pode ou não influenciar as perdas induzidas pela recuperação reversa do diodo do circuito. Assim, ZCS pouco contribui para melhorar a eficiência dos conversores que empregam MOSFETs;
- empregando um rápido *gate driver*, as perdas durante as transições de *turn-off* do MOSFET são insignificantes. Isso ocorre pois a capacitância parasita do MOSFET impede variações instantâneas da tensão sobre o mesmo, de modo que o MOSFET é bloqueado com tensão nula.

Nos conversores com ZVS *turn-on*, a tensão sobre os MOSFETs decai a zero e, imediatamente após um curto intervalo de tempo - chamado de tempo morto - o interruptor é comandado a conduzir, caracterizando o ZVS. Ainda, pode-se adicionar pequenos capacitores em série com a indutância parasita do elemento magnético para formar etapas de operação ressonantes nas quais a corrente que circula através dos diodos decai, espontaneamente, a zero antes do seu bloqueio. Simultaneamente, a corrente que circula através do MOSFET decai até atingir seu valor mínimo. Neste instante, o MOSFET é comandado a bloquear. Essa operação é denominada por trabalhos científicos de *quasi-resonant turn-off*.

Esses mecanismos estão apresentados na Figura 11, em que  $v_{gs}$  é o sinal de comando do MOSFET,  $\Delta t_d$  é o tempo morto,  $i_S$  e  $v_S$  são as formas de onda da corrente e da tensão sobre o MOSFET, e  $i_D$  é a forma de onda da corrente que flui através dos diodos no tanque ressonante do conversor.

Figura 11 – Formas de onda típicas de conversores quase-ressonantes com ZVS *turn-on* e QR *turn-off*.

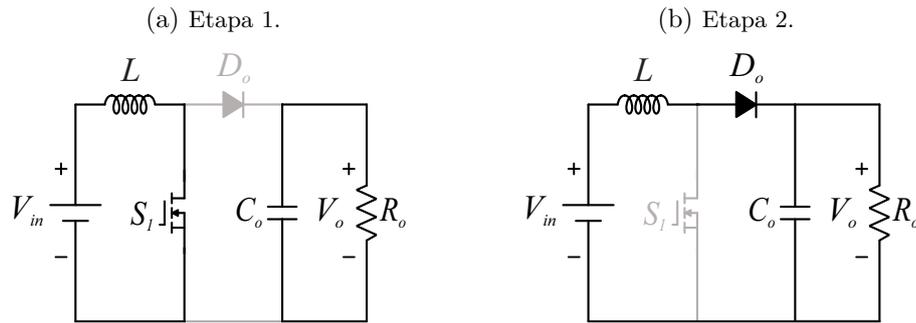


Fonte: Próprio autor.

## 2.2 TÉCNICAS ELEVADORAS DE TENSÃO

As técnicas elevadoras de tensão apresentadas na literatura empregam, essencialmente, elementos armazenadores de energia (indutores e capacitores) e/ou transformadores em conjunto com MOSFETs e diodos. Neste trabalho, são abordadas as técnicas: capacitor chaveado; indutor chaveado e célula elevadora de tensão; acoplamento magnético; e células multiplicadoras de tensão. Antes, porém, é oportuno compreender o funcionamento e a limitação do conversor *boost* clássico em prover alto ganho de tensão com elevada eficiência.

As duas etapas do conversor *boost* operando no modo contínuo estão apresentadas na Figura 12.

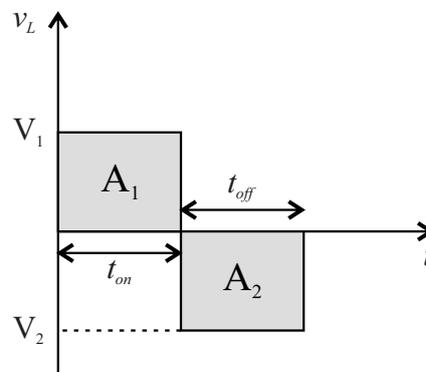
Figura 12 – Etapas de operação do conversor *boost*.

Fonte: Próprio autor.

A Etapa 1, apresentada na Figura 12a, ocorre durante  $t_{on}$  - intervalo em que o MOSFET está conduzindo. Durante esta etapa, o indutor é carregado pela fonte de entrada, enquanto o diodo de saída se encontra reversamente polarizado. A Etapa 2, apresentada na Figura 12b, ocorre durante  $t_{off}$  - intervalo em que o MOSFET está bloqueado. Durante esta etapa, o diodo de saída conduz e o indutor é descarregado em série com a fonte de entrada, fornecendo energia à carga.

Ainda, conforme estabelecido pelo princípio do equilíbrio tensão-segundo sobre o indutor, as áreas destacadas na Figura 13 devem ser iguais, ou seja,  $A_1 = A_2$ . Assim, para  $t_{on} = t_{off}$ , as tensões sobre o indutor devem ser iguais em módulo; para  $t_{on} > t_{off}$ ,  $|V_2| > |V_1|$ . Normalizando o eixo temporal na Figura 13 pelo período de chaveamento,  $T_s = t_{on} + t_{off}$ , e definindo o ciclo ou razão de trabalho  $D = \frac{t_{on}}{T_s}$ , a condição para carregar o indutor com tensão baixa e descarregá-lo com tensão alta - o que é desejável para propósitos de elevação de tensão - é imposta quando  $D > 0,5$ .

Figura 13 – Equilíbrio tensão-segundo sobre o indutor.



Fonte: Próprio autor.

É intuitivo pensar que, quando o ciclo de trabalho se aproxima do seu valor limite ( $D \rightarrow 1$ ), a tensão sobre o indutor durante  $t_{off}$  atinge valores elevados de modo a garantir

a igualdade das áreas anteriormente mencionadas. Essa constatação pode ser verificada através da equação do ganho estático do conversor *boost* ideal, dada abaixo:

$$\frac{V_o}{V_{in}} = \frac{1}{1 - D}. \quad (1)$$

Para desenvolver equações mais precisas, pode-se modelar as fontes de perda adicionando as resistências dos componentes do circuito. Por exemplo, em (ERICKSON, 2010), uma resistência, representada por  $R_L$ , é adicionada em série com o indutor do conversor *boost* para modelar as perdas no cobre do enrolamento. O ganho de tensão e a eficiência do circuito resultante são então computados, respectivamente, pelas equações abaixo:

$$\frac{V_o}{V_{in}} = \frac{1}{1 - D} \times \frac{1}{1 + \frac{R_L}{(1-D)^2 R_o}} \quad (2)$$

$$\eta = \frac{1}{1 + \frac{R_L}{(1-D)^2 R_o}}. \quad (3)$$

Da Equação (2), pode-se verificar que a resistência do enrolamento do indutor limita o ganho de tensão do conversor *boost*. Mais ainda, ao invés de crescer infinitamente a medida que o ciclo de trabalho se aproxima do seu valor limite, o ganho de tensão decai a zero. Pode-se constatar, também, que a eficiência do conversor *boost* não-ideal decai a medida que o ciclo de trabalho aumenta. Por exemplo, para  $\frac{R_L}{R_o} = 0,1$  e fazendo  $D = 0,4$  e  $D = 0,5$  na Equação (3), tem-se, respectivamente,  $\eta \approx 0,78$  e  $\eta \approx 0,71$ .

Ampliando esta análise para topologias de conversores cc-cc de alto ganho mais complexas, a malha formada pelo diodo de saída quando este conduz (de agora em diante chamada de malha de ganho) deve conter a maior quantidade de elementos armazenadores de energia descarregando em série com a fonte de entrada. Para topologias baseadas em acoplamento magnético, a malha de ganho deve incluir o(s) lado(s) de alta tensão do elemento magnético.

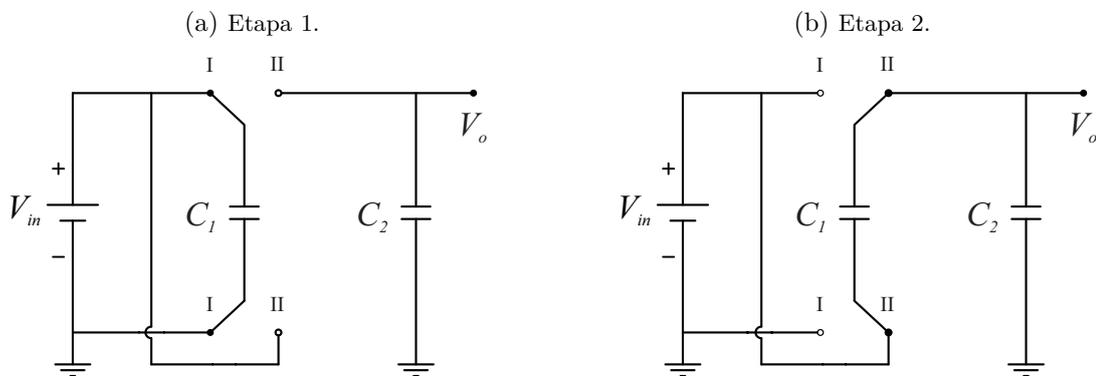
### 2.2.1 Capacitor chaveado

Células a capacitor chaveado (do inglês, *switched capacitor* - SC) podem prover ganhos de tensão elevados utilizando apenas semicondutores e capacitores. Por não conter componentes magnéticos, essas estruturas são modulares, com capacidade de integração

ampla, o que as torna bastante populares em circuitos integrados (PONT *et al.*, 2021) (KILANI *et al.*, 2016).

A técnica capacitor chaveado pode ser compreendida analisando os dois estágios de operação do conversor dobrador de tensão básico ilustrados na Figura 14. Durante o estágio apresentado na Figura 14a, o capacitor  $C_1$  é carregado pela fonte de tensão de entrada com tensão  $V_{in}$ . Durante o estágio complementar, apresentado na Figura 14b, o capacitor  $C_1$  é descarregado em série com a fonte de entrada. Assim, o valor da tensão de saída é o dobro da tensão de entrada, justificando o nome da topologia.

Figura 14 – Etapas de operação do conversor dobrador de tensão baseado em capacitor chaveado.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

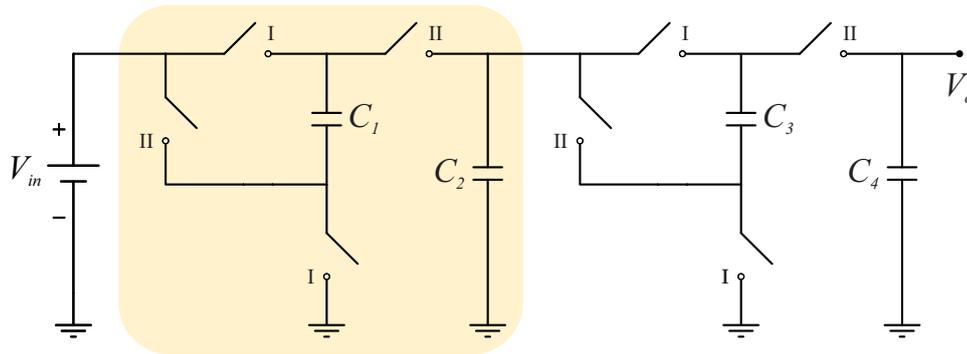
Com isso, pode ser pontuado que, nesta técnica, a célula básica é constituída por um capacitor e quatro semicondutores, que operam de maneira complementar, e a energia é transferida da entrada para saída carregando e descarregando os capacitores em série e paralelo, respectivamente.

Maior ganho de tensão pode ser obtido conectando muitas dessas células em cascata. Por exemplo, o circuito apresentado na Figura 15 é formado pela conexão em cascata de dois conversores dobradores de tensão. Para este caso, a tensão de saída de cada estágio é o dobro da tensão de entrada, ou seja,  $V_{C_2} = 2V_{in}$  e  $V_{C_4} = 2V_{C_2} = 4V_{in}$ .

Entretanto, para ganhos de tensão ainda maiores, muitos estágios de capacitor chaveados conectados em cascata são necessários, o que torna o circuito resultante complexo, com grande quantidade de elementos. Por exemplo, são necessárias quatro células dobradoras de tensão conectadas em cascata para prover ganho de tensão igual a 16.

Circuitos com células SC de Makowski, por sua vez, são capazes de prover maior ganho de tensão utilizando o mesmo número de capacitores dos circuitos com células dobradoras de tensão. Por exemplo, os circuitos mostrados nas Figuras 15 e 16 empregam

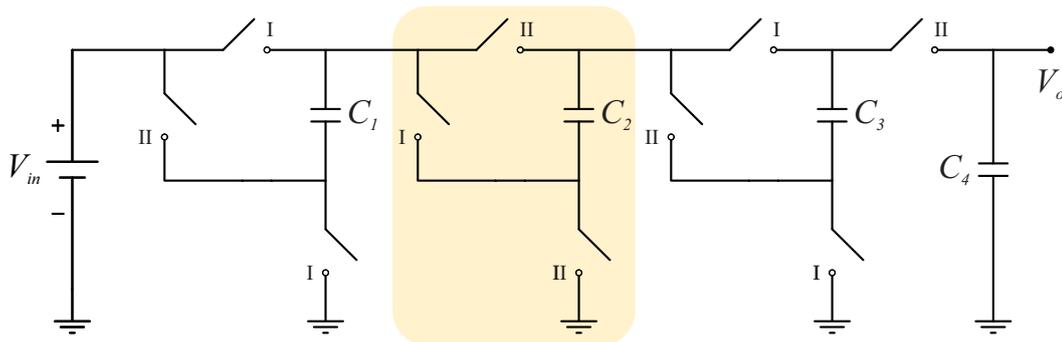
Figura 15 – Circuito formado por dobradores de tensão conectados em cascata.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

quatro capacitores, mas o ganho de tensão desses circuitos é igual 4 e 5, respectivamente. A célula SC de Makowski é também conhecida como célula de Fibonacci devido a sua característica de ganho de tensão, que aumenta de acordo com a sequência de Fibonacci, como mostrado na Tabela 1.

Figura 16 – Circuito com células SC de Makowski/Fibonacci.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

Tabela 1 – Ganho de tensão dos circuitos com células SC de Makowski/Fibonacci.

$V_{C_1} = V_{in}$
$V_{C_2} = V_{in} + V_{C_1} = 2V_{in}$
$V_{C_3} = V_{C_1} + V_{C_2} = 3V_{in}$
$V_{C_4} = V_{C_2} + V_{C_3} = 5V_{in}$
$V_{C_5} = V_{C_3} + V_{C_4} = 8V_{in}$
$V_{C_6} = V_{C_4} + V_{C_5} = 13V_{in}$
$V_{C_7} = V_{C_5} + V_{C_6} = 21V_{in}$
$V_{C_8} = V_{C_6} + V_{C_7} = 34V_{in}$
$\vdots$

Uma desvantagem desta técnica é que a tensão de saída é estabelecida apenas por capacitores conectados em série. Assim, o ganho de tensão depende exclusivamente do número de células cascadeadas e não do ciclo de trabalho, inviabilizando estratégias de controle em malha fechada (PONT *et al.*, 2021). Além disso, as correntes nos estágios de

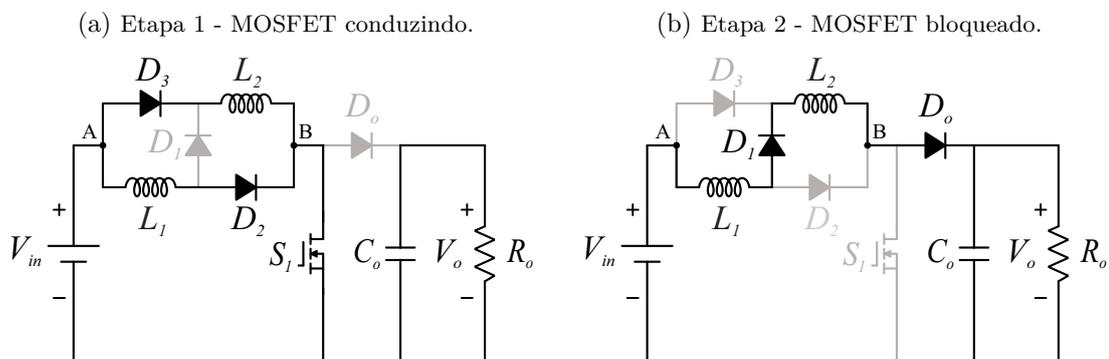
saída são elevadas e os circuitos de acionamento dos MOSFETs são, por vezes, complexos, o que dificulta sua operação (PONT *et al.*, 2021). Em contrapartida, como não há elementos magnéticos, o tamanho e peso do circuito e esforços de tensão sobre os semicondutores são reduzidos (Sri Revathi; PRABHAKAR, 2016).

Deve ser pontuado que, para que ocorra transferência de potência entre os capacitores, as tensões sobre os mesmos devem ser diferentes. Logo, se a resistência intrínseca dos elementos do circuito (por exemplo, MOSFETs, diodos e trilhas) for desprezada, picos de corrente fluem pelo circuito quando os capacitores são conectados em paralelo, o que inviabiliza a utilização dessas estruturas. Portanto, para limitar a corrente que circula entre os capacitores a valores aceitáveis, deve-se ter maiores resistências no circuito, o que resulta, inevitavelmente, em maiores perdas por condução (PONT *et al.*, 2021).

## 2.2.2 Indutor chaveado e célula elevadora de tensão

A técnica indutor chaveado pode ser compreendida através das etapas de operação do circuito com célula básica de indutor chaveado mostradas na Figura 17. Na etapa mostrada na Figura 17a, os indutores são conectados em paralelo e carregados pela fonte de entrada com tensão  $V_{in}$ . Na etapa complementar, mostrada na Figura 17b, os indutores são conectados em série e descarregados com tensão  $\frac{D}{1-D}V_{in}$ . Logo, a malha de ganho contém, associados em série - e, portanto, com tensões somadas -, a fonte de tensão de entrada e os dois indutores. Sendo assim, a tensão sobre o capacitor de saída é dada por  $V_o = \frac{1+D}{1-D}V_{in}$ .

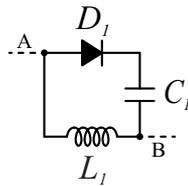
Figura 17 – Etapas de operação do conversor *boost* com célula básica de indutor chaveado.



Fonte: Adaptada de (Forouzesht *et al.*, 2017).

Para obter ganho de tensão mais elevado, a célula de elevação elementar mostrada na Figura 18 é integrada à célula básica de indutor chaveado (do inglês, *Basic Switched Inductor cell* - BSI) mostrada na Figura 19a para originar a bem-conhecida célula de indutor chaveado auto-elevadora (do inglês, *Self-Lift Switched Inductor cell* - SLSI), mostrada na Figura 19b. Adicionando um MOSFET e um capacitor a esta última, tem-se a célula de indutor chaveado auto-elevadora dupla (do inglês, *Double Self-Lift Switched Inductor* - DSLSI), mostrada na Figura 19c.

Figura 18 – Célula de elevação elementar.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

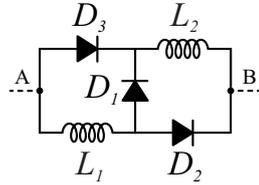
Deve ser observado que as células mostradas nas Figuras 19b e 19c são derivadas da célula básica de indutor chaveado substituindo, respectivamente, o indutor  $L_1$  e os indutores  $L_1$  e  $L_2$  pela célula de elevação elementar, ou seja, adicionando um diodo e um capacitor, e um MOSFET, um diodo e dois capacitores à célula básica de indutor chaveado.

Entretanto, pode-se modificar a célula básica de indutor chaveado para formar em sua estrutura células de elevação elementar sem alterar a quantidade total de componentes. Por exemplo, as células elevadoras de tensão exploradas em (ANDRADE; MARTINS, 2020) e mostradas na Figura 20 são derivadas da célula mostrada na Figura 19a substituindo diodos por capacitores. Mais especificamente, a célula com as técnicas indutor e capacitor chaveados (do inglês, *switched inductor cell and super-lift charge pump* - SISL) mostrada na Figura 20a é obtida substituindo o diodo  $D_1$  pelo capacitor  $C_1$ , a célula *reduced redundant power processing* ( $R^2P^2$ ) mostrada na Figura 20b é obtida substituindo o diodo  $D_3$  pelo capacitor  $C_1$ , e a célula *quasi-Z source* (QZs) mostrada na Figura 20c é obtida substituindo os diodos  $D_2$  e  $D_3$  pelos capacitores  $C_1$  e  $C_2$ .

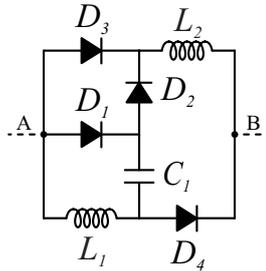
Para determinar a relação entre as tensões nos terminais A e B das células elevadoras de tensão mostradas na Figura 19 e 20, denotada por  $\frac{V_B}{V_A}$ , pode-se aplicar uma fonte de tensão constante no terminal A ( $V_A$ ) e uma fonte de tensão com forma de onda mostrada na Figura 21 no terminal B, com  $v_{B,max} > V_A$ .

Figura 19 – Células elevadoras de tensão.

(a) Célula básica de indutor chaveado - BSI.

Fonte: Adaptada de (AXELROD *et al.*, 2008).

(b) Célula de indutor chaveado auto-elevadora - SLSI.

Fonte: Adaptada de (JIAO *et al.*, 2011).

(c) Célula de indutor chaveado auto-elevadora dupla - DSLSI.

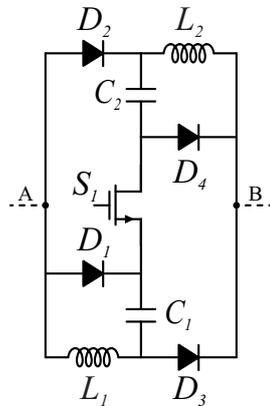
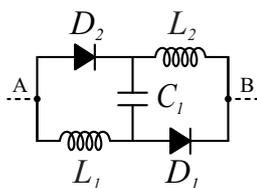
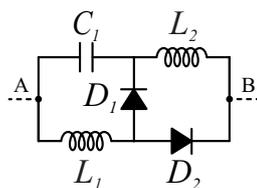
Fonte: Adaptada de (JIAO *et al.*, 2011).

Figura 20 – Exemplos de células elevadoras de tensão.

(a) Célula SISL.



Fonte: Adaptada de (MAKSIMOVIC; CUK, 1989).

(b) Célula R<sup>2</sup>P<sup>2</sup>.

Fonte: Adaptada de (MAKSIMOVIC; CUK, 1989).

(c) Célula QZs.

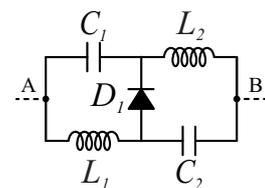
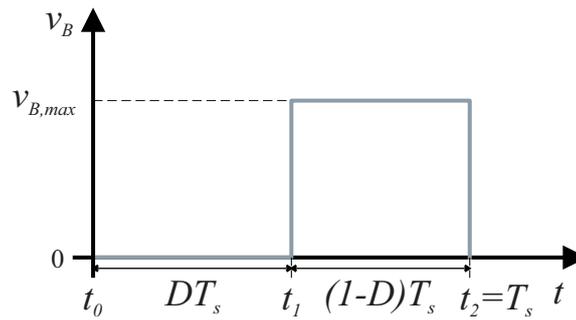
Fonte: Adaptada de (HAJI-ESMAEILI *et al.*, 2018).

Figura 21 – Forma de onda da tensão aplicada no terminal B.



Fonte: Próprio autor.

Os circuitos hipotéticos resultantes da aplicação das fontes de tensão descritas acima na célula de indutor chaveado da Figura 19a estão mostrados na Figura 22. Da Figura 22b, tem-se que  $v_{B,max}$  é igual a tensão sobre os dois indutores somada à tensão de entrada. Através do equilíbrio tensão-segundo sobre indutor, tem-se:

$$DV_A = (1 - D) \frac{(v_{B,max} - V_A)}{2} \Rightarrow v_{B,max} = \frac{1 + D}{1 - D} V_A. \quad (4)$$

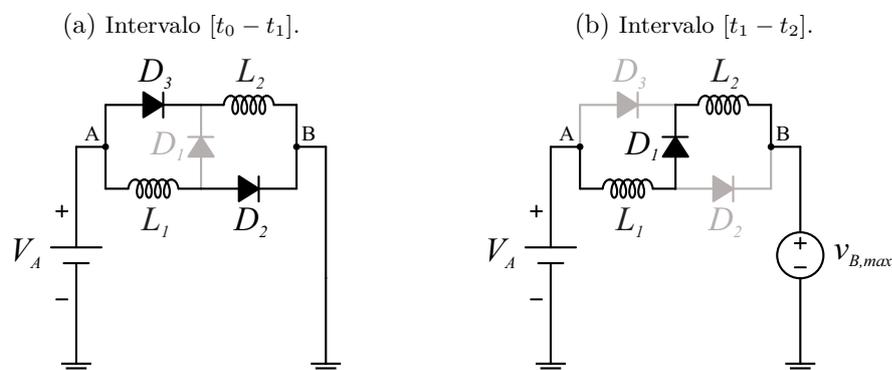
A tensão média no terminal B é igual a área da forma de onda mostrada na Figura 21 dividida pelo período de chaveamento  $T_s$ , ou seja:

$$V_B = (1 - D) \times v_{B,max}. \quad (5)$$

Substituindo  $v_{B,max}$  dado pela Equação (4) na Equação (5), tem-se que o ganho estático da célula básica de indutor chaveado é computado por:

$$\frac{V_B}{V_A} = 1 + D. \quad (6)$$

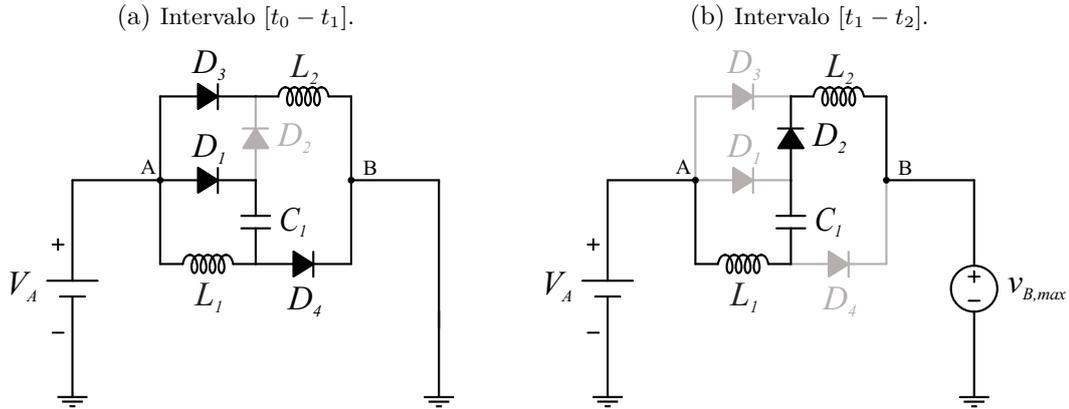
Figura 22 – Circuitos hipotéticos com célula de indutor chaveado.



Fonte: Próprio autor.

Os circuitos hipotéticos resultantes da aplicação das fontes de tensão constante ( $V_A$ ) e alternada ( $v_B$ , forma de onda mostrada na Figura 21, com  $v_{B,max} > 2V_A$ ) na célula

Figura 23 – Circuitos hipotéticos com a célula de indutor chaveado auto-elevadora.



Fonte: Próprio autor.

de indutor chaveado auto-elevadora da Figura 19b estão mostrados na Figura 23. Da Figura 23a, tem-se que a tensão sobre os indutores e sobre o capacitor é  $V_A$ . Da Figura 23b, tem-se que  $v_{B,max}$  é igual a tensão sobre os dois indutores somada à tensão de entrada e à tensão sobre o capacitor. Através do equilíbrio tensão-segundo sobre indutor, tem-se:

$$DV_A = (1 - D) \frac{(v_{B,max} - 2V_A)}{2} \Rightarrow v_{B,max} = \frac{2}{1 - D} V_A. \quad (7)$$

Substituindo  $v_{B,max}$  dado na Equação (7) na Equação (5), tem-se que o ganho estático da célula básica de indutor chaveado auto-elevadora é computado por:

$$\frac{V_B}{V_A} = 2. \quad (8)$$

Os circuitos hipotéticos resultantes da aplicação das fontes de tensão constante ( $V_A$ ) e alternada ( $v_B$ , forma de onda mostrada na Figura 21, com  $v_{B,max} > 3V_A$ ) na célula de indutor chaveado auto-elevadora dupla da Figura 19c estão mostrados na Figura 24.

Da Figura 24a, tem-se que a tensão sobre os indutores e sobre os capacitores é  $V_A$ . Da Figura 24b, tem-se que  $v_{B,max}$  é igual a tensão sobre os dois indutores somada à tensão de entrada e à tensão sobre os capacitores. Através do equilíbrio tensão-segundo sobre indutor, tem-se:

$$DV_A = (1 - D) \frac{(v_{B,max} - 3V_A)}{2} \Rightarrow v_{B,max} = \frac{3 - D}{1 - D} V_A. \quad (9)$$

Substituindo  $v_{B,max}$  dado na Equação (9) na Equação (5), tem-se que o ganho estático da célula básica de indutor chaveado auto-elevadora dupla é computado por:

$$\frac{V_B}{V_A} = 3 - D. \quad (10)$$

As características das células elevadoras de tensão mostradas nas Figuras 19 e 20 estão apresentados na Tabela 2. O ganho estático das células *versus* ciclo de trabalho está apresentado na Figura 25.

Tabela 2 – Características das células elevadoras de tensão.

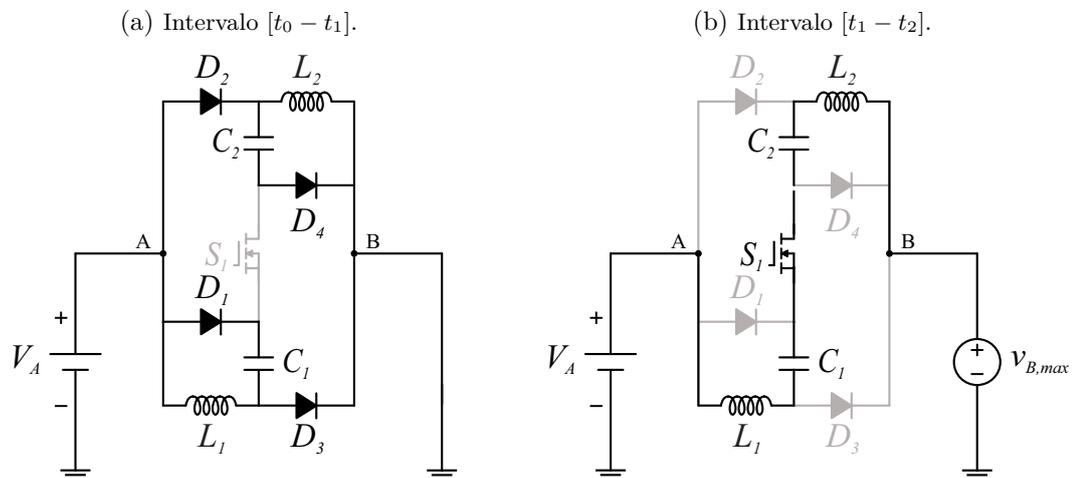
Célula	Referência	Ganho estático	Componentes
BSI	Figura 19a	$1 + D$	$3 D + 2 L$
SLSI	Figura 19b	2	$4 D + 2 L + 1 C$
DSLSI	Figura 19c	$3 - D$	$4 D + 2 L + 2 C + 1 S$
SISL	Figura 20a	2	$2 D + 2 L + 1 C$
R <sup>2</sup> P <sup>2</sup>	Figura 20b	$\frac{1}{1-D}$	$2 D + 2 L + 1 C$
QZs	Figura 20c	$\frac{1}{1-2D}$	$1 D + 2 L + 2 C$

D - Diodo; L - Indutor; C - Capacitor; S - MOSFET.

Fonte: Próprio Autor.

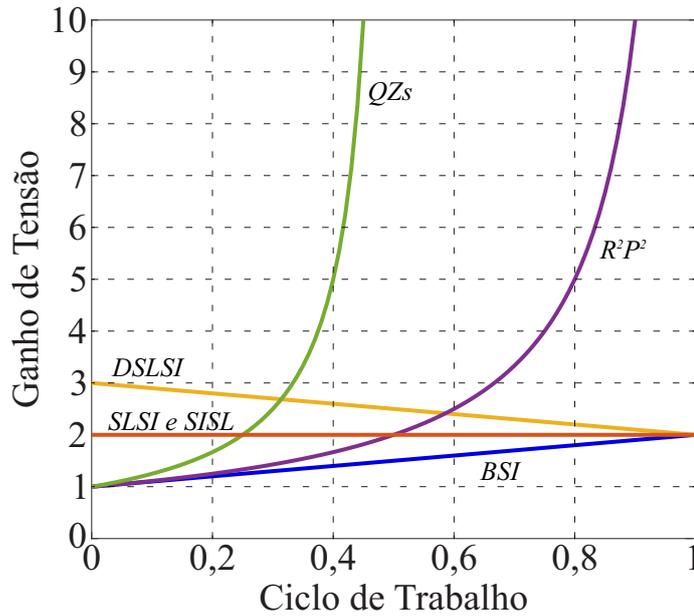
Deve ser observado que as células SLSI e SISL possuem o mesmo ganho estático. Porém, a célula SLSI contém dois diodos adicionais. A célula DSLSI provê o maior ganho estático para  $D \lesssim 0,313$ . Acima deste valor, o ganho estático da célula QZs é o maior. Entretanto, esta célula opera com  $D < 0,5$ . Comparando o ganho estáticos das células DSLSI e R<sup>2</sup>P<sup>2</sup>, observa-se que a primeira provê maior ganho estático para  $D \lesssim 0,585$ .

Figura 24 – Circuitos hipotéticos com a célula de indutor chaveado auto-elevadora dupla.



Fonte: Próprio autor.

Figura 25 – Ganho estático das células elevadoras de tensão apresentadas na Tabela 2.



Fonte: Próprio autor.

Entretanto, a célula DSL SI contém um MOSFET, enquanto todas as células apresentadas empregam apenas componentes passivos.

Usualmente, as células elevadoras de tensão são inseridas antes do MOSFET do conversor *boost*. Logo, o esforço de tensão sobre o mesmo equivale a tensão entre os terminais de saída do conversor. Assim, conversores baseados nesta técnica devem, obrigatoriamente, empregar MOSFETs com elevada tensão de bloqueio e, portanto, com elevada resistência de condução. Consequentemente, as perdas por condução no MOSFET principal são bastante significativas.

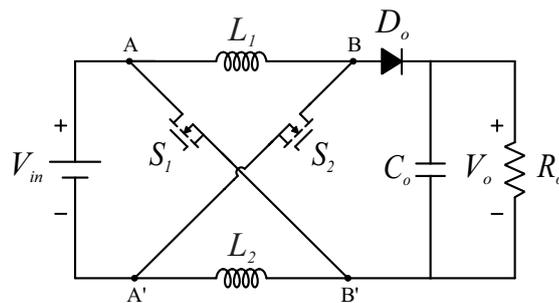
O conversor com célula de indutor chaveado ativa mostrado na Figura 26 opera de modo similar ao conversor da Figura 17, mas com fluxo de potência controlado por MOSFETs em vez de diodos. Visto que ambos MOSFETs são comandados a conduzir e bloquear de forma síncrona, sob as mesmas condições experimentais, os esforços de tensão sobre os MOSFETs do conversor com célula ativa são menores do que sobre o MOSFET do conversor com célula básica de indutor chaveado por um fator de  $\frac{D}{1-D}V_{in}$  - tensão de descarga do indutor. Porém, geralmente, os terminais de referência de tensão entre a entrada e saída das topologias com redes de indutores chaveados não são conectados.

Uma metodologia para sintetizar conversores de alto ganho de tensão através da conexão diferencial entre dois conversores é apresentada em (ANDRADE *et al.*, 2020), (ANDRADE, 2022). Por exemplo, o conversor mostrado na Figura 26 é obtido através da

conexão diferencial de dois conversores *boost*, um com terminal comum negativo e outro com terminal comum positivo - em relação aos terminais da fonte de entrada. Quando não há diferença de fase entre os sinais de comando dos MOSFETs, é possível reduzir o número de componentes do filtro de saída, resultando no conversor *boost* com rede de indutor chaveada ativa.

É importante ressaltar que os dois conversores não precisam ser iguais, basta pertencerem ao mesmo grupo: ou positivo, ou negativo (ANDRADE, 2022). Então, pode-se, por exemplo, sintetizar um conversor de alto ganho através da conexão diferencial entre o conversor *boost* com a célula de elevação elementar e o conversor *boost* com terminal comum positivo. Assim, essa metodologia auxilia na criação de novas topologias de conversores de alto ganho.

Figura 26 – Conversor com célula de indutor chaveado ativa.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

### 2.2.3 Acoplamento magnético

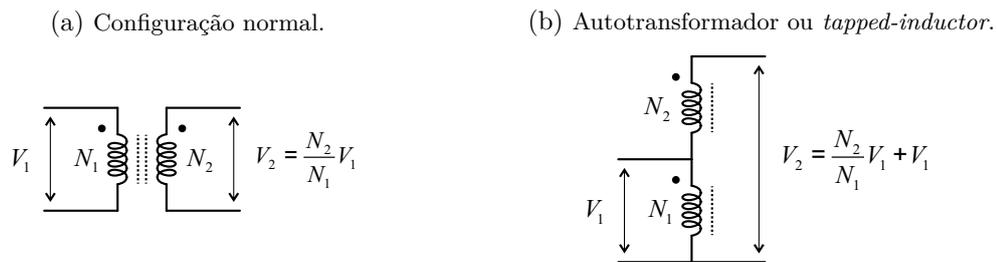
A técnica acoplamento magnético é bastante utilizada em conversores cc-cc, isolados ou não, por meio de transformadores e/ou indutores acoplados para obter elevado ganho de tensão. Naturalmente, há redução de custo e volume ao utilizar enrolamentos acoplados magneticamente em um único núcleo em vez de, por exemplo, dois indutores simples, o que aumenta a densidade de potência do conversor. Entretanto, a energia armazenada na indutância de dispersão do enrolamento primário do componente magnético, que não é transferida para o enrolamento secundário, provoca picos de tensão sobre o MOSFET, comprometendo a eficiência do conversor.

Para limitar a tensão sobre o MOSFET, circuitos de grampeamento passivos ou ativos, combinados ou não com células elevadoras de tensão ressonantes, são inseridos nos conversores (WANG *et al.*, 2019). Adicionalmente, os circuitos de grampeamento ativos

reciclam a energia armazenada na indutância de dispersão e estabelecem condição de ZVS *turn-on* ao MOSFET principal por empregar um MOSFET auxiliar, o que resulta em uma maior complexidade.

Deve ser pontuado que, quanto maior a razão de transformação, maior a indutância de dispersão, o que limita o valor de projeto da relação de espiras. Assim, em aplicações que demandam elevado ganho de tensão, faz-se necessário integrar outra técnica de elevação de tensão. Adicionalmente, os transformadores e indutores acoplados podem ser conectados, respectivamente, como autotransformador e com derivação central (do inglês, *tapped-inductor*), respectivamente, para reduzir a relação de espiras, e conseqüentemente a indutância de dispersão (Siwakoti; Blaabjerg, 2017). Essas configurações e as tensões nos terminais de saída estão mostradas na Figura 27.

Figura 27 – Configurações dos componentes magnéticos.



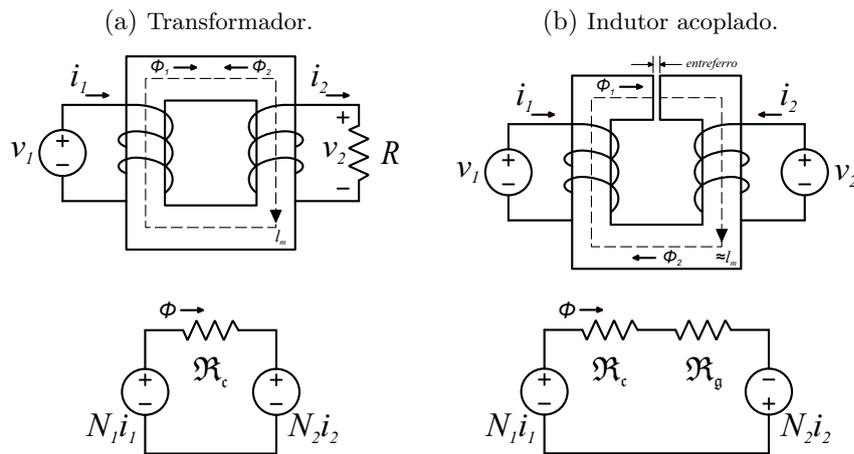
Fonte: Próprio autor.

Em (COUGO; KOLAR, 2012), algumas estruturas de transformadores são apresentadas, indicando a geometria do núcleo e a disposição dos enrolamentos que resultam em baixa ou alta indutância de dispersão, fáceis ou difíceis de serem estimadas analiticamente. Para a configuração em que os dois enrolamentos circundam a parte central do núcleo magnético (transformador de núcleo envolvente), sendo um posicionado acima do outro, é apresentada uma expressão para determinar a indutância de dispersão em função dos parâmetros construtivos e geométricos do transformador.

Embora superficialmente parecidos, transformadores e indutores acoplados diferem em aspectos construtivos e operacionais: os indutores acoplados são dispositivos utilizados para, primordialmente, armazenar energia durante parte do ciclo de operação do conversor, e liberar essa energia no intervalo complementar, enquanto que os transformadores são dispositivos utilizados para transferir potência escalonando as correntes e tensões (além de isolar galvanicamente a entrada e a saída). Conseqüentemente, nos indutores acoplados, a potência instantânea de entrada não é igual a potência instantânea de saída, diferentemente

dos transformadores, em que o fluxo de potência é contínuo. Também, devido à necessidade de armazenamento de energia, os indutores acoplados são dotados de entreferro, enquanto que os transformadores não (Witulski, 1995). Os modelos físico e magnético do transformador e do indutor acoplado de dois enrolamentos estão mostrados na Figura 28, em que  $\mathcal{R}_c$  e  $\mathcal{R}_g$  são as relutâncias do núcleo magnético e do entreferro, e  $\Phi_1$  e  $\Phi_2$  são os fluxos magnéticos gerados pelos enrolamentos primário e secundário, respectivamente.

Figura 28 – Estrutura e modelo magnético dos componentes magnéticos.



Fonte: Adaptada de (Witulski, 1995).

Outra importante distinção entre esses elementos magnéticos é que a relação de transformação de corrente nos indutores acoplados é determinada pelo circuito no qual estão inseridos: a energia armazenada no indutor se ajusta adequadamente para manter as correntes exigidas pelo circuito externo. Já nos transformadores, essa relação é definida exclusivamente pela relação de transformação projetada (Witulski, 1995). A Tabela 3 apresenta alguns critérios construtivos e operacionais que podem ser verificados para diferenciar essas duas estruturas magnéticas.

#### 2.2.4 Células multiplicadoras de tensão

Células multiplicadoras de tensão (do inglês, *voltage multiplier cells* - VMCs) empregam a técnica capacitor chaveado combinada ou não com indutores e acoplamento magnético e são inseridas em conversores cc-cc (geralmente após o MOSFET principal para reduzir os esforços de tensão sobre o mesmo) com o intuito de elevar a tensão de saída. VMCs compostas apenas por diodos e capacitores são conhecidas na literatura como VMCs baseadas em capacitor chaveado. Indutores também podem ser adicionados

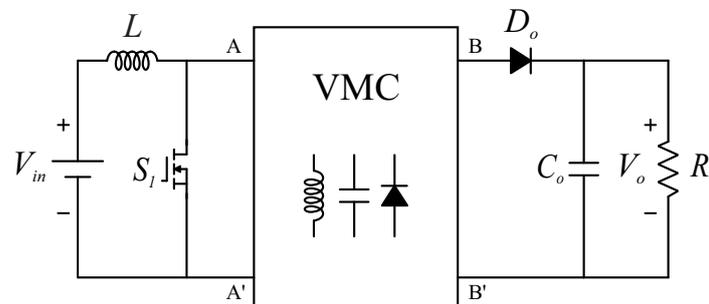
Tabela 3 – Características dos transformadores e indutores acoplados.

Característica	Transformador	Indutor acoplado
Núcleo com entreferro	Não	Sim
Relação entre as tensões	$\frac{v_2}{v_1} = \frac{N_2}{N_1}$	$\frac{v_2}{v_1} = \frac{N_2}{N_1}$
Relação entre as correntes	$\frac{i_2}{i_1} = \frac{N_1}{N_2}$	-
Valor comparativo da indutância de magnetização	Grande	Pequeno
Forma de onda da corrente de magnetização	ca com pequeno cc	cc com pequeno ca
Expressão da corrente de magnetização	$i_{Lm} = i_1 - \frac{N_2}{N_1}i_2$	$i_{Lm} = i_1 + \frac{N_2}{N_1}i_2$

Fonte: Adaptada de (Witulski, 1995).

à VMC para criar etapas de operação ressonantes, e assim prover condição de ZCS aos diodos, e/ou elevar o ganho de tensão. Para garantir o ZCS dos diodos, entretanto, é necessário que a metade do período da frequência de ressonância, que é determinada pelas indutâncias parasitas e capacitores do circuito, seja menor do que o intervalo de tempo em que o MOSFET conduz, modo de operação conhecido como *below-resonance frequency* - BRF (FOROUZESH *et al.*, 2016) (ROSAS-CARO *et al.*, 2014). Essa condição impõe restrições ao projeto do conversor, sobretudo à escolha da frequência de chaveamento.

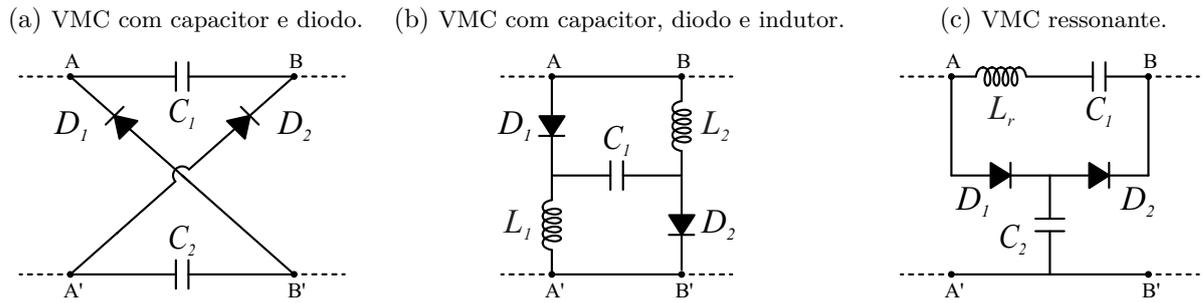
A representação do conversor *boost* com VMC está mostrada na Figura 29. VMCs clássicas estão mostradas na Figura 30.

Figura 29 – Conversor *boost* com VMC.

Fonte: Adaptada de (Forouzesh *et al.*, 2017).

Há ainda conversores cc-cc baseados em VMCs com indutor acoplado e/ou transformadores na sua forma não-isolada. Nestes, o enrolamento primário do elemento magnético é conectado diretamente ou por intermédio de diodos e capacitores ao MOSFET principal, enquanto o enrolamento secundário, juntamente com diodos e capacitores, compõem a

Figura 30 – VMCs clássicas.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

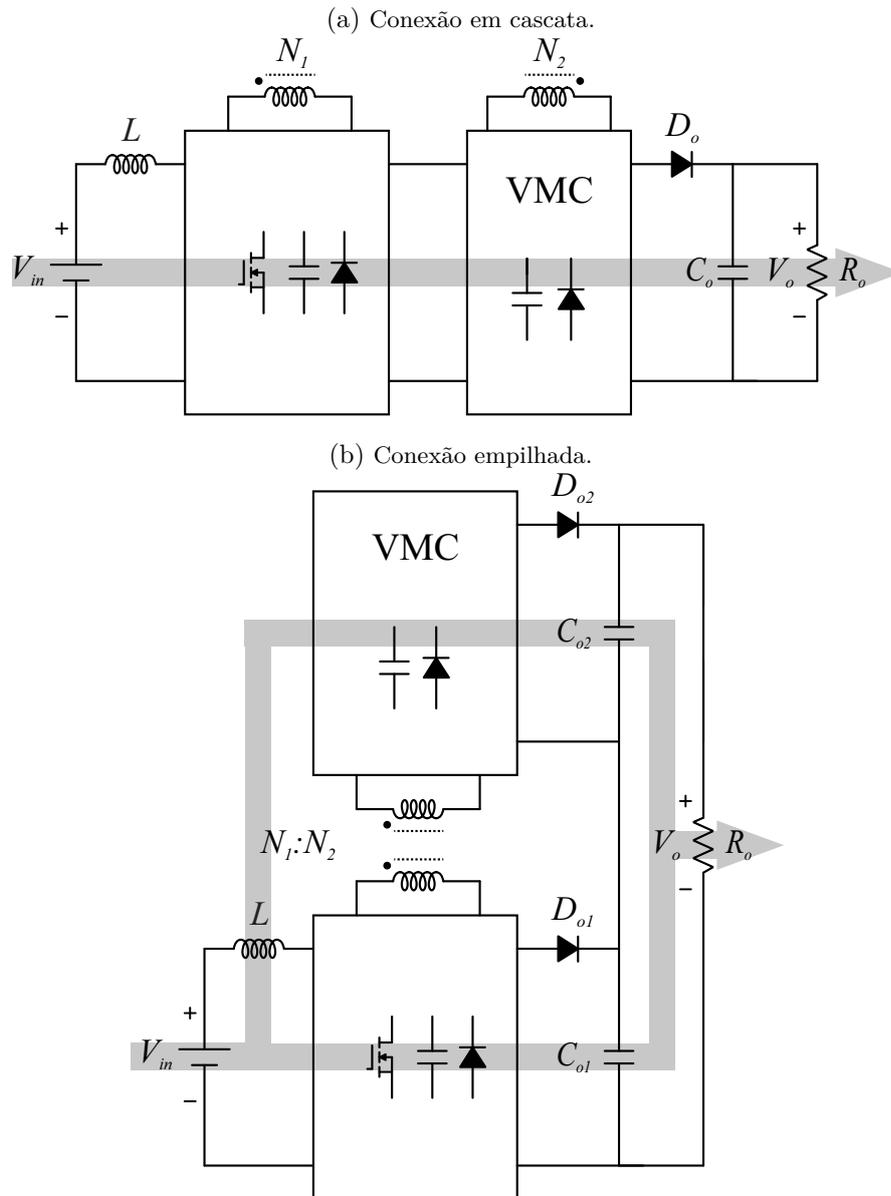
VMC, que é inserida ou entre o enrolamento primário e a saída do conversor - conexão em cascata, mostrada na Figura 31a - ou acima do enrolamento primário - conexão empilhada, mostrada na Figura 31b.

A conexão das VMCs em cascata é caracterizada por multiplicar o ganho de tensão de cada VMC, resultando em um aumento significativo do ganho de tensão da topologia. Em contrapartida, como a potência flui através de um único caminho da fonte para a carga, a potência total é processada por cada uma das VMCs e, conseqüentemente, a eficiência do conversor corresponde à multiplicação da eficiência de cada VMC. Isto significa que a eficiência global do conversor é menor do que a eficiência de qualquer VMC. Por outro lado, na conexão empilhada, o ganho do conversor corresponde à soma do ganho de tensão de cada VMC. Comparado à conexão em cascata, o ganho de tensão da topologia com VMCs empilhadas é menor. Entretanto, como a potência flui em caminhos separados através de cada VMC, a eficiência global do conversor com VMCs empilhadas é maior (ANDRADE; MARTINS, 2017).

Também, é possível incorporar às VMCs circuito de grampeamento para limitar os esforços de tensão sobre o MOSFET principal causados pelas indutâncias de dispersão dos elementos magnéticos.

Essa versatilidade, que permite integrar os aspectos positivos de diferentes técnicas elevadoras de tensão e circuitos de grampeamento, somada às estruturas simples e de fácil inserção em qualquer circuito favorecem utilizar VMCs em conversores cc-cc para atender aos requisitos - não só o de alto ganho de tensão - das mais variadas aplicações.

Figura 31 – VMCs com acoplamento magnético.



Fonte: Adaptada de (Forouzesh *et al.*, 2017).

### 2.3 CONVERSORES CC-CC DE ALTO GANHO BASEADOS EM ACOPLAMENTO MAGNÉTICO E CAPACITOR CHAVEADO

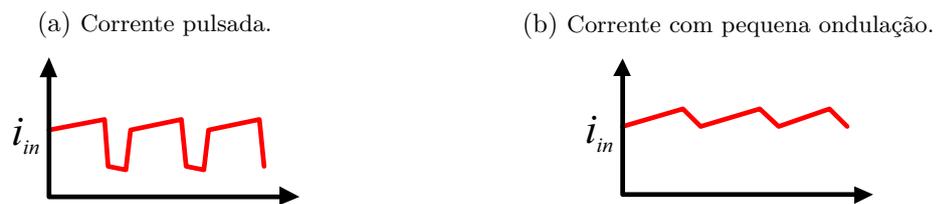
A seguir, são apresentados diversas topologias de conversores cc-cc não-isolados propostos na literatura que combinam as técnicas indutor acoplado (ou *built-in transformer*) com capacitor chaveado para obter ganho de tensão ainda mais elevado e reduzir os esforços de corrente e tensão no/sobre o MOSFET.

Esta seção está dividida em três partes. Na Parte I, são exploradas as características relacionadas ao ganho de tensão de oito conversores, enquanto que na Parte II são exploradas às características relacionadas à comutação dos transistores de oito conversores.

Na Parte III, são analisadas, integralmente, as características operacionais e topológicas de dois conversores, que serão utilizados ao longo deste trabalho.

A forma de onda da corrente de entrada é uma das características operacionais pontuadas para todos os conversores explorados. Neste trabalho, ela é classificada como ou pulsada ou com pequena ondulação. A diferença entre essas formas de onda está apresentada na Figura 32.

Figura 32 – Classificação das formas de onda da corrente de entrada.



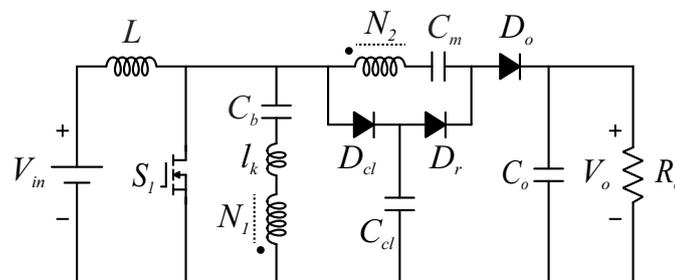
Fonte: Próprio autor.

### 2.3.1 Parte I - Análise das etapas de operação relacionadas ao ganho de tensão

#### 2.3.1.1 Conversor proposto em (Deng et al., 2012)

O conversor apresentado em (Deng et al., 2012), mostrado na Figura 33, emprega célula multiplicadora de tensão combinada com as técnicas acoplamento magnético (via autotransformador) e capacitor chaveado ressonante, e circuito de grampeamento para limitar a tensão sobre o MOSFET. Neste circuito, a relação de espiras é projetada para, em conjunto com o ciclo de trabalho,  $D$ , obter elevada tensão nos terminais de saída.

Figura 33 – Conversor apresentado em (Deng et al., 2012).



Fonte: Adaptada de (Deng et al., 2012).

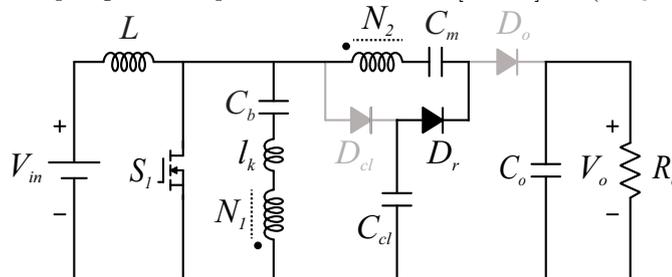
A depender da relação entre o intervalo de tempo em que o MOSFET conduz e o período de ressonância, este conversor pode operar em dois modos distintos: acima da frequência de ressonância (do inglês, *over resonant frequency* - ORF) ou abaixo da

frequência de ressonância (do inglês, *below resonant frequency* - BRF). No primeiro modo, o intervalo de tempo em que o MOSFET conduz ( $DT_s$ ) é maior que o período de ressonância causado pela indutância de dispersão,  $l_k$ , e o capacitor de bloqueio,  $C_b$ . No segundo,  $DT_s$  é menor do que o período de ressonância causado pela associação em série de  $l_k$  e  $C_b$ .

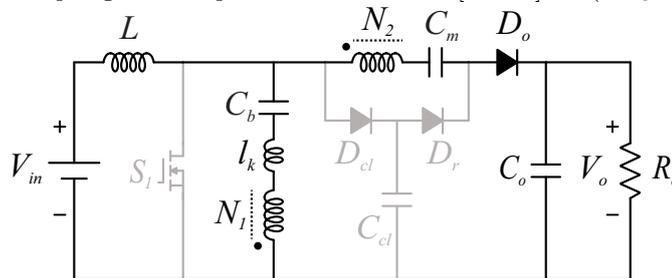
Em um período de chaveamento, há cinco etapas de operação distintas. Porém, as etapas de operação mostradas nas Figuras 34a e 34b (comuns aos modos ORF e BRF) são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

Figura 34 – Estados topológicos do conversor proposto em (Deng *et al.*, 2012).

(a) Estado topológico correspondente ao intervalo  $[t_0 - t_1]$  em (Deng *et al.*, 2012).



(b) Estado topológico correspondente ao intervalo  $[t_3 - t_4]$  em (Deng *et al.*, 2012).



Fonte: Adaptada de (Deng *et al.*, 2012).

- durante o estado de operação representado na Figura 34a, o indutor de entrada é carregado pela tensão de entrada e a energia armazenada no capacitor de grampeamento,  $C_{cl}$ , é transferida para o capacitor chaveado,  $C_m$ , via diodo regenerativo,  $D_r$ . Há ressonância entre o capacitor  $C_b$  e a indutância de dispersão,  $l_k$ ;
- durante o estado de operação representado na Figura 34b, o diodo de saída conduz. Neste instante, a tensão sobre o enrolamento primário,  $N_1$ , é igual a diferença entre as tensões sobre os capacitores de grampeamento ( $V_{C_{cl}} = \frac{V_{in}}{1-D}$ ) e de bloqueio ( $V_{C_b} = V_{in}$ ). Consequentemente, a tensão sobre  $N_2$  é dada por  $\left(\frac{N_2}{N_1}\right) \frac{D}{1-D} V_{in}$ . A malha de ganho contém, associados em série, a fonte de entrada, o indutor de entrada, o capacitor chaveado e o enrolamento de alta tensão do transformador.

Há de ser pontuado que a etapa de operação mostrada na Figura 34a encerra quando a corrente ressonante que circula pela malha que contém o diodo regenerativo decai, naturalmente, a zero. Os demais diodos também bloqueiam com correntes - não ressonantes - nulas. Assim, não há perdas ocasionadas pela recuperação reversa dos diodos.

Também, não por mera coincidência, o esforço de tensão sobre o MOSFET é igual a tensão de saída do conversor *boost* clássico, ou seja,  $\frac{V_{in}}{1-D}$  - basta observar a disposição da tensão de entrada e dos componentes  $L$ ,  $S_1$ ,  $D_c$  e  $C_{cl}$  no circuito.

Embora essa topologia empregue o circuito auxiliar proposto em (MIZOGUCHI *et al.*, 1993) (ramo formado por  $C_b$  e  $l_k$ ) para assegurar ZVS em conversores PWM, a comutação do MOSFET nessa topologia é dissipativa, pois o *built-in transformer* é projetado com alto valor de indutância de magnetização para impedir fluxo de potência bidirecional no semicondutor do circuito de grampeamento, que por essa razão é passivo.

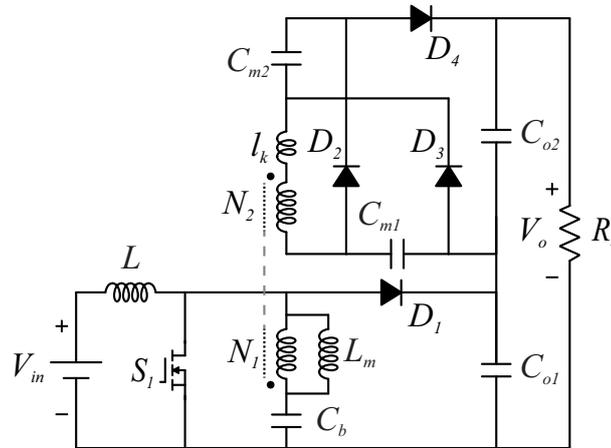
De forma sucinta, as principais características deste conversor são:

- ZCS dos diodos;
- Não há ZVS;
- Terminais negativos da entrada e saída conectados;
- Corrente de entrada com pequena ondulação;
- Utiliza um MOSFET e dois núcleos magnéticos;
- Ganho de tensão computado por  $G_v = \frac{2+n}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.1.2 Conversor proposto em (FOROUZESH *et al.*, 2016)

O conversor apresentado em (FOROUZESH *et al.*, 2016), mostrado na Figura 35, emprega, similar ao apresentado em (Deng *et al.*, 2012), VMC baseada em indutor acoplado e capacitor chaveado. Também, a tensão sobre o MOSFET é limitada pelo circuito de grampeamento, formado pelo diodo  $D_1$  e capacitor  $C_{o1}$ . Nesta proposta, contudo, a VMC é empilhada no conversor *boost* com malha ressonante. Comparada à anterior, esta topologia se vale de maior ganho de tensão, às custas de um diodo e um capacitor adicionais.

Em um período de chaveamento, há cinco etapas de operação distintas. Porém, os estados topológicos mostrados nas Figuras 36a e 36b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

Figura 35 – Conversor apresentado em (FOROUZESH *et al.*, 2016).

Fonte: Adaptada de (FOROUZESH *et al.*, 2016).

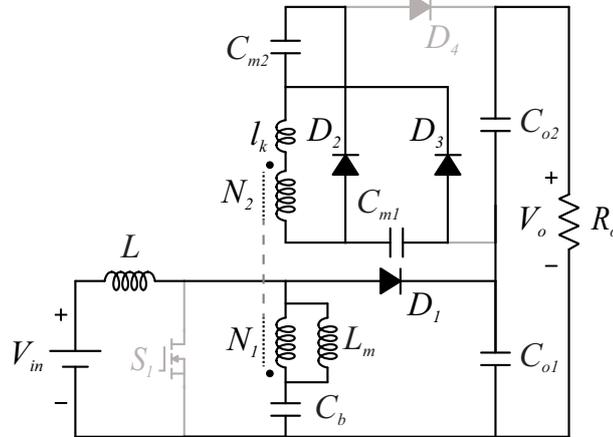
- durante o estado de operação representado na Figura 36a, o MOSFET e o diodo  $D_4$  estão bloqueados. O indutor acoplado é descarregado com tensão igual a  $\frac{D}{1-D}V_{in}$ . Essa energia é transferida para os capacitores chaveados,  $C_{m1}$  e  $C_{m2}$ , através do enrolamento secundário (via acoplamento magnético). Assim, ambos os capacitores chaveados são carregados com tensão  $V_{C_{m1}} = V_{C_{m2}} = \frac{N_2}{N_1} \frac{D}{1-D} V_{in}$ ;
- durante o estado de operação representado na Figura 36b, o diodo de saída,  $D_4$ , e o MOSFET conduzem. Os indutores de entrada e o acoplado são carregados com tensão  $V_{in}$ . Há ressonância entre o capacitor de bloqueio,  $C_b$ , e a indutância de dispersão do enrolamento primário (Na Figura 36, refletida para o enrolamento secundário). A malha de ganho contém, associados em série, o capacitor  $C_{o1}$  ( $V_{C_{o1}} = \frac{1}{1-D}V_{in}$ ), o enrolamento secundário do indutor acoplado (neste estado de operação,  $V_{N_2} = \frac{N_2}{N_1}V_{in}$ ) e os dois capacitores chaveados.

Há de ser pontuado que a etapa de operação mostrada na Figura 36b encerra quando a corrente ressonante que circula pelo diodo  $D_4$  decai, naturalmente, a zero. Mesmo não ressonante, a corrente que circula pelo diodo  $D_1$  também decai a zero antes do seu bloqueio. Ainda, o problema com a recuperação reversa dos diodos  $D_2$  e  $D_3$  é mitigado devido às indutâncias de dispersão do indutor acoplado, que controlam a taxa de decaimento da corrente que circula pelos mesmos durante o seu bloqueio. Considerando isso, as principais características deste conversor são:

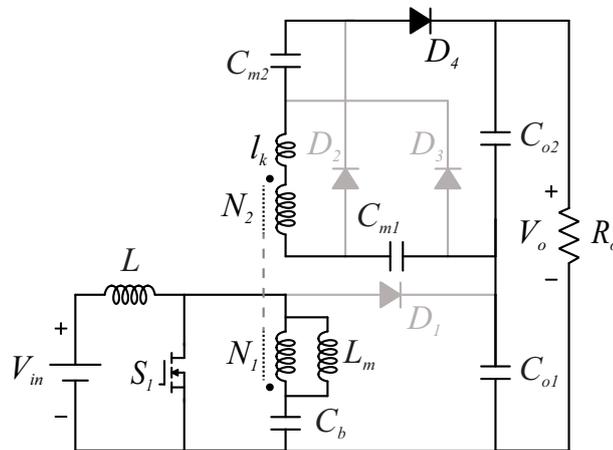
- Não há ZVS;
- ZCS em dois diodos;

Figura 36 – Estados topológicos do conversor proposto em (FOROUZESH *et al.*, 2016).

(a) Estado topológico correspondente ao intervalo  $[t_4 - t_0]$  em (FOROUZESH *et al.*, 2016).



(b) Estado topológico correspondente ao intervalo  $[t_1 - t_2]$  em (FOROUZESH *et al.*, 2016).



Fonte: Adaptada de (FOROUZESH *et al.*, 2016).

- Corrente de entrada com pequena ondulação;
- Terminais negativos da entrada e saída conectados;
- Utiliza um MOSFET e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{1+n(1+D)}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

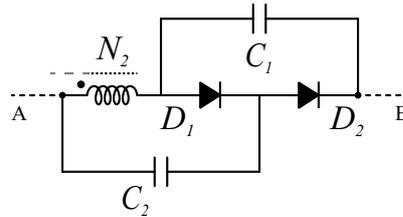
### 2.3.1.3 Conversor proposto em (Ai; Lin, 2017)

A célula multiplicadora de tensão empregada no conversor apresentado em (Ai; Lin, 2017) é derivada da célula elevadora de tensão elementar com diodo e capacitor adicionais através dos passos ilustrados na Figura 37. Inicialmente, a conexão entre o capacitor  $C_2$  e o enrolamento secundário do indutor acoplado (ponto “A” da Figura 37a) é desfeita, e o terminal do capacitor é aterrado, resultando no circuito da Figura 37b. Em seguida, é adicionado um circuito de grampeamento formado pelo capacitor  $C_b$  e diodo

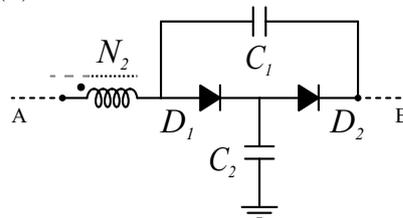
$D_b$  para reduzir os picos de tensão sobre o MOSFET principal causados pela indutância de dispersão do indutor acoplado. Por fim, a célula multiplicadora de tensão resultante - baseada em capacitor chaveado e indutor acoplado com derivação central - é inserida no conversor *boost* clássico para obter alto ganho de tensão.

Figura 37 – Derivação da VMC apresentada em (Ai; Lin, 2017).

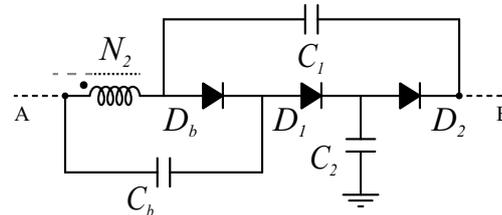
(a) Célula elevadora de tensão elementar com diodo e capacitor adicionais.



(b) Célula com o capacitor  $C_2$  aterrado.



(c) VMC com circuito de grampeamento passivo.



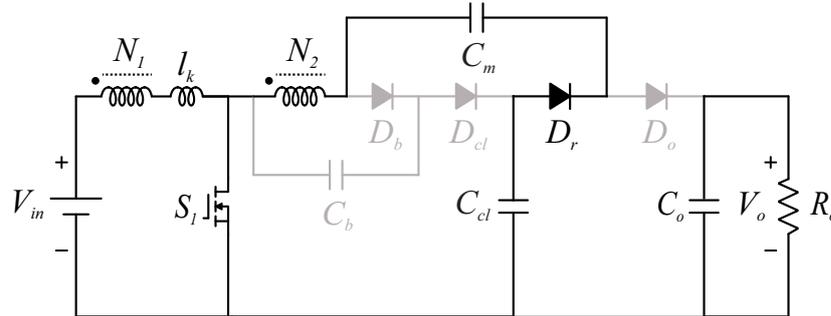
Fonte: Próprio autor.

Em um período de chaveamento, há cinco etapas de operação distintas. Porém, os estados topológicos mostrados nas Figuras 38a e 38b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

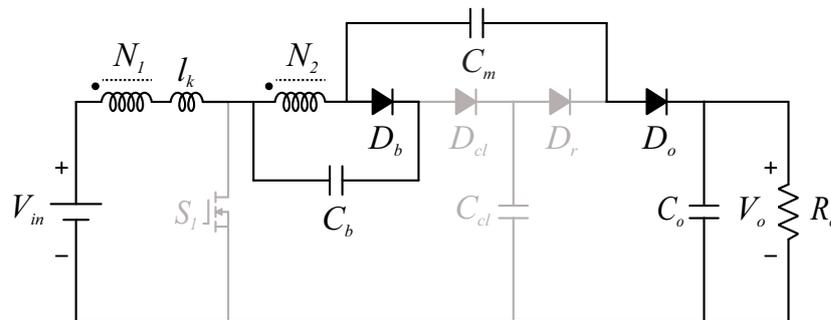
- durante o estado de operação representado na Figura 38a, o indutor acoplado é carregado pela tensão de entrada e a energia armazenada no capacitor de grampeamento,  $C_{cl}$ , é transferida para o capacitor chaveado,  $C_m$ , via diodo regenerativo  $D_r$ ;
- durante o estado de operação representado na Figura 38b, o diodo de saída conduz. Neste instante, a tensão sobre o enrolamento primário,  $N_1$ , é igual a  $\frac{D}{1-D}V_{in}$ . Consequentemente, a tensão sobre  $N_2$  é dada por  $\frac{N_2}{N_1} \frac{D}{1-D}V_{in}$ . A malha de ganho contém, associados em série, a fonte de tensão de entrada, os dois enrolamentos do indutor acoplado e capacitor chaveado.

Figura 38 – Estados topológicos do conversor proposto em (Ai; Lin, 2017).

(a) Estado topológico correspondente ao intervalo  $[t_1 - t_2]$  em (Ai; Lin, 2017).



(b) Estado topológico correspondente ao intervalo  $[t_4 - t_5]$  em (Ai; Lin, 2017).



Fonte: Adaptada de (Ai; Lin, 2017).

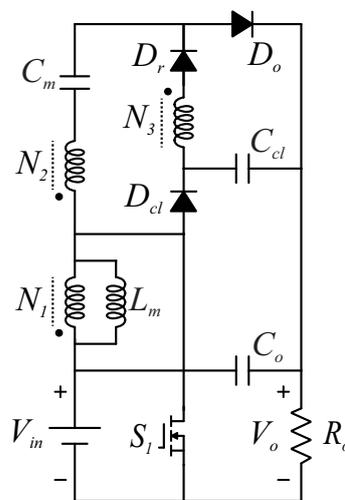
Embora não mostrado nas etapas de operação da Figura 38, há um estágio de operação de curta duração que ocorre no intervalo em que o MOSFET está aberto no qual o capacitor  $C_{cl}$  é carregado com elevada tensão devido à associação em série da fonte de tensão de entrada (tensão  $V_{in}$ ), enrolamento primário do indutor acoplado (tensão  $\frac{D}{1-D}V_{in}$ ) e capacitor  $C_b$  (tensão igual ao enrolamento secundário do indutor acoplado, ou seja, tensão  $\frac{N_2}{N_1}\frac{D}{1-D}V_{in}$ ), o que resulta em  $V_{C_{cl}} = \frac{1+\frac{N_2}{N_1}D}{1-D}V_{in}$ . Conforme mostrado na Figura 38a,  $C_{cl}$  é associado em série com  $N_2$ , carregando  $C_m$  com tensão  $\frac{N_2}{N_1+1}V_{in}$ . Por esse motivo, o ganho deste conversor é bastante elevado. Ainda, há ZCS dos diodos  $D_b$ ,  $D_{cl}$  e  $D_r$ . A recuperação reversa do diodo de saída,  $D_o$ , é atenuada pela indutância de dispersão do indutor acoplado. Além dessas características, pode-se pontuar:

- Corrente de entrada pulsada;
- Não há ZVS;
- Terminais negativos da entrada e saída conectados;
- Utiliza um MOSFET e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2+n(1+D)}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

#### 2.3.1.4 Conversor proposto em (Siwakoti; Blaabjerg, 2017)

O conversor apresentado em (Siwakoti; Blaabjerg, 2017), mostrado na Figura 39, emprega a técnica VMC baseada em capacitor chaveado e acoplamento magnético. Nesta proposta, há dois indutores acoplados, porém ambos confeccionados utilizando apenas um único núcleo magnético e três enrolamentos,  $N_1$ ,  $N_2$  e  $N_3$ , otimizando, assim, o projeto do magnético e a quantidade de componentes.

Figura 39 – Conversor apresentado em (Siwakoti; Blaabjerg, 2017).



Fonte: Adaptada de (Siwakoti; Blaabjerg, 2017).

Os enrolamentos do indutor acoplado  $N_1$  e  $N_2$  são conectados com derivação central para elevar o ganho de tensão, o que permite reduzir o número total de espiras e consequentemente o volume do magnético, indutância de dispersão e perdas. Há, ainda, acoplamento magnético entre os enrolamentos  $N_1$  e  $N_3$ , que constituem o indutor acoplado normal - não conectado como autotransformador.

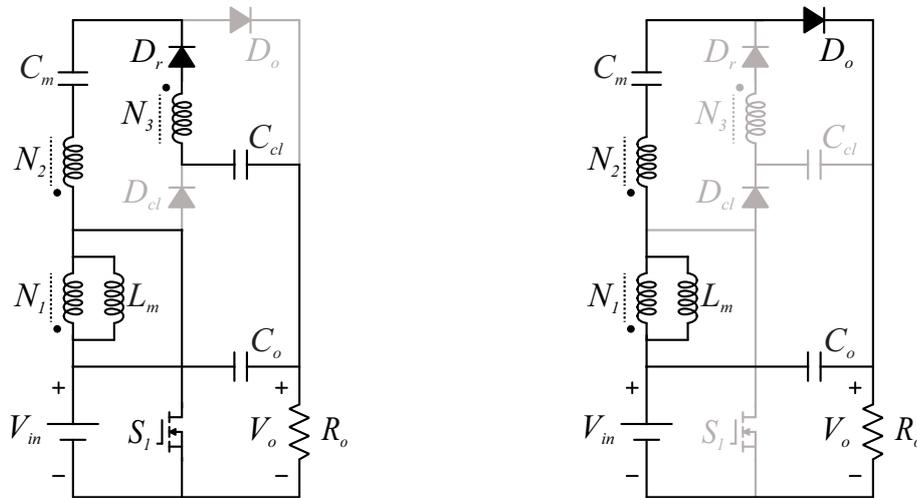
Nesta topologia, o enrolamento secundário é projetado, essencialmente, para obter o ganho de tensão desejado, enquanto que o enrolamento terciário é empregado para reduzir os esforços de corrente nos semicondutores e, consequentemente, as perdas por condução.

Em um período de chaveamento, há três etapas de operação distintas. Porém, os estados topológicos mostrados nas Figuras 40a e 40b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

- durante o estado de operação representado na Figura 40a, o indutor acoplado é carregado pela fonte de tensão de entrada. O capacitor  $C_m$  é carregado com tensão

Figura 40 – Estados topológicos do conversor proposto em (Siwakoti; Blaabjerg, 2017).

(a) Estado correspondente ao intervalo  $[t_0 - t_1]$ .      (b) Estado correspondente ao intervalo  $[t_2 - t_3]$ .



Fonte: Adaptada de (Siwakoti; Blaabjerg, 2017).

igual a diferença entre a soma das tensões sobre os três enrolamentos e o capacitor de saída  $C_o$ , e a tensão o capacitor  $C_{cl}$ ;

- durante o estado de operação representado na Figura 40b, o diodo de saída conduz. Neste instante, a tensão sobre o enrolamento primário  $N_1$  é igual a  $\frac{D}{1-D}V_{in}$ . Consequentemente, a tensão sobre  $N_2$  é dada por  $\frac{N_2}{N_1} \frac{D}{1-D} V_{in}$ . A malha de ganho contém, associados em série, a fonte de tensão de entrada, os dois enrolamentos do indutor acoplado tipo autotransformador e o capacitor chaveado.

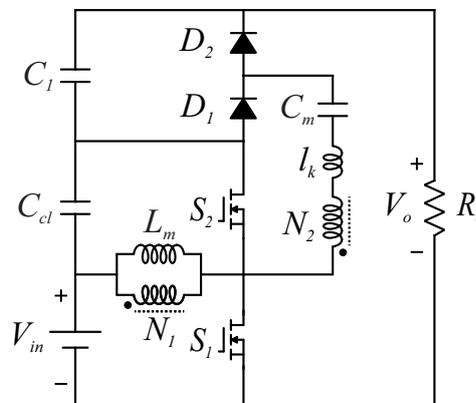
Ainda, os problemas de recuperação reversa dos diodos  $D_o$  e  $D_r$  são aliviados pelas indutâncias de dispersão dos enrolamentos  $N_2$  e  $N_3$ , respectivamente, e a energia armazenada na indutância de dispersão do enrolamento primário é recuperada para a carga via circuito de grampeamento, formado pelo diodo  $D_{cl}$  e capacitor  $C_{cl}$ . Além dessas características, pode-se pontuar:

- Corrente de entrada pulsada;
- Operação com comutação forçada;
- Projeto magnético otimizado;
- Terminais negativos da entrada e saída conectados;
- Utiliza um MOSFET e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2+n}{1-D} + m$ , em que  $n = \frac{N_2}{N_1}$  e  $m = \frac{N_3}{N_1}$ .

### 2.3.1.5 Conversor proposto em (Ye et al., 2017)

O conversor apresentado em (Ye et al., 2017), mostrado na Figura 41, integra as técnicas indutor acoplado com derivação central e capacitor chaveado em unidades modulares contendo dois capacitores, dois diodos e um enrolamento acoplado magneticamente com o indutor de entrada. Dessa forma, a estrutura deste conversor pode ser expandida para obter ganho de tensão muito elevado. Porém, enrolamentos adicionais aumentam o custo e a complexidade do conversor.

Figura 41 – Conversor apresentado em (Ye et al., 2017).



Fonte: Adaptada de (Ye et al., 2017).

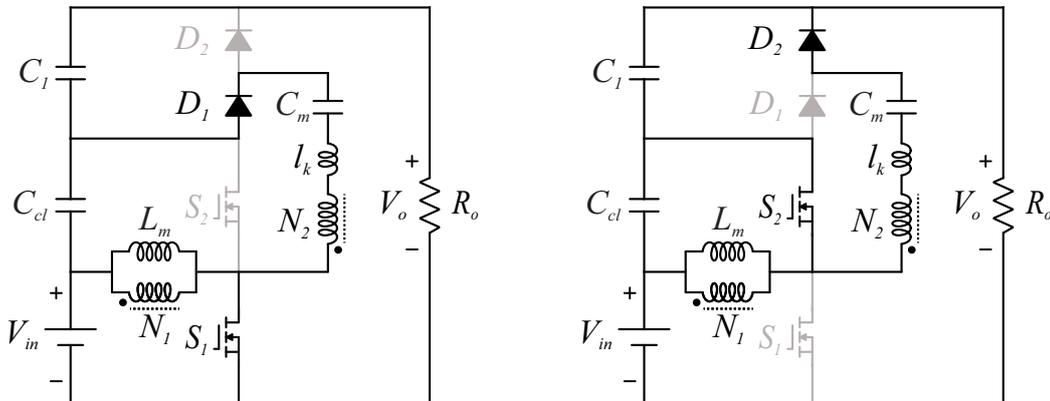
Nesta topologia, a indutância de dispersão do enrolamento secundário é utilizada em conjunto com o capacitor  $C_m$  para criar etapas ressonantes. Dessa forma, as correntes que circulam pelos diodos,  $D_1$  e  $D_2$ , decaem a zero antes dos seus bloqueios. Logo, não há perdas ocasionadas pela recuperação reversa dos diodos.

Em um período de chaveamento, há quatro etapas de operação distintas. Porém, os estados topológicos mostrados nas Figuras 42a e 42b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

- durante o estado de operação representado na Figura 42a, o indutor acoplado é carregado pela fonte de tensão de entrada. A energia armazenada no capacitor de grampeamento,  $C_{cl}$ , é transferida via diodo  $D_1$  para o capacitor chaveado,  $C_m$ , que é carregado com tensão igual a soma das tensões sobre o capacitor  $C_{cl}$  ( $V_{C_{cl}} = \frac{V_{in}}{1-D}$ ) e sobre os enrolamentos  $N_1$  e  $N_2$  ( $V_{N_1} = V_{in}$  e  $V_{N_2} = \frac{N_2}{N_1} V_{in}$ ).
- durante o estado de operação representado na Figura 42b, o diodo de saída conduz. Neste instante, a tensão sobre o enrolamento primário  $N_1$  é igual a  $\frac{D}{1-D} V_{in}$ . Conse-

Figura 42 – Estados topológicos do conversor proposto em (Ye *et al.*, 2017).

(a) Estado correspondente ao intervalo  $[t_0 - t_1]$ .      (b) Estado correspondente ao intervalo  $[t_2 - t_3]$ .



Fonte: Adaptada de (Ye *et al.*, 2017).

quentemente, a tensão sobre  $N_2$  é dada por  $\frac{N_2}{N_1} \frac{D}{1-D} V_{in}$ . Esta última somada à tensão sobre o capacitor  $C_m$  carregam o capacitor  $C_1$ . A malha de ganho contém, associados em série, a fonte de tensão de entrada, os dois enrolamentos do indutor acoplado e o capacitor chaveado.

É oportuno salientar que, neste trabalho, o MOSFET  $S_2$  não confere ao MOSFET  $S_1$  ZVS, mesmo o conversor com oportunidade para operar com comutação suave. Considerando isso, pode-se pontuar que:

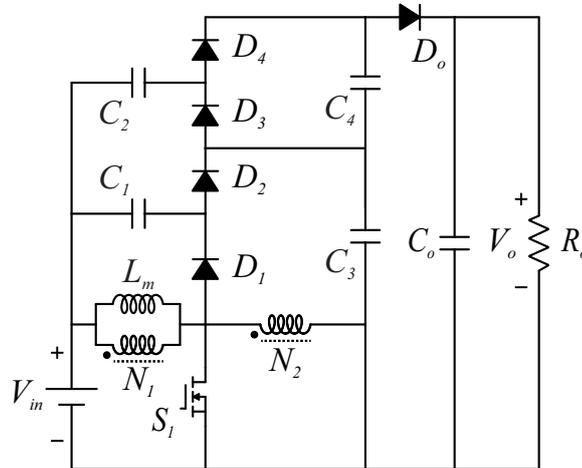
- Não há ZVS;
- ZCS dos diodos;
- Corrente de entrada pulsada;
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2+n}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.1.6 Conversor proposto em (Hassan *et al.*, 2019)

Similar ao conversor apresentado anteriormente, a topologia apresentada em (Hassan *et al.*, 2019), mostrada na Figura 43, integra as técnicas indutor acoplado com derivação central e capacitor chaveado em unidades modulares contendo dois capacitores e dois diodos, mas sem enrolamentos magneticamente acoplados com o indutor de entrada. Dessa

forma, a estrutura deste conversor pode ser expandida verticalmente para obter ganho de tensão muito elevado sem a adição de enrolamentos.

Figura 43 – Conversor apresentado em (Hassan *et al.*, 2019).



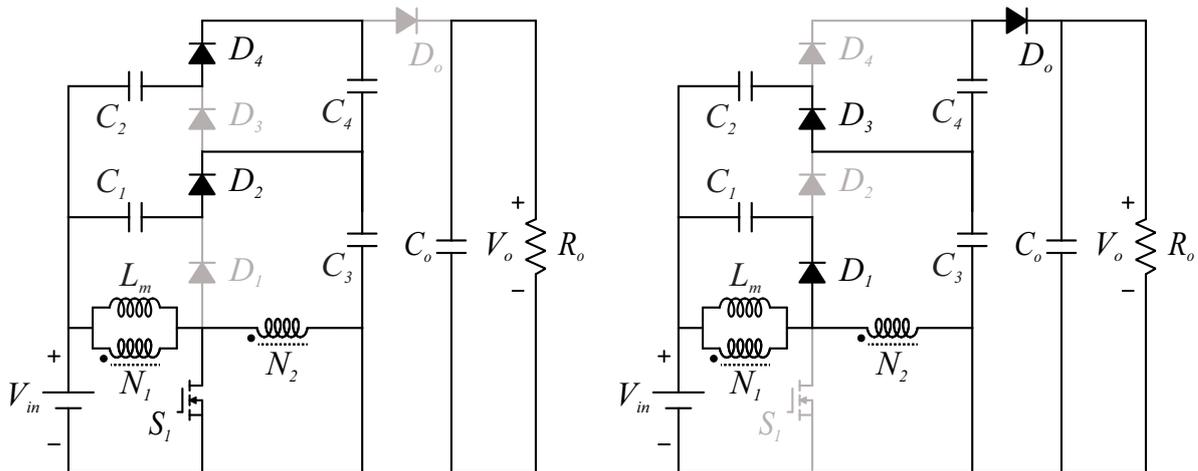
Fonte: Adaptada de (Hassan *et al.*, 2019).

Em um período de chaveamento, há quatro etapas de operação distintas. Porém, os estados topológicos mostrados na Figuras 44a e 44b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho. Mais claramente:

Figura 44 – Estados topológicos do conversor proposto em (Hassan *et al.*, 2019).

(a) Estado correspondente ao intervalo  $[t_1 - t_2]$ .

(b) Estado correspondente ao intervalo  $[t_3 - t_4]$ .



Fonte: Adaptada de (Hassan *et al.*, 2019).

- durante o estado de operação representado na Figura 44a, o indutor acoplado é carregado pela fonte de tensão de entrada. A energia armazenada nos capacitores  $C_1$  e  $C_2$  é transferida para o capacitores chaveados,  $C_3$  e  $C_4$ , respectivamente. A tensão

sobre o capacitor  $C_3$  é igual a soma das tensões sobre o capacitor  $C_1$  ( $V_{C_1} = \frac{V_{in}}{1-D}$ ) e sobre os enrolamentos  $N_1$  e  $N_2$  ( $V_{N_1} = V_{in}$  e  $V_{N_2} = \frac{N_2}{N_1} V_{in}$ ).

- durante o estado de operação representado na Figura 44b, o diodo de saída,  $D_o$ , conduz. Neste instante, a tensão sobre o enrolamento primário,  $N_1$ , é igual a  $\frac{D}{1-D} V_{in}$ . Consequentemente, a tensão sobre  $N_2$  é dada por  $\frac{N_2}{N_1} \frac{D}{1-D} V_{in}$ . As tensões sobre os enrolamentos do indutor acoplado somadas à tensão sobre o capacitor  $C_3$  carregam o capacitor  $C_2$ . A malha de ganho contém, associados em série, a fonte de tensão de entrada, os dois enrolamentos do indutor acoplado e os dois capacitores chaveados.

Mesmo sem etapas de operação ressonantes, os diodos bloqueiam com corrente nula, caracterizando ZCS. De forma sucinta, as principais características deste conversor são:

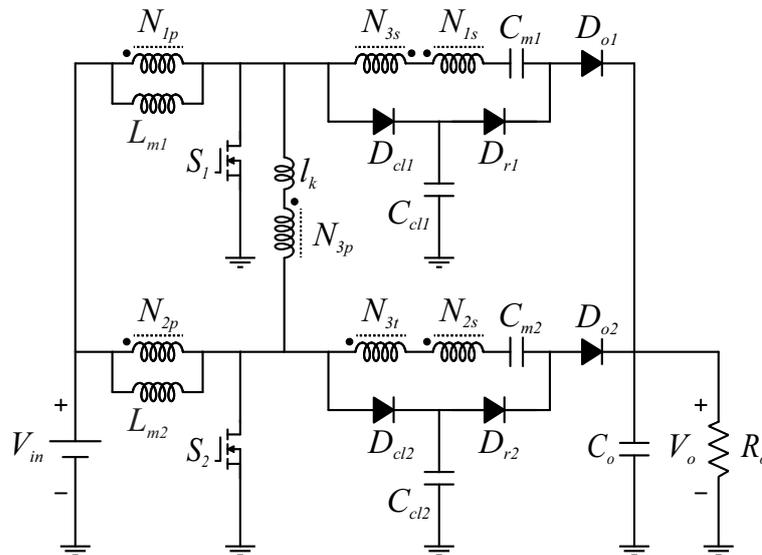
- Não há ZVS;
- ZCS dos diodos;
- Corrente de entrada pulsada;
- Terminais negativos da entrada e saída conectados;
- Utiliza um MOSFET e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{3+2n}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.1.7 Conversor proposto em (Nouri et al., 2019)

O conversor com entrada intercalada apresentado em (Nouri et al., 2019), mostrado na Figura 45, emprega célula multiplicadora de tensão com as técnicas acoplamento magnético e capacitor chaveado. Os submódulos desta topologia se assemelham ao conversor apresentado em (Deng et al., 2012) (aqui já apresentado e ilustrado na Figura 34), porém o autor desta topologia substitui o indutor de entrada de cada submódulo por indutor acoplado com derivação central e insere seu enrolamento secundário na malha de ganho. Se esta modificação fosse feita no conversor sem entrada intercalada, a característica corrente de entrada com pequena oscilação seria comprometida - especificamente, a corrente de entrada seria pulsada. Na topologia intercalada, as correntes que circulam sobre os enrolamentos primários dos indutores acoplados são defasadas de  $180^\circ$ , de modo que, quando somadas, há cancelamento de *ripple*, garantido corrente de entrada contínua.

Baseado na topologia do conversor meia-ponte apresentado em (JANG *et al.*, 2007), os autores inserem um transformador, porém não-isolado e com três enrolamentos (ou seja, um autotransformador de três enrolamentos). Os dois submódulos são conectados através do enrolamento primário de modo que, quando o diodo de saída de um dos submódulos conduz, a tensão sobre o enrolamento primário é igual a tensão de saída de um conversor *boost* tradicional. Conseqüentemente, a tensão sobre o enrolamento secundário atinge valores elevados mesmo com pequeno valor de relação de espiras.

Figura 45 – Conversor apresentado em (Nouri *et al.*, 2019).



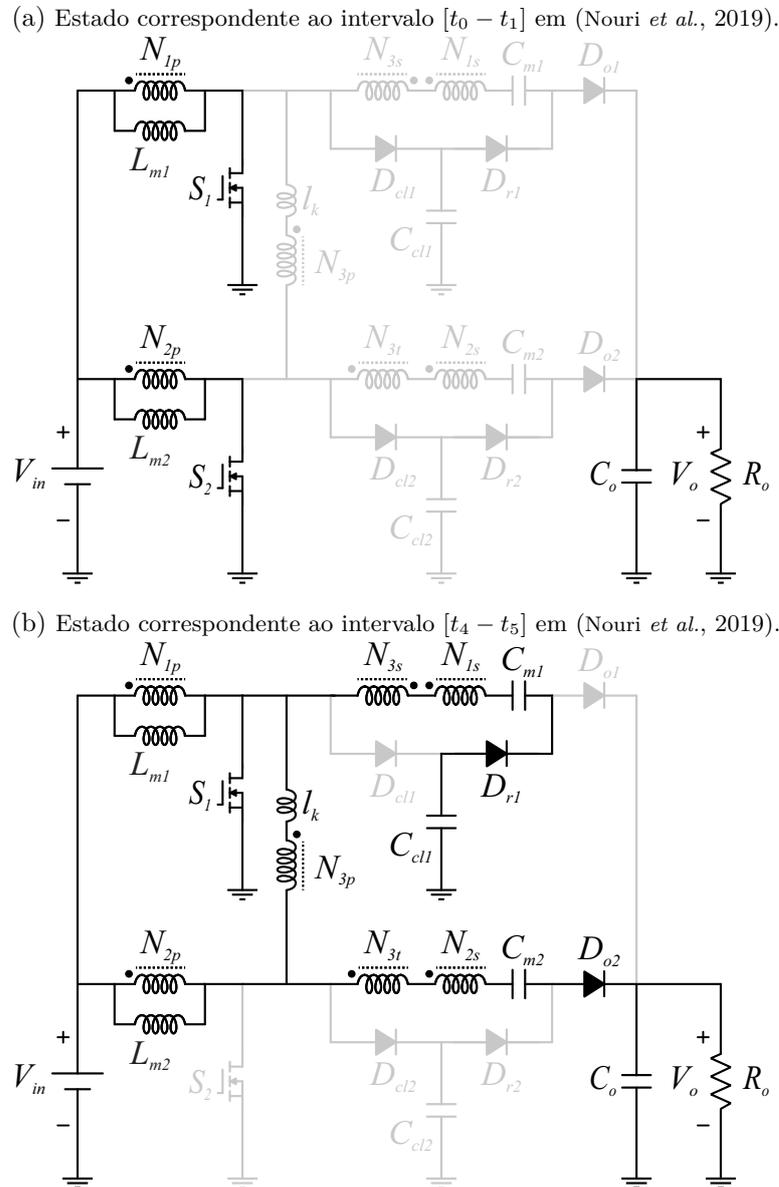
Fonte: Adaptada de (Nouri *et al.*, 2019).

Em um período de chaveamento, há doze etapas de operação, sendo seis destas simétricas entre si. Porém as etapas mostradas nas Figuras 46a e 46b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho contendo os elementos armazenadores de energia dispostos em série juntamente com os enrolamentos de alta tensão dos elementos magnéticos. Mais claramente:

- durante o intervalo em que ambos MOSFETs conduzem, representado na Figura 46a, os indutores acoplados são carregados pela tensão de entrada;
- durante o intervalo em que um dos MOSFETs permanece bloqueado e o outro conduz, representado na Figura 46b, o diodo de saída do submódulo inferior conduz. A energia do capacitor  $C_{cl1}$  é reciclada para o capacitor chaveado  $C_{m1}$  via diodo regenerativo  $D_{r1}$ . Neste instante, a tensão sobre o enrolamento primário do transformador,  $N_{3p}$ , é igual a tensão sobre os capacitores de grampeamento (que é igual a tensão de saída do conversor *boost* convencional). Conseqüentemente, a tensão sobre  $N_{3t}$  é dada por

$\left(\frac{N_{3t}}{N_{3p}}\right) \frac{V_{in}}{1-D}$ . A malha de ganho contém a tensão de entrada em série com ambos os enrolamentos do indutor acoplado do submódulo inferior,  $N_{3t}$  e  $C_{m2}$ .

Figura 46 – Estados topológicos do conversor proposto em (Nouri *et al.*, 2019).



Fonte: Adaptada de (Nouri *et al.*, 2019).

Embora os autores desta topologia afirmam ter obtido ZCS dos semicondutores, uma análise mais detalhada do seu trabalho revela valores de tensão e corrente diferentes de zero durante o *turn-off* dos diodos. Nesta topologia, o problema com a recuperação reversa dos diodos é mitigado devido às indutâncias de dispersão dos elementos magnéticos, que controlam a taxa de decaimento da corrente que circula pelos diodos durante o seu bloqueio. Considerando isso, pode-se pontuar que este conversor apresenta:

- Comutação forçada;

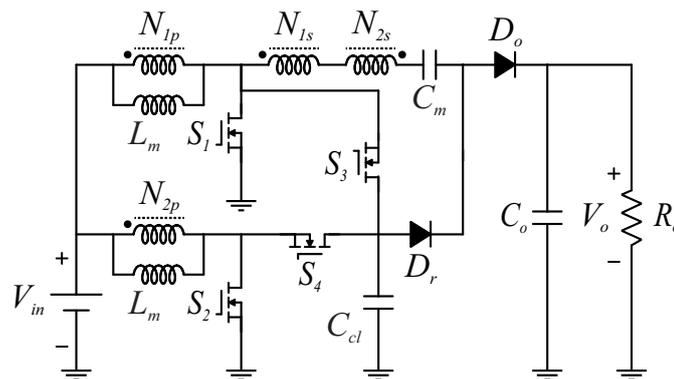
- Corrente de entrada com pequena ondulação;
- Alto ganho de tensão com alto grau de liberdade;
- Utiliza dois MOSFETs e três núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{2(N+1)+n}{1-D}$ , em que  $n = \frac{N_{1s}}{N_{1p}} = \frac{N_{2s}}{N_{2p}}$  e  $N = \frac{N_{3s}}{N_{3p}} = \frac{N_{3t}}{N_{3p}}$ .

### 2.3.1.8 Conversor proposto em (Forouzesh et al., 2018)

Diferentemente do conversor apresentado anteriormente, no conversor com entrada intercalada apresentado em (Forouzesh et al., 2018), mostrado na Figura 47, o número de elementos é otimizado por partilhar um único capacitor de grampeamento,  $C_{cl}$  para os dois MOSFETs principais,  $S_1$  e  $S_2$  - como consequência, faz-se necessário apenas um diodo regenerativo  $D_r$ . Ainda, há apenas uma malha de ganho e dois núcleos magnéticos.

Para obter ZVS dos MOSFETs principais, o autor inclui dois MOSFETs auxiliares  $S_3$  e  $S_4$  e força o fechamento dos mesmos no instante em que as correntes circulam através dos seus diodos de roda livre (não representados nos circuitos da Figura 48 por simplicidade).

Figura 47 – Conversor apresentado em (Forouzesh et al., 2018).



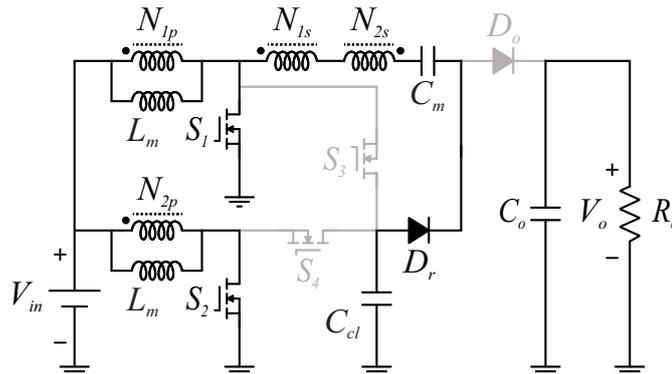
Fonte: Adaptada de (Forouzesh et al., 2018).

Em um período de chaveamento, há catorze etapas de operação. Porém, as etapas de operação mostradas nas Figuras 48a e 48b são suficientes para observar os elementos armazenadores de energia sendo carregados e a malha de ganho contendo os elementos armazenadores de energia dispostos em série juntamente com os enrolamentos de alta tensão dos elementos magnéticos. Mais claramente:

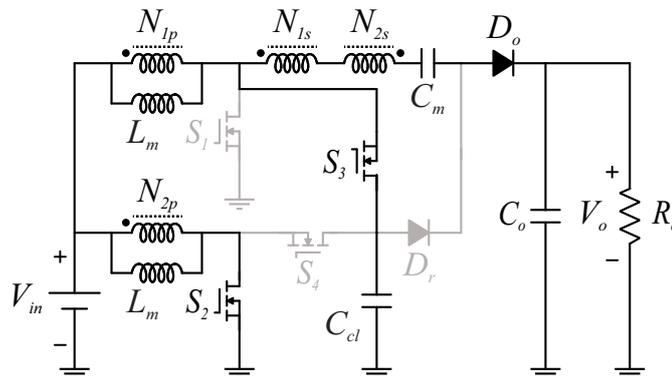
- durante o intervalo em que ambos MOSFETs conduzem, representado na Figura 48a, os indutores acoplados são carregados pela tensão de entrada e a energia armazenada no capacitor de grampeamento,  $C_{cl}$ , é transferida para o capacitor chaveado,  $C_m$ , via diodo regenerativo  $D_r$ ;
- durante o intervalo em que um dos MOSFETs permanece bloqueado e o outro conduz, representado na Figura 48b, o diodo de saída conduz. Neste instante, a tensão sobre o enrolamento primário  $N_{1p}$  é igual a diferença entre as tensões sobre os capacitores de grampeamento (que é igual a tensão de saída do conversor *boost* convencional) e a tensão de entrada. Consequentemente, a tensão sobre  $N_{1s}$  é dada por  $\left(\frac{N_{1s}}{N_{1p}}\right) \frac{D}{1-D} V_{in}$ . A malha de ganho contém o capacitor de grampeamento em série com ambos os enrolamentos dos indutores acoplados e  $C_m$ .

Figura 48 – Estados topológicos do conversor proposto em (Forouzesh *et al.*, 2018).

(a) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (Forouzesh *et al.*, 2018).



(b) Estado correspondente ao intervalo  $[t_5 - t_6]$  em (Forouzesh *et al.*, 2018).



Fonte: Adaptada de (Forouzesh *et al.*, 2018).

Não é difícil perceber que, comparado à topologia *interleaved* apresentada em (Nouri *et al.*, 2019), este conversor possui menor ganho, uma vez que a tensão sobre os enrolamentos secundários contidos na malha de ganho são dadas, para o caso ilustrado

na Figura 48b, por  $V_{N_{1s}} = \frac{N_{1s}}{N_{1p}} \frac{D}{1-D} V_{in}$  e  $V_{N_{2s}} = \frac{N_{2s}}{N_{2p}} V_{in}$ . Em contrapartida, os esforços de tensão sobre os diodos neste conversor são menores.

Embora não há etapas de operação ressonantes, os diodos bloqueiam com corrente nula, caracterizando ZCS. Além disso, suas principais características são:

- Operação com comutação suave (ZVS e ZCS);
- Corrente de entrada com pequena ondulação;
- Alto ganho de tensão com alto grau de liberdade;
- Utiliza quatro MOSFETs e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{2(n+1)}{1-D}$ , em que  $n = \frac{N_{1s}}{N_{1p}} = \frac{N_{2s}}{N_{2p}}$ .

## 2.3.2 Parte II - Análise das etapas de operação relacionadas à comutação dos transistores

### 2.3.2.1 Conversor proposto em (ALAVI et al., 2020)

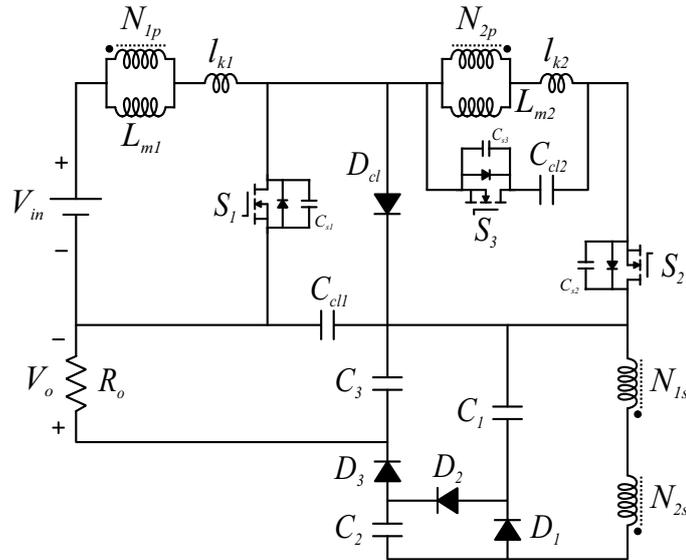
O conversor apresentado em (ALAVI et al., 2020), mostrado na Figura 49, emprega célula multiplicadora de tensão formada por um diodo e um capacitor agrupados em estruturas modulares, o que permite sua expansão. O MOSFET  $S_3$  estabelece tensão nula sobre os MOSFETs  $S_1$  e  $S_2$  durante suas transições de *turn-on*. Além disso, pequenos capacitores cerâmicos, chamados capacitores de *snubbers*, são conectados em paralelo com  $S_1$  e  $S_2$  para garantir tensão nula durante suas transições de *turn-off*. É oportuno mencionar que, conforme estudo apresentado em (ERICKSON, 2010), essa condição é estabelecida pela própria capacitância parasita dreno-fonte do MOSFET quando se emprega um *gate driver* rápido.

Assim, há ZVS durante ambas as transições dos MOSFETs (*Full ZVS*). Essa característica é utilizada pelos autores para enaltecer sua proposta, diferenciando-a das demais.

Em um período de chaveamento, há oito etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 50 são suficientes para observar as características de comutação dos transistores.

- O estado de operação representado na Figura 50a inicia quando os MOSFETs  $S_1$  e  $S_2$  são comandados a bloquear. Os capacitores  $C_{S1}$  e  $C_{S2}$  impedem variações abruptas

Figura 49 – Conversor apresentado em (ALAVI *et al.*, 2020).



Fonte: Adaptada de (ALAVI *et al.*, 2020).

da tensão sobre  $S_1$  e  $S_2$ , de modo que a perda durante a transição de bloqueio dos MOSFETs é muito pequena. Dessa forma, os MOSFETs  $S_1$  e  $S_2$  são bloqueados com ZVS. Esta etapa de operação encerra quando os capacitores  $C_{S1}$  e  $C_{S2}$  são carregados até que  $V_{C_{S1}} = V_{C_{C1}}$  e  $V_{C_{S2}} = V_{C_{C2}}$ .

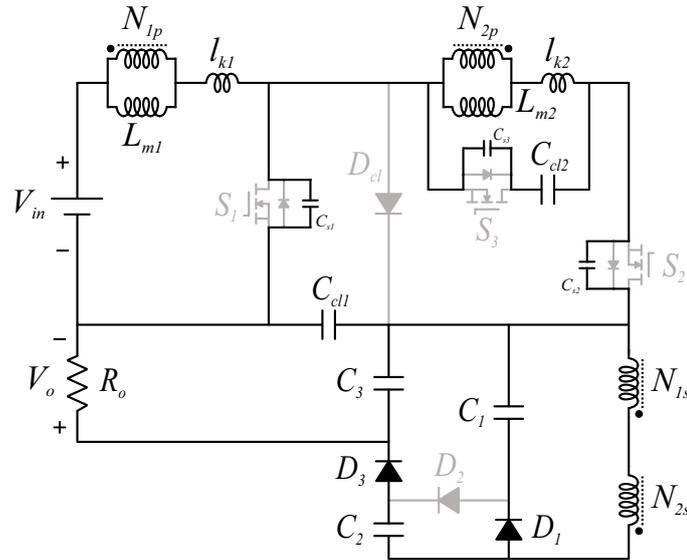
- O estado de operação mostrado na Figura 60b começa no instante  $t_7$ , quando o MOSFET  $S_2$  é comandado a bloquear. Conseqüentemente, a capacitância parasita  $C_{S2}$  é carregada até que a tensão sobre seus terminais alcance o valor correspondente à soma das tensões sobre os capacitores de grampeamento,  $C_{C1}$  e  $C_{C2}$ , ou seja,  $v_{S2} = V_{C_{C1}} + V_{C_{C2}}$ . Simultaneamente, os capacitores de *snubber*,  $C_{S1}$  e  $C_{S2}$ , são descarregados, polarizando diretamente os diodos anti-paralelo de  $S_1$  e  $S_2$ , que começam a conduzir (Circuito equivalente mostrado na Figura 50c). O intervalo de tempo para garantir a carga e descarga simultânea desses capacitores é chamado de tempo morto. Imediatamente após o tempo morto,  $S_1$  e  $S_2$  são comandados a conduzir com tensão nula, caracterizando o ZVS *turn-on*.

Ainda, as perdas por recuperação reversa dos diodos  $D_1$ ,  $D_2$  e  $D_3$  são aliviadas pelas indutâncias de dispersão dos enrolamentos  $N_{1s}$  e  $N_{2s}$ , diferentemente do diodo  $D_c$ , que bloqueia com dissipação de potência. Além dessas características, pode-se pontuar:

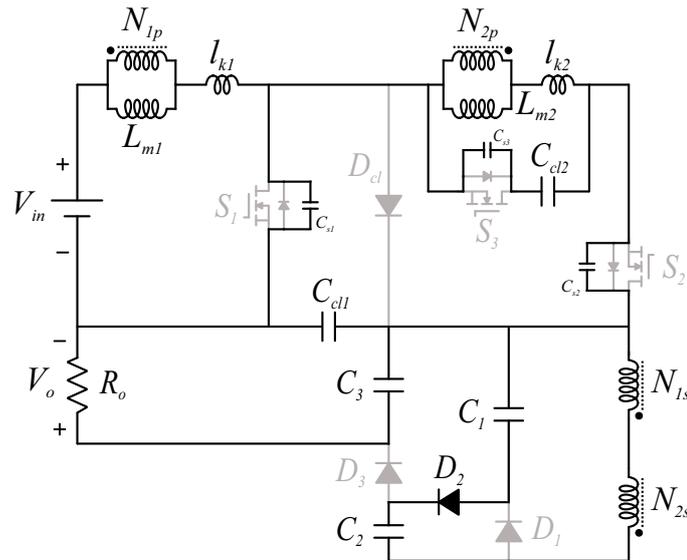
- Corrente de entrada pulsada;
- *Full ZVS*;

Figura 50 – Estados topológicos do conversor proposto em (ALAVI *et al.*, 2020).

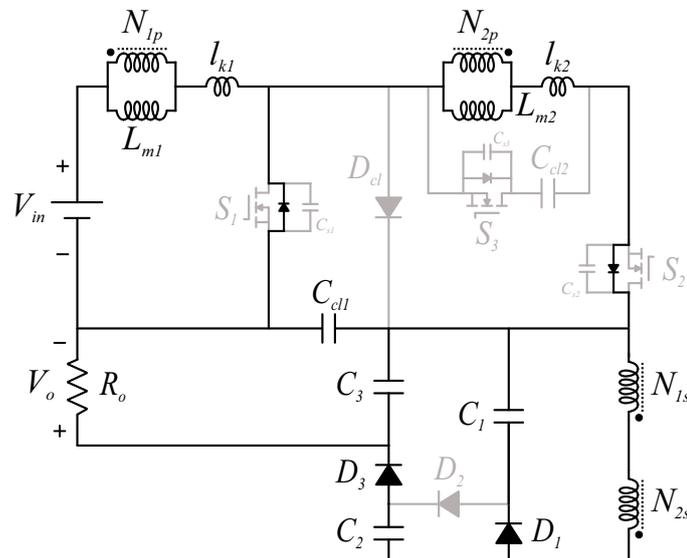
(a) Estado correspondente ao intervalo  $[t_3 - t_4]$  em (ALAVI *et al.*, 2020).



(b) Estado correspondente ao intervalo  $[t_7 - t_8]$  em (ALAVI *et al.*, 2020).



(c) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (ALAVI *et al.*, 2020).



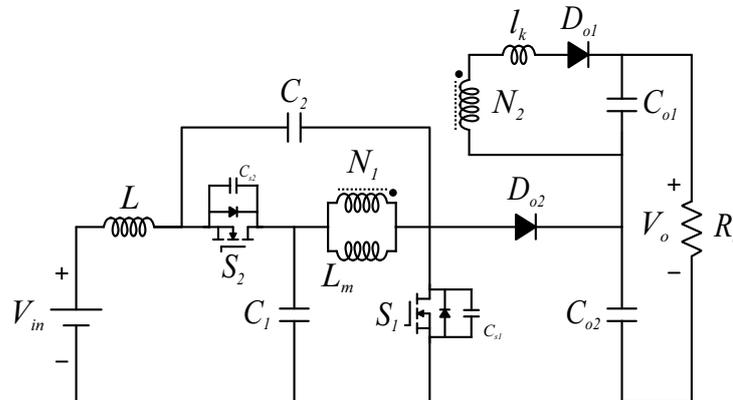
Fonte: Adaptada de (ALAVI *et al.*, 2020).

- Terminais negativos da entrada e saída conectados;
- Utiliza três MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{n(2-D)^2+(1-D)}{(1-D)^2}$ , em que  $n = \frac{N_{1s}}{N_{1p}} = \frac{N_{2s}}{N_{2p}}$ .

### 2.3.2.2 Conversor proposto em (POORALI; ADIB, 2020)

O conversor apresentado em (POORALI; ADIB, 2020), mostrado na Figura 51, emprega rede quase-fonte de impedância para obter corrente de entrada contínua e terra comum, e célula multiplicadora de tensão inserida acima do enrolamento primário - estrutura vertical. Um MOSFET auxiliar estabelece tensão nula sobre o MOSFET  $S_1$  durante sua transição de *turn-on*, e vice-versa. Também, capacitores de *snubbers* são conectados em paralelo com  $S_1$  e  $S_2$  para garantir tensão nula durante suas transições de *turn-off*. Assim, há ZVS durante ambas as transições dos MOSFETs (*Full ZVS*).

Figura 51 – Conversor apresentado em (POORALI; ADIB, 2020).



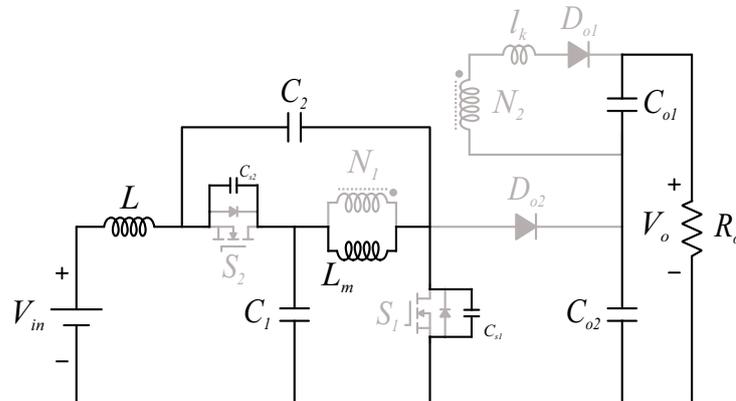
Fonte: Adaptada de (POORALI; ADIB, 2020).

Em um período de chaveamento, há sete etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 50 são suficientes para observar as características de comutação dos transistores.

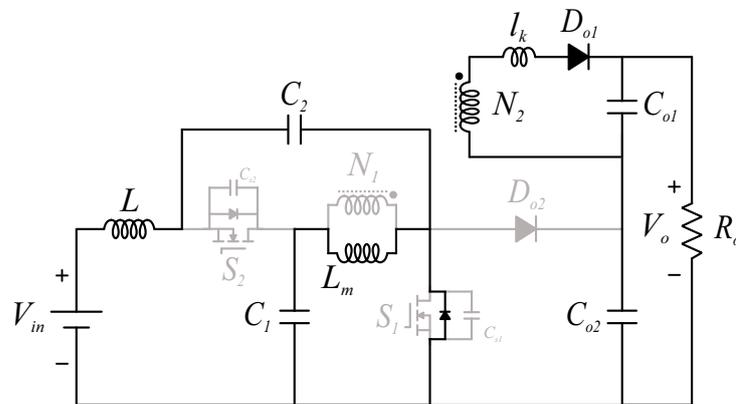
- O estado de operação representado na Figura 52a inicia quando o MOSFET  $S_2$  é comandado a bloquear. O capacitor  $C_{S2}$  impede variações abruptas da tensão sobre  $S_2$ , de modo que a perda durante a transição de bloqueio de  $S_2$  é muito pequena. Dessa forma, o MOSFET  $S_2$  é bloqueado com tensão nula. Esta etapa de operação encerra quando os capacitores  $C_{S1}$  e  $C_{S2}$  são, respectivamente, descarregado

Figura 52 – Estados topológicos do conversor proposto em (POORALI; ADIB, 2020).

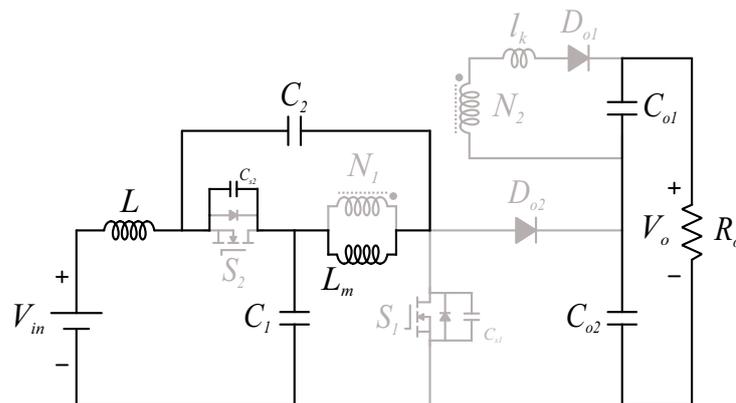
(a) Estado topológico ao intervalo  $[t_0 - t_1]$  em (POORALI; ADIB, 2020).



(b) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (POORALI; ADIB, 2020).



(c) Estado correspondente ao intervalo  $[t_4 - t_5]$  em (POORALI; ADIB, 2020).



Fonte: Adaptada de (POORALI; ADIB, 2020).

e carregado. Eventos similares ocorrem durante a transição de bloqueio de  $S_1$  - etapa 4 em (POORALI; ADIB, 2020).

- O estado de operação mostrado na Figura 52b começa no instante  $t_1$ , quando o diodo anti-paralelo de  $S_1$  começa a conduzir. Imediatamente após o tempo morto,  $S_1$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on* de  $S_1$ . Há ressonância na célula multiplicadora de ganho, o que garante o ZCS de  $D_{o1}$ .

- O estado de operação mostrado na Figura 52c inicia no instante  $t_4$ , quando o diodo anti-paralelo de  $S_2$  começa a conduzir. Imediatamente após o tempo morto,  $S_2$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on* de  $S_2$ .

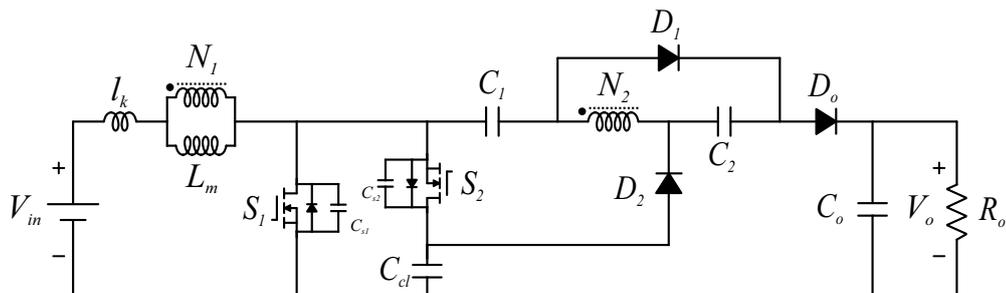
De forma resumida, pode-se pontuar as principais características deste conversor:

- Corrente de entrada com pequena ondulação;
- *Full ZVS*;
- ZCS dos diodos;
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFETs e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{1+n(1+D)}{1-2D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.2.3 Conversor proposto em (HE et al., 2018)

O conversor apresentado em (HE et al., 2018), mostrado na Figura 53, emprega célula multiplicadora de tensão formada por dois diodos e dois capacitores chaveados. Um MOSFET auxiliar estabelece tensão nula sobre os MOSFETs  $S_1$  e  $S_2$  durante suas transições de *turn-on*. Diferentemente dos conversores apresentados em (ALAVI et al., 2020; POORALI; ADIB, 2020), a condição de tensão nula durante as transições de *turn-off* de  $S_1$  e  $S_2$  é estabelecida pelos próprios capacitores parasitas dos MOSFETs, ou seja, sem a conexão de capacitores *snubbers* em paralelo com  $S_1$  e  $S_2$ . Assim, há ZVS durante ambas as transições dos MOSFETs (*Full ZVS*). Essa característica é utilizada pelos autores para enaltecer sua proposta, diferenciando-a das demais.

Figura 53 – Conversor apresentado em (HE et al., 2018).

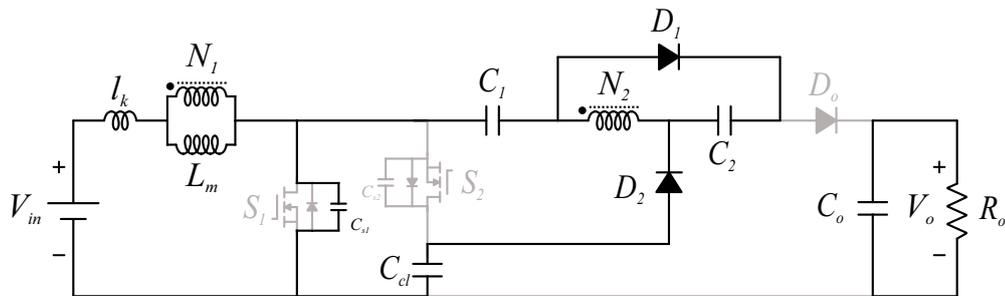


Fonte: Adaptada de (HE et al., 2018).

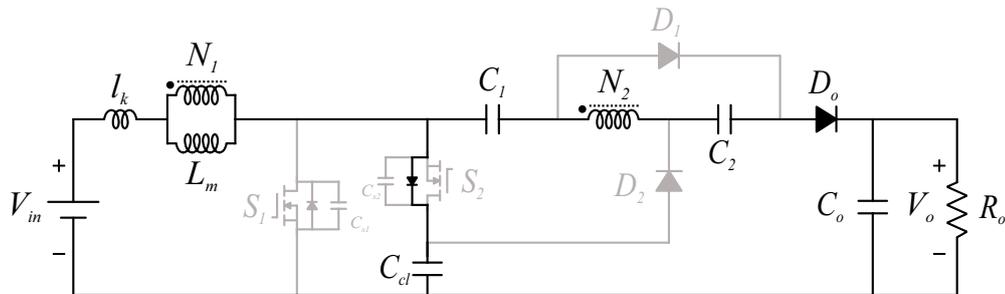
Em um período de chaveamento, há oito etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 54 são suficientes para observar as características de comutação dos transistores.

Figura 54 – Estados topológicos do conversor proposto em (HE *et al.*, 2018).

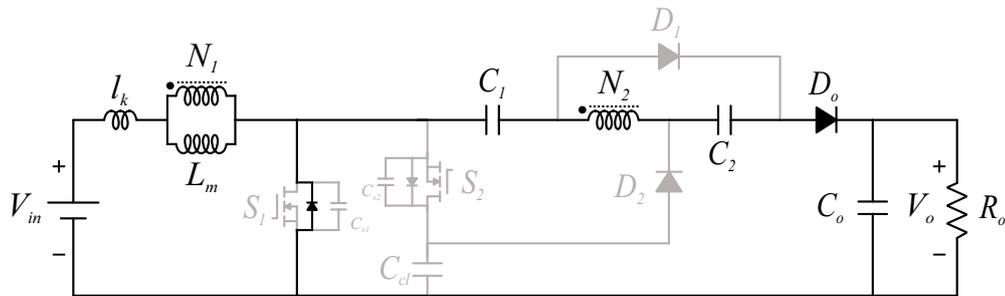
(a) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (HE *et al.*, 2018).



(b) Estado correspondente ao intervalo  $[t_3 - t_4]$  em (HE *et al.*, 2018).



(c) Estado correspondente ao intervalo  $[t_6 - t_7]$  em (HE *et al.*, 2018).



Fonte: Adaptada de (HE *et al.*, 2018).

- O estado de operação representado na Figura 54a inicia quando o MOSFET  $S_1$  é comandado a bloquear. A capacitância parasita  $C_{S1}$  impede variações abruptas da tensão sobre  $S_1$ , de modo que a perda durante a transição de bloqueio de  $S_1$  é muito pequena. Dessa forma, os MOSFETs  $S_1$  é bloqueado com ZVS. Esta etapa de operação encerra quando a tensão sobre  $S_1$  se iguala a tensão sobre o capacitor de grampeamento,  $C_c$ .

- Durante o estado de operação mostrado na Figura 52b, o diodo anti-paralelo de  $S_2$  conduz. Imediatamente após o tempo morto,  $S_2$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on* de  $S_2$ .
- O estado de operação mostrado na Figura 52c começa no instante  $t_6$ , quando o diodo anti-paralelo de  $S_1$  começa a conduzir. Imediatamente após o tempo morto,  $S_1$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on* de  $S_1$ .

Há uma malha ressonante formada por  $l_k$  e  $C_c$ , o que garante os ZCSs dos diodos  $D_{f1}$  e  $D_{f2}$ . A perda por recuperação reversa do diodo  $D_o$  é aliviada pelas indutâncias de dispersão dos enrolamentos do indutor acoplado. De forma resumida, pode-se pontuar as principais características deste conversor:

- Corrente de entrada pulsada;
- *Full* ZVS;
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2(n+1)-nD}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

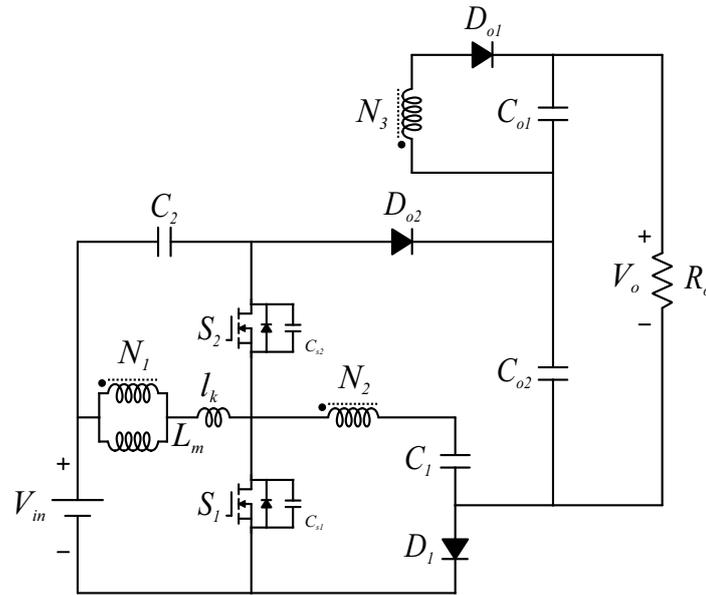
#### 2.3.2.4 Conversor proposto em (ZHANG *et al.*, 2020)

O conversor apresentado em (ZHANG *et al.*, 2020), mostrado na Figura 55, emprega célula multiplicadora de tensão inserida acima do enrolamento primário (estrutura vertical) para obter elevado ganho de tensão. Um MOSFET auxiliar estabelece tensão nula sobre o MOSFET  $S_1$  durante sua transição de *turn-on*, e vice-versa. Porém, não há conexão física entre os terminais de entrada e de saída, inviabilizando sua aplicação como estágio de conversão cc-cc em microinversores fotovoltaicos conectados à rede sem transformador.

Em um período de chaveamento, há nove etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 56 são suficientes para observar as características de comutação dos transistores.

- O estado de operação representado na Figura 56a sucede o comando de bloqueio do MOSFET  $S_1$ . Este evento desvia o fluxo de corrente do canal do MOSFET para a capacitância parasita  $C_{S1}$ , carregando-a até polarizar diretamente o diodo intrínseco

Figura 55 – Conversor apresentado em (ZHANG *et al.*, 2020).



Fonte: Adaptada de (ZHANG *et al.*, 2020).

de  $S_2$ , que passa a conduzir, estabelecendo, assim, tensão nula entre os terminais de dreno e de fonte de  $S_2$ . Imediatamente após o tempo morto,  $S_2$  é comandado a conduzir com tensão nula, caracterizando o *ZVS turn-on* de  $S_2$ .

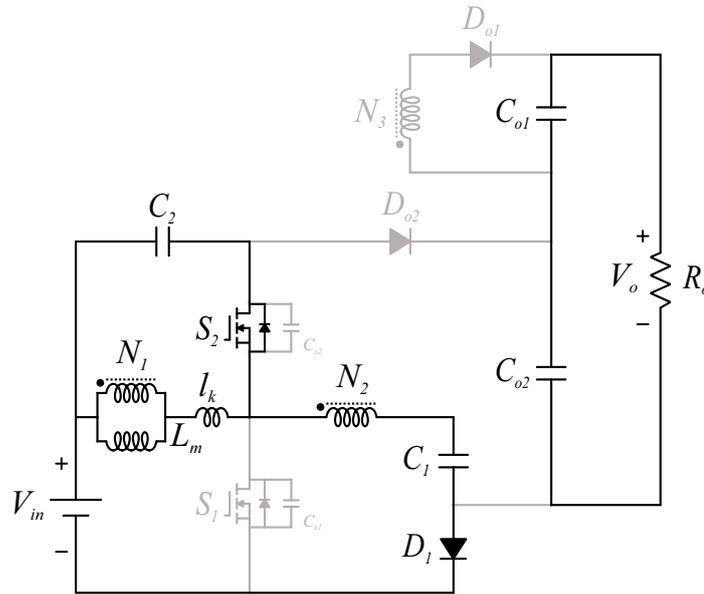
- Eventos similares relacionados ao bloqueio de  $S_2$  sucedem o estado de operação mostrado na Figura 56b, estabelecendo tensão nula sobre os terminais de dreno e de fonte de  $S_1$  antes que  $S_1$  seja comandado a conduzir.

Neste conversor, as perdas por recuperação reversa dos diodos é aliviada pela indutância de dispersão dos enrolamentos do indutor acoplado. Além dessas características, pode-se pontuar:

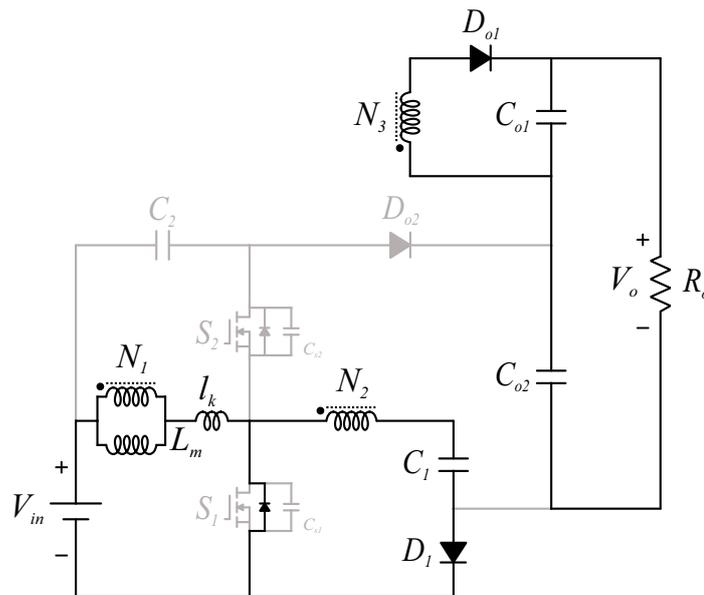
- Corrente de entrada pulsada;
- *ZVS turn-on*;
- Saída flutuante;
- Utiliza dois MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2+n+Dm}{1-D}$ , em que  $n = \frac{N_2}{N_1}$  e  $m = \frac{N_3}{N_1}$ .

Figura 56 – Estados topológicos do conversor proposto em (ZHANG *et al.*, 2020).

(a) Estado correspondente ao intervalo  $[t_2 - t_3]$  em (ZHANG *et al.*, 2020).



(b) Estado correspondente ao intervalo  $[t_7 - t_8]$  em (ZHANG *et al.*, 2020).



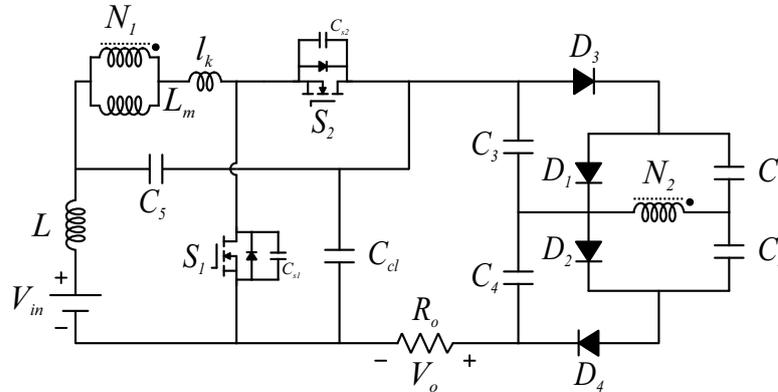
Fonte: Adaptada de (ZHANG *et al.*, 2020).

### 2.3.2.5 Conversor proposto em (MOHSENI *et al.*, 2022)

O conversor apresentado em (MOHSENI *et al.*, 2022), mostrado na Figura 57, emprega um circuito auxiliar, formado pelo: capacitor  $C_{S_2}$ , MOSFET auxiliar,  $S_2$ , e enrolamento primário do indutor acoplado,  $N_1$ . A corrente pulsada do indutor acoplado é fornecida pelo capacitor  $C_{S_2}$ , de modo que a corrente de entrada é praticamente constante. O MOSFET

auxiliar estabelece tensão nula sobre o MOSFET  $S_1$  durante sua transição de *turn-on*, e vice-versa.

Figura 57 – Conversor apresentado em (MOHSENI *et al.*, 2022).



Fonte: Adaptada de (MOHSENI *et al.*, 2022).

Para obter elevado ganho de tensão, os autores inserem unidades de células multiplicadoras de tensão (na Figura 58, tem-se duas unidades), compostas por diodos e capacitores, de modo que a tensão sobre os capacitores mais externos ( $C_3$  e  $C_4$ ) equivale à soma das tensões sobre os capacitores mais internos ( $C_1$  e  $C_2$ ), ou seja,  $V_{C_4} = V_{C_3} = V_{C_1} + V_{C_2}$ .

Em um período de chaveamento, há oito etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 58 são suficientes para observar as características de comutação dos transistores.

No estado de operação representado na Figura 58a, pode-se observar que o diodo de corpo de  $S_2$  conduz, estabelecendo, assim, tensão nula entre os terminais de dreno e de fonte de  $S_2$ . Imediatamente após o tempo morto,  $S_2$  é comandado a conduzir com tensão nula.

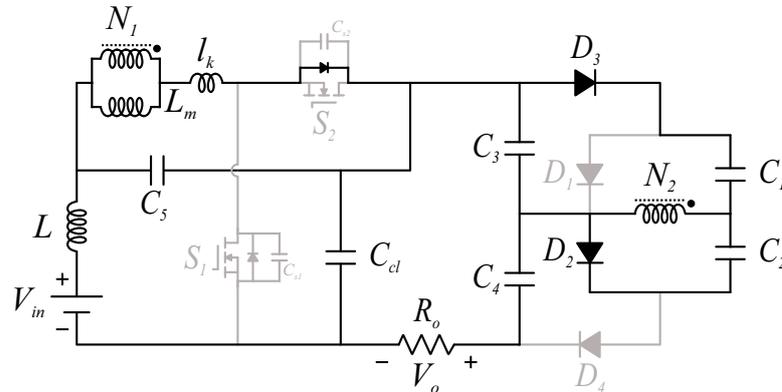
Eventos similares que antecedem o instante em que  $S_1$  é comandado a conduzir ocorrem na etapa de operação mostrada na Figura 58b.

Vale destacar que, neste conversor, há etapas de operação ressonantes, que estabelecem a condição de ZCS aos diodos. Também, embora não explorado pelos autores, pode-se projetar o conversor para que os MOSFETs sejam comandados a bloquear no instante em que o valor da corrente que circula através dos mesmos é mínimo, ou seja, QR *turn-off*. Além dessas características, pode-se pontuar:

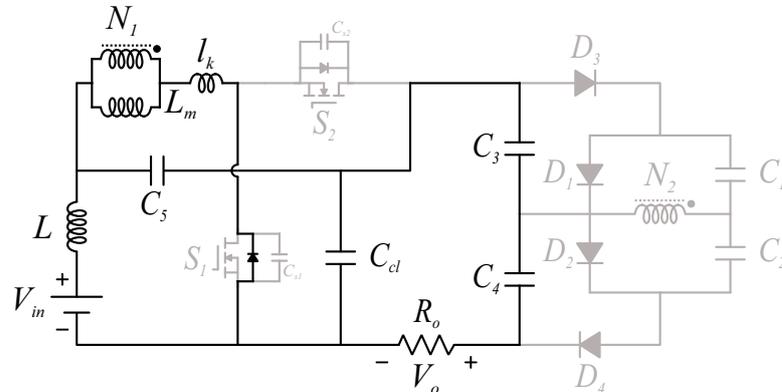
- Corrente de entrada praticamente constante;
- ZVS *turn-on*;

Figura 58 – Estados topológicos do conversor proposto em (MOHSENI *et al.*, 2022).

(a) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (MOHSENI *et al.*, 2022).



(b) Estado correspondente ao intervalo  $[t_5 - t_6]$  em (MOHSENI *et al.*, 2022).



Fonte: Adaptada de (MOHSENI *et al.*, 2022).

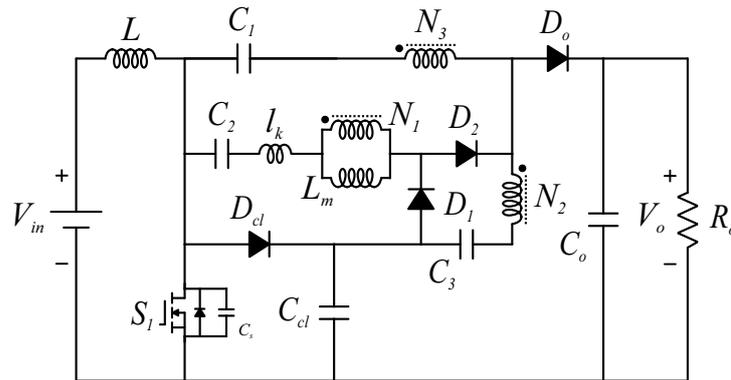
- ZCS dos diodos;
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFETs e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{2n+1}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.2.6 Conversor proposto em (HASANPOUR *et al.*, 2021)

O conversor apresentado em (HASANPOUR *et al.*, 2021), mostrado na Figura 59, emprega célula multiplicadora de tensão combinada com um indutor acoplado de três enrolamentos para obter elevado ganho de tensão. Diferentemente dos conversores anteriormente apresentados nesta parte deste capítulo, o circuito de grampeamento é passivo, ou seja, formado por um diodo e um capacitor.

O MOSFET é comandado a conduzir sob a condição de corrente nula, ZCS *turn-on*. Também, devido à ressonância formada pela malha contendo a indutância de dispersão e

Figura 59 – Conversor apresentado em (HASANPOUR *et al.*, 2021).



Fonte: Adaptada de (HASANPOUR *et al.*, 2021).

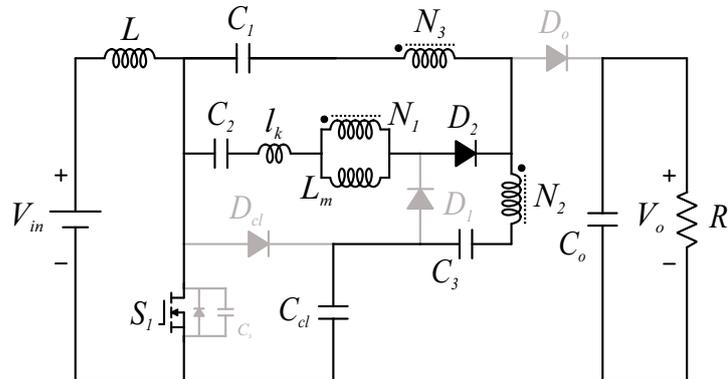
um pequeno capacitor adicionado para este propósito, a corrente que circula através do MOSFET decai até atingir seu valor mínimo. Neste instante, o MOSFET é comandado a bloquear, condição chamada de *quasi-resonant*. Essa condição é garantida fazendo com que o intervalo de tempo em que o MOSFET conduz seja igual a metade do período de ressonância. Para enfatizar que o conversor opera com ZCS durante o *turn-on* e QR durante o *turn-off* do MOSFET, os autores utilizam a expressão *full soft-switching* no título do seu trabalho, mesmo que, conforme estudo apresentado em (ERICKSON, 2010), ZCS pouco contribua para melhorar a eficiência dos conversores que empregam MOSFETs.

Em um período de chaveamento, há seis etapas de operação distintas, porém, os estados topológicos mostrados nas Figuras 60 são suficientes para observar as características de comutação dos transistores.

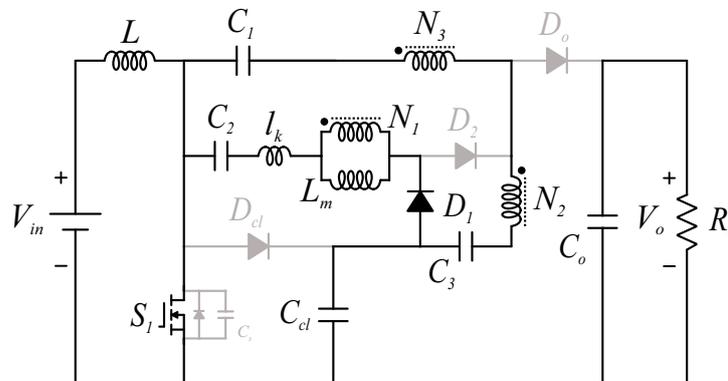
- O estado de operação representado na Figura 50a começa no instante  $t_0$ , quando o MOSFET é comandado a conduzir. Antes deste instante, não há circulação de corrente através do diodo  $D_c$ , o que significa que não há picos de corrente induzidos pela recuperação reversa de  $D_c$  fluindo através do canal do MOSFET quando ele é comandado a conduzir (ERICKSON, 2010). Também, a indutância de dispersão do indutor acoplado limita a taxa de variação da corrente em  $S$ , o que diminui as perdas durante a transição de *turn-on*.
- O estado de operação representado na Figura 60b começa quando a corrente que circula através do diodo  $D_1$  decai, naturalmente e de forma senoidal, a zero, e termina quando a corrente que circula através de  $D_o$ , também ressonante, decai a zero. Neste instante, em  $t_3$ , o valor da corrente que circula através do MOSFET é mínimo.

Figura 60 – Estados topológicos do conversor proposto em (HASANPOUR *et al.*, 2021).

(a) Estado correspondente ao intervalo  $[t_0 - t_1]$  em (HASANPOUR *et al.*, 2021).



(b) Estado correspondente ao intervalo  $[t_2 - t_3]$  em (HASANPOUR *et al.*, 2021).



Fonte: Adaptada de (HASANPOUR *et al.*, 2021).

Então, se comandado a bloquear sob esta condição, a perda por comutação durante o *turn-off* do MOSFET é a menor possível.

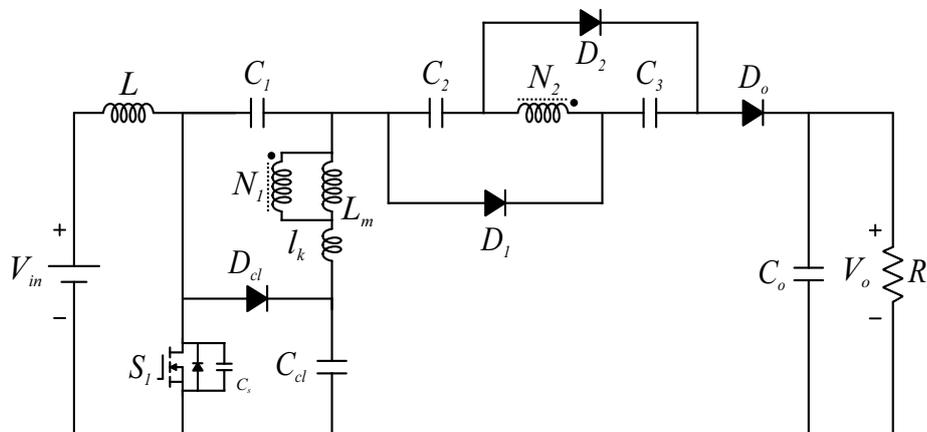
Pelos argumentos acima, pode-se concluir, também, que há ZCS dos diodos  $D_o$  e  $D_1$ . A perda por recuperação reversa do diodo  $D_2$  é aliviada pela indutância de dispersão dos enrolamentos do indutor acoplado. Além dessas características, pode-se pontuar:

- Corrente de entrada com pequena ondulação;
- ZCS *turn-on* e QR *turn-off*;
- Terminais negativos da entrada e saída conectados;
- Utiliza um MOSFET e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{1+2m-n}{(m-n)(1-D)}$ , em que  $n = \frac{N_2}{N_1}$  e  $m = \frac{N_3}{N_1}$ .

### 2.3.2.7 Conversor proposto em (HASANPOUR *et al.*, 2019)

O conversor baseado no SEPIC apresentado em (HASANPOUR *et al.*, 2019), mostrado na Figura 61, emprega um retificador multiplicador de tensão combinado com indutor acoplado para obter elevado ganho de tensão e, conseqüentemente, reduzir o valor da corrente que circula através do transistor - nível elevado de corrente no transistor é a principal desvantagem dos conversores baseados no SEPIC. Também, o circuito de grampeamento é passivo.

Figura 61 – Conversor apresentado em (HASANPOUR *et al.*, 2019).



Fonte: Adaptada de (HASANPOUR *et al.*, 2019).

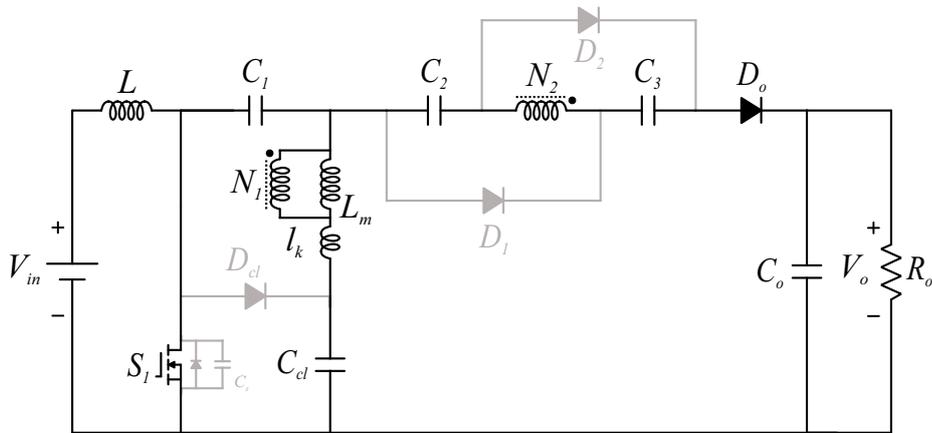
O MOSFET é comandado a conduzir sob a condição de corrente nula, *ZCS turn-on*. Devido à ressonância formada pela malha contendo a indutância de dispersão e os capacitores  $C_1$  e  $C_c$ , a forma de onda da corrente que flui através dos diodos da unidade retificadora e do MOSFET é senoidal. Assim, pode-se projetar o conversor de modo que o MOSFET seja comandado a bloquear no instante em que a corrente que circula através do mesmo alcança o seu valor mínimo, ou seja, com operação *quasi-resonant*.

Em um período de chaveamento, há cinco etapas de operação distintas, porém, os estados topológicos mostrados na Figura 62 são suficientes para observar as características de comutação dos transistores.

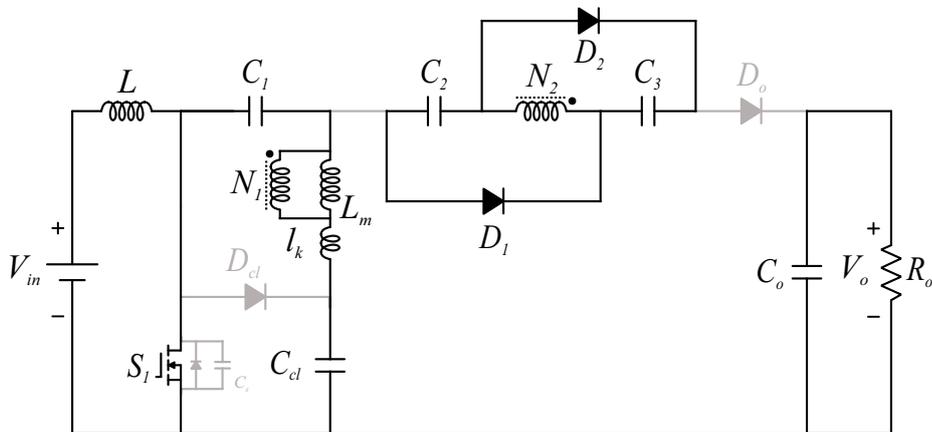
- O estado de operação representado na Figura 62a começa no instante  $t_0$ , quando o MOSFET é comandado a conduzir, pelos mesmos argumentos expostos em (HASANPOUR *et al.*, 2021), com corrente nula.
- Durante o estado de operação representado na Figura 62b, há ressonância formada pela malha contendo o enrolamento primário do indutor acoplado. A corrente

Figura 62 – Estados topológicos do conversor proposto em (HASANPOUR *et al.*, 2019).

(a) Estado correspondente ao intervalo  $[t_0 - t_1]$  em (HASANPOUR *et al.*, 2019).



(b) Estado correspondente ao intervalo  $[t_1 - t_2]$  em (HASANPOUR *et al.*, 2021).



Fonte: Adaptada de (HASANPOUR *et al.*, 2019).

ressonante que circula por essa malha é então induzida no enrolamento secundário, fluindo através dos diodos do retificador. Este estado de operação termina quando as correntes que circulam através de  $D_2$  e  $D_3$  decaem, naturalmente e de forma senoidal, a zero. Neste instante, em  $t_2$ , o valor da corrente que circula através do MOSFET é mínimo. Então, se comandado a bloquear sob esta condição, a perda por comutação durante o *turn-off* do MOSFET é a menor possível.

Pelos argumentos acima, pode-se concluir, também, que há ZCS dos diodos  $D_1$ ,  $D_2$  e  $D_c$ . A perda por recuperação reversa do diodo  $D_o$  é aliviada pela indutância de dispersão dos enrolamentos do indutor acoplado. Além dessas características, pode-se pontuar:

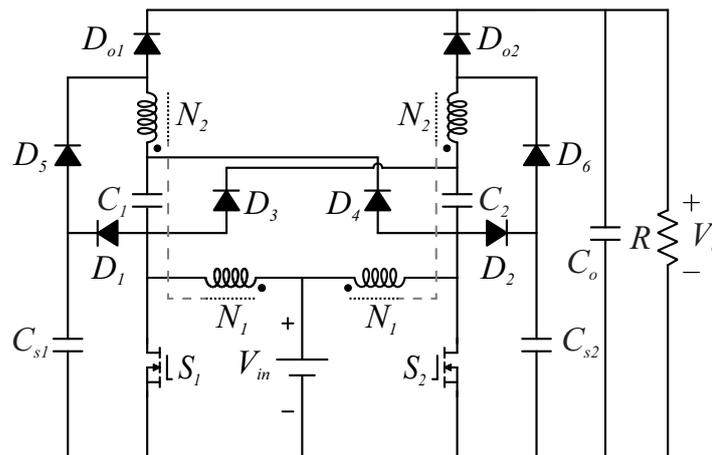
- Corrente de entrada com pequena ondulação;
- ZCS *turn-on* e QR *turn-off*;
- Terminais negativos da entrada e saída conectados;

- Utiliza um MOSFET e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{1+(n+1)D}{1-D} + 2n$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.2.8 Conversor proposto em (Meier et al., 2018)

No conversor cc-cc de alto ganho com entrada intercalada apresentado em (Meier et al., 2018), mostrado na Figura 63, as transições do estado de bloqueio para o estado de condução dos MOSFETs ocorrem sob corrente nula. Entretanto, como já mencionado, em conversores que empregam MOSFETs, ZCS *turn-on* pouco contribui para reduzir as perdas por chaveamento. Para garantir o ZVS durante a transição *turn-off* dos MOSFETs, são adicionados os capacitores  $C_{S1}$  e  $C_{S2}$ , e os diodos  $D_1$  e  $D_2$ .

Figura 63 – Conversor apresentado em (Meier et al., 2018).



Fonte: Adaptada de (Meier et al., 2018).

Deve ser pontuado que a topologia deste conversor é semelhante à do conversor mostrado na Figura 45, exceto por não empregar autotransformador, o que resulta em menor ganho de tensão. Mais especificamente, como mostrado na Figura 63, os dois submódulos são conectados através dos diodos  $D_3$  e  $D_4$ , enquanto que no conversor apresentado em (Nouri et al., 2019) os dois submódulos são conectados através do enrolamento primário do autotransformador, e os enrolamentos secundário e terciário são inseridos na VMC de cada submódulo.

Dentre as características deste conversor, pode-se pontuar:

- Corrente de entrada com pequena ondulação;
- ZCS *turn-on* e ZVS *turn-off*;

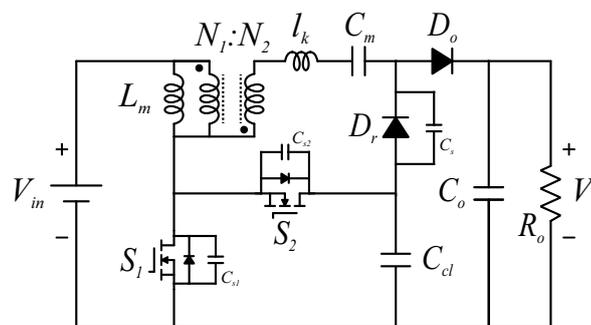
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFET e dois núcleos magnéticos;
- Ganho de tensão computado por  $G = \frac{2+nD}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.3 Parte III - Análise integral das características operacionais e topológicas

#### 2.3.3.1 Conversor proposto em (Gu et al., 2015)

O conversor baseado em indutor acoplado apresentado em (Gu et al., 2015), mostrado na Figura 64, é derivado do conversor *flyback*: 1 - deslocando o circuito de grameamento ativo; 2 - e adicionando o capacitor chaveado,  $C_m$ , e o diodo regenerativo,  $D_r$ . O componente magnético de dois enrolamentos,  $N_1$  e  $N_2$ , opera como indutor acoplado e como transformador, o que otimiza a sua utilização. Também, a corrente de magnetização é bidirecional, de modo que o seu valor médio pode ser propositalmente reduzido para permitir projetos com pequena indutância de magnetização. Consequentemente, o número de espiras dos enrolamentos é reduzido, o que implica em menores perdas por condução. Pelo mesmo motivo, pode-se utilizar núcleo magnético com pequenas dimensões.

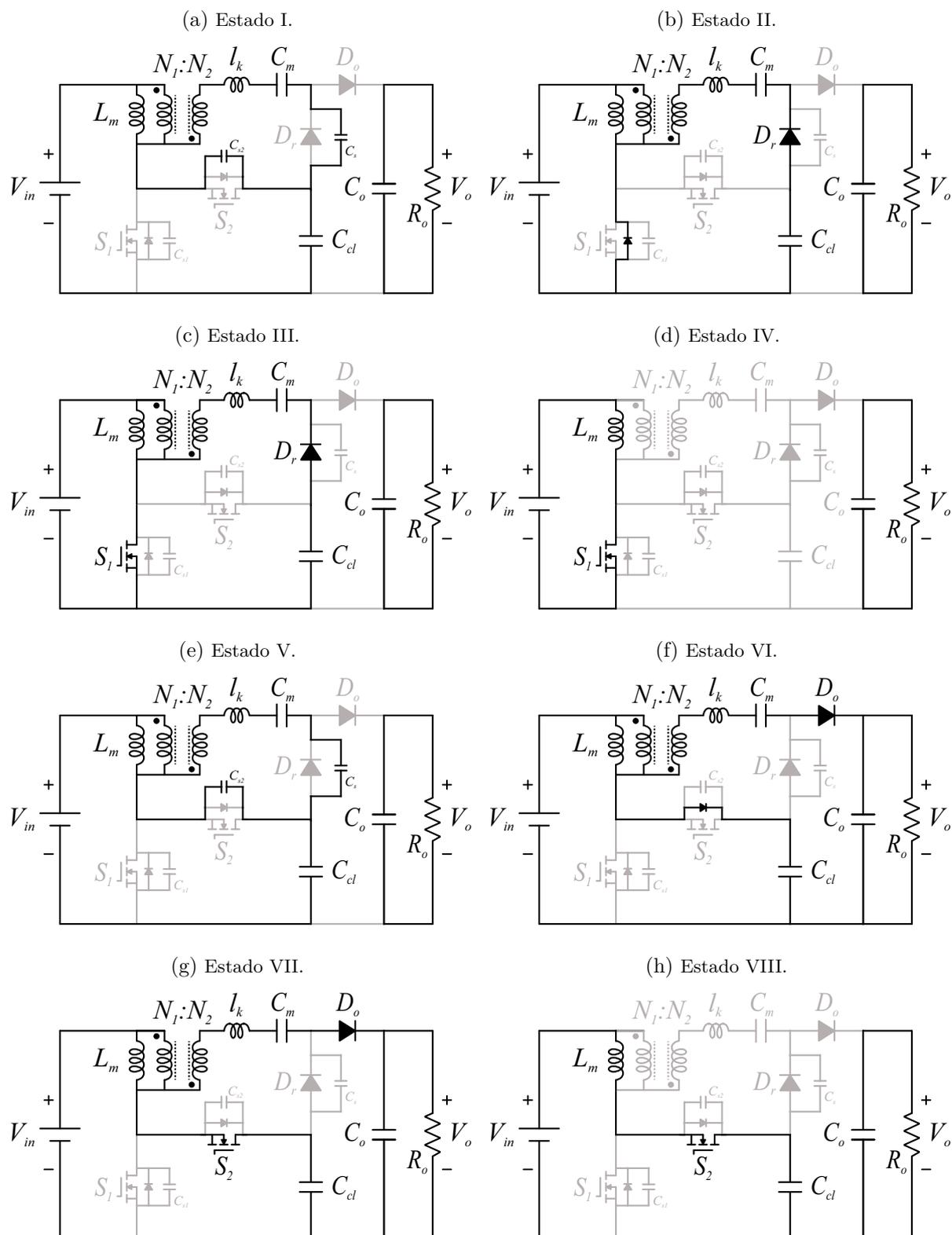
Figura 64 – Conversor apresentado em (Gu et al., 2015).



Fonte: Adaptada de (Gu et al., 2015).

Os sinais de comando de  $S_1$  e  $S_2$  são complementares. Entre eles, é adicionado um pequeno intervalo de tempo, chamado tempo morto, para garantir carga e descarga simultâneas das capacitâncias parasitas dos MOSFETs. Essa é umas das condições necessárias para que os MOSFETs sejam comandados a conduzir com tensão nula.

Em um período de chaveamento, há oito etapas de operação distintas. Os correspondentes estados topológicos estão mostrados na Figura 65 e descritos a seguir:

Figura 65 – Estados topológicos do conversor proposto em (Gu *et al.*, 2015).Fonte: Adaptada de (Gu *et al.*, 2015).

- O Estado I começa quando o MOSFET  $S_2$  é comandado a bloquear. Consequentemente, a capacitância parasita de  $S_2$ ,  $C_{S_2}$ , é carregada até que a tensão sobre seus terminais alcance o valor da tensão sobre o capacitor de grampeamento, ou seja,  $v_{S_2} = V_{C_{cl}} = \frac{V_{in}}{1-D}$ . Simultaneamente, a capacitância parasita de  $S_1$ ,  $C_{S_1}$ , é descarregada, polarizando diretamente o diodo anti-paralelo de  $S_1$ . O circuito equivalente do Estado I está mostrado na Figura 65a.
- O Estado II começa quando o diodo anti-paralelo de  $S_1$  conduz, impondo tensão nula sobre  $S_1$ . A tensão no enrolamento secundário ( $\frac{N_2}{N_1}V_{in}$ ) e a tensão sobre o capacitor  $C_c$  carregam o capacitor  $C_m$  de forma ressonante através do tanque pelo enrolamento secundário e indutância de dispersão do transformador híbrido,  $D_r$ ,  $C_m$ ,  $C_c$  e o diodo de corpo de  $S_1$ . Este estado de operação termina imediatamente após o tempo morto, quando  $S_1$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on*. O circuito equivalente do Estado II está mostrado na Figura 65b.
- Durante o Estado III, a indutância de magnetização é carregada pela fonte de tensão de entrada. A energia armazenada no capacitor  $C_{cl}$  é transferida para o capacitor chaveado,  $C_m$ , via diodo regenerativo,  $D_r$ . A tensão sobre o capacitor  $C_m$  é igual a soma das tensões sobre o capacitor  $C_{cl}$  ( $V_{C_{cl}} = \frac{V_{in}}{1-D}$ ) e sobre os enrolamentos  $N_1$  e  $N_2$  ( $V_{N_1} = V_{in}$  e  $V_{N_2} = \frac{N_2}{N_1}V_{in}$ ). Há ressonância na malha que contém  $C_m$ ,  $D_r$  e  $l_k$ . Este estado de operação termina quando a corrente no diodo regenerativo decai, naturalmente, a zero, instante em que a corrente no enrolamento primário se iguala a corrente de magnetização. O circuito equivalente do Estado III está mostrado na Figura 65c.
- Durante o Estado IV, a indutância de magnetização é carregada pela fonte de tensão de entrada. Não há circulação de corrente através do enrolamento secundário. O circuito equivalente do Estado IV está mostrado na Figura 65d.
- O Estado V começa quando o MOSFET  $S_1$  é comandado a bloquear. Consequentemente, a capacitância parasita de  $S_1$ ,  $C_{S_1}$ , é carregada até que a tensão sobre seus terminais alcance o valor da tensão sobre o capacitor de grampeamento, ou seja,  $v_{S_1} = V_{C_{cl}} = \frac{V_{in}}{1-D}$ . Simultaneamente, a capacitância parasita de  $S_2$ ,  $C_{S_2}$ , é descarregada, polarizando diretamente o diodo anti-paralelo de  $S_2$ . O circuito equivalente do Estado V está mostrado na Figura 65e.
- O Estado VI começa quando o diodo anti-paralelo de  $S_2$  conduz, impondo tensão nula sobre  $S_2$ . A tensão no enrolamento secundário polariza diretamente o diodo de

saída, que começa a conduzir. Este estado de operação termina imediatamente após o tempo morto, quando  $S_2$  é comandado a conduzir com tensão nula, caracterizando o ZVS *turn-on*. O circuito equivalente do Estado VI está mostrado na Figura 65f.

- Durante o Estado VII, o diodo de saída conduz. A tensão sobre o enrolamento primário  $N_1$  é igual a  $-\frac{D}{1-D}V_{in}$ . Consequentemente, a tensão sobre  $N_2$  é dada por  $\frac{N_2}{N_1}\frac{D}{1-D}V_{in}$ . A malha de ganho contém, associados em série, a fonte de tensão de entrada, os dois enrolamentos do magnético e o capacitor chaveado. Há ressonância na malha formada por  $D_o$ ,  $C_m$ ,  $C_c$ ,  $C_o$  e  $l_k$ . Este estado de operação termina quando a corrente no diodo  $D_o$  decai, naturalmente, a zero, instante em que a corrente no enrolamento primário se iguala a corrente de magnetização. O circuito equivalente do Estado VII está mostrado na Figura 65g.
- Durante o Estado VIII, a corrente de magnetização é negativa, satisfazendo a condição para o ZVS de  $S_1$ . Não há circulação de corrente através do enrolamento secundário. O circuito equivalente do Estado VIII está mostrado na Figura 65h.

De forma sucinta, as principais características deste conversor são:

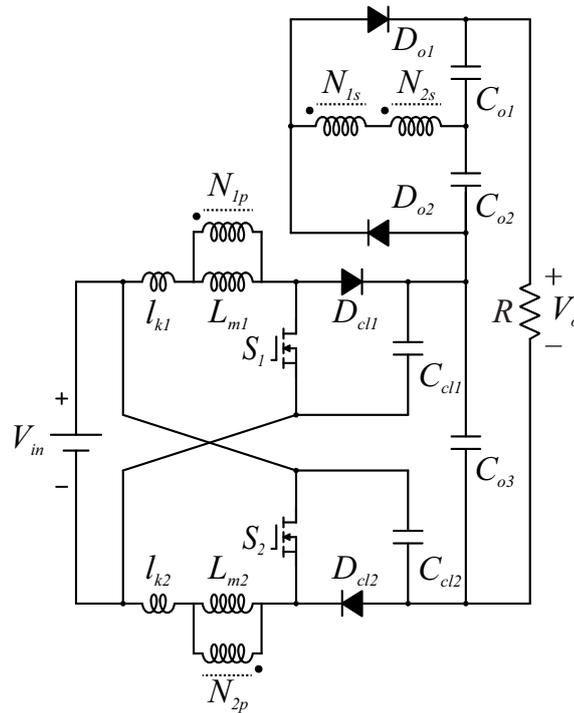
- Operação com comutação suave (ZVS e ZCS);
- Corrente de entrada pulsada;
- Terminais negativos da entrada e saída conectados;
- Utiliza dois MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{2+n}{1-D}$ , em que  $n = \frac{N_2}{N_1}$ .

### 2.3.3.2 Conversor proposto em (BARBOSA et al., 2021)

A topologia do conversor de alto ganho com célula multiplicadora de tensão e operação síncrona apresentado em (BARBOSA et al., 2021), mostrada na Figura 66, é composta por dois MOSFETs, um indutor acoplado com dois enrolamentos primários e dois enrolamentos secundários e dois circuitos de grampeamento passivos. Os enrolamentos primários integram as redes de indutores chaveados e os enrolamentos secundários a célula dobradora de tensão.

Os MOSFETs de ambos os módulos são controlados por sinais síncronos, isto é, com a mesma razão cíclica e sem diferença de fase entre si. Dessa forma, a corrente média

Figura 66 – Conversor apresentado em (BARBOSA *et al.*, 2021).

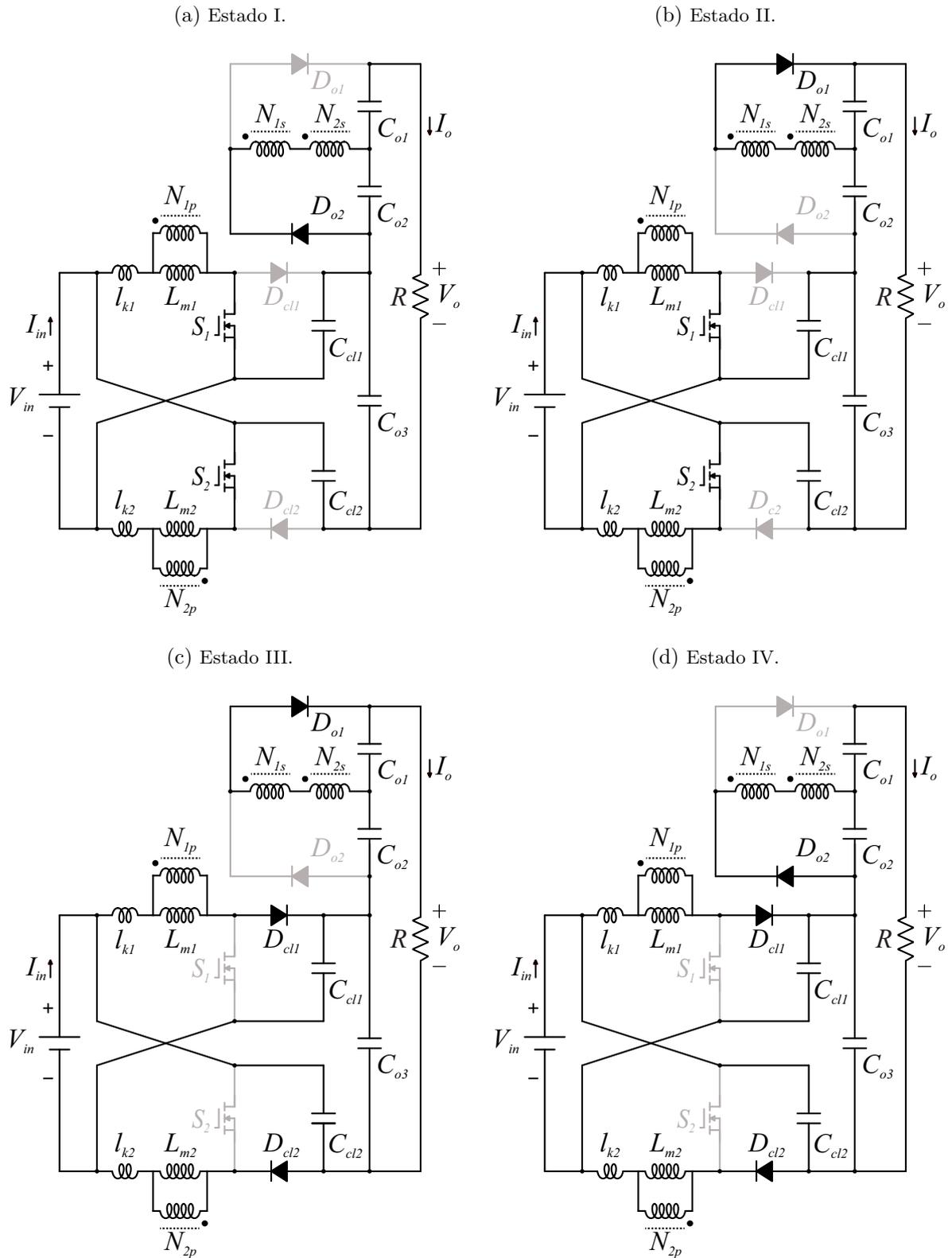


Fonte: Adaptada de (BARBOSA *et al.*, 2021).

de entrada é dividida igualmente entre os MOSFETs, reduzindo as perdas por condução e as perdas por chaveamento.

Em um período de chaveamento, há quatro etapas de operação distintas. Os correspondentes estados topológicos estão mostrados na Figura 67 e descritos a seguir:

- O Estado 1 começa quando os MOSFETs  $S_1$  e  $S_2$  são comandados a conduzir de forma síncrona. As indutâncias de magnetização são carregadas pela fonte de tensão da entrada e o capacitor  $C_{o2}$  é carregado por meio do diodo  $D_{o2}$ . Este estado de operação termina quando a corrente no diodo  $D_{o2}$  decai, naturalmente, a zero, instante em que as correntes nas indutâncias de dispersão se igualam as correntes de magnetização. O circuito equivalente do Estado I está mostrado na Figura 67a.
- Durante o Estado II, os valores das correntes de dispersão são superiores aos das correntes de magnetização de modo que as correntes nos enrolamentos do indutor acoplado mudam de sentido. Isso faz com que a fonte de tensão de entrada carregue as indutâncias de dispersão e magnetização, além do capacitor  $C_{o1}$  através do diodo  $D_{o1}$ . Conseqüentemente, o diodo  $D_{o2}$  é reversamente polarizado. Este estado de operação termina quando  $S_1$  e  $S_2$  são comandados a bloquear. O circuito equivalente do Estado II está mostrado na Figura 67b.

Figura 67 – Estados topológicos do conversor apresentado em (BARBOSA *et al.*, 2021).Fonte: Adaptada de (BARBOSA *et al.*, 2021).

- Durante o Estado III, a energia armazenada nas indutâncias de dispersão é transferida para as indutâncias de magnetização, para o capacitor  $C_{o1}$  através do diodo  $D_{o1}$  e para o capacitor  $C_{o3}$  através dos diodos  $D_{cl1}$  e  $D_{cl2}$ . O diodo  $D_{o2}$  está reversamente polarizado. Este estado de operação termina quando a corrente no diodo  $D_{o1}$  decai, naturalmente, a zero, instante em que as correntes nas indutâncias de dispersão se igualam as correntes de magnetização. O circuito equivalente do Estado III está mostrado na Figura 67c.
- Durante o Estado IV, os valores das correntes de dispersão são inferiores aos das correntes de magnetização de modo que as correntes nos enrolamentos do indutor acoplado mudam de sentido. Isso faz com que a fonte de tensão de entrada carregue as indutâncias de dispersão e de magnetização, além do capacitor  $C_{o1}$  através do diodo  $D_{o1}$ . Consequentemente, o diodo  $D_{o1}$  é reversamente polarizado, e o capacitor  $C_{o2}$  é carregado através do diodo  $D_{o2}$ . Este estado de operação termina quando a corrente que flui através dos diodos  $D_{cl1}$  e  $D_{cl2}$  decai, naturalmente, a zero, instante em que o valor das correntes nas indutâncias de dispersão é igual a zero. O circuito equivalente do Estado IV está mostrado na Figura 67d.

De forma sucinta, as principais características deste conversor são:

- Não há ZVS;
- ZCS dos diodos;
- Corrente de entrada pulsada;
- Saída flutuante;
- Utiliza dois MOSFETs e um núcleo magnético;
- Ganho de tensão computado por  $G = \frac{1+2n+D}{1-D}$ , em que  $n = \frac{N_{1s}}{N_{1p}} = \frac{N_{2s}}{N_{2p}}$ .

## 2.4 SUMÁRIO E COMPARAÇÕES

Os conversores cc-cc abordados neste capítulo e suas principais características construtivas e operacionais estão apresentados na Tabela 4, ordenados em forma crescente em relação à quantidade de dispositivos semicondutores (MOSFETs e Diodos) e então à quantidade de capacitores.

Para propósitos de comparação, foram selecionados os conversores [1], [2], [3] e [4], pertencentes ao grupo que contém quatro semicondutores e três capacitores, Grupo 1; os conversores [6], [7] e [8], pertencentes ao grupo que contém cinco semicondutores e quatro capacitores, Grupo 2; e os conversores [10], [11] e [13], pertencentes ao grupo que contém cinco semicondutores e cinco capacitores, Grupo 3. As relações de espiras nas equações do ganho de tensão e dos esforços de tensão sobre os semicondutores foram definidas de modo que, para conversores com indutor acoplado ou transformador com três enrolamentos,  $n = 3$  e  $m = 1$ , e para conversores com indutor acoplado ou transformador com dois enrolamentos,  $n = 4$ . Os gráficos do ganho de tensão e os esforços de tensão sobre os semicondutores normalizados pela tensão de saída em função do ciclo de trabalho dos conversores do Grupo 1 (cor azul), do Grupo 2 (cor verde) e do Grupo 3 (cor vermelha) estão apresentados na Figura 68.

Da Figura 68a, pode-se pontuar que: 1 - o maior ganho de tensão das topologias de conversores pertencentes ao Grupo 1 é computado por  $\frac{2+n}{1-D}$ ; 2 - o ganho de tensão dos conversores contendo cinco semicondutores e quatro capacitores, e cinco semicondutores e cinco capacitores são distintos e, não necessariamente, as topologias com cinco capacitores apresentam ganho de tensão maior que as topologias contendo quatro capacitores. Esse resultado indica que o grau de liberdade para projetar o ganho de tensão dos conversores é maior quando mais de três capacitores são utilizados; 3 - e o conversor com maior ganho de tensão (conversor [13]) emprega a maior quantidade de capacitor dentre as selecionadas para comparação: cinco capacitores.

Comparando as topologias com maior ganho de tensão de cada grupo, ou seja, os conversores [2] (alternativamente, [3] ou [4]), [7] e [13], observa-se que, quão maior a quantidade de componentes empregados, maior o ganho de tensão.

O ganho estático dos conversores [2], [3] e [4], pertencentes ao Grupo 1, são idênticos, mesmo o conversor [3] contendo um componente magnético adicional. Esse resultado indica que o indutor inserido na entrada do conversor não contribui para aumentar o ganho estático, mas apenas para limitar as ondulações da corrente de entrada a valores desejáveis.

Da forma como as equações estão apresentadas na Tabela 4, está implícito que os esforços de tensão sobre os semicondutores são inversamente proporcionais ao ganho de tensão, que difere para o mesmo valor de ciclo de trabalho. Os gráficos dos esforços de tensão sobre os semicondutores normalizados pela tensão de saída em função do ciclo de trabalho

estão apresentados nas Figuras 68b e 68c, respectivamente. Pode-se observar que, em conformidade com os argumentos acima, os esforços de tensão sobre os semicondutores do conversor [13] são os menores, enquanto que os esforços de tensão sobre os semicondutores do conversor [1] são os maiores.

Dentre os conversores apresentados, apenas os conversores [1] e [14] empregam mecanismos para reduzir perdas por condução: [1] contém um terceiro enrolamento projetado para reduzir a corrente eficaz nos semicondutores, e [14] emprega dois MOSFETs, que operam de forma síncrona para dividir a corrente média de entrada igualmente entre si. Também, apenas os conversores [6] e [14] possuem saída flutuante. Os demais conversores possuem terra comum.

Da Tabela 4, deve ser notado que os conversores com *ZVS turn-on* contém um MOSFET no circuito de grampeamento, enquanto que nos conversores ressonantes sem MOSFET auxiliar, a transição do estado de bloqueio para o estado de condução ocorre no instante em que a corrente no MOSFET é zero (*ZCS turn-on*).

Os conversores ressoanantes podem ser projetados para operar com *quasi-ressonant turn-off*. Entretanto, esse mecanismo de comutação é bastante dependente do ponto de operação. Ainda, os conversores com *ZVS turn-off* contém pequenos capacitores cerâmicos para impedir variações bruscas de tensão sobre o MOSFET. Entretanto, as perdas durante a transição de *turn-off* são desprezíveis quando se utiliza um rápido *gate-driver*. Por essa razão, alguns autores não mencionam esses mecanismos de comutação na descrição dos seus trabalhos.

Tabela 4 – Principais características dos conversores cc-cc apresentados neste trabalho.

Conversor	Ganho de tensão	Max. tensão sobre MOSFET	Max. tensão sobre diodo	# de componentes				Ondulação da corrente de entrada	Comutação dos MOSFETs	Comutação dos diodos	Eficiência medida
				M	D	C	NM				
[1]	$\frac{2+n}{1-D} + m$	$\frac{V_o}{2+n+m(1-D)}$	$\frac{(1+n+m)V_o}{2+n+m(1-D)}$	1	3	3	1	Grande	Forçada	Forçada	97,0 % @ 500 W
[2]	$\frac{2+n}{1-D}$	$\frac{V_o}{2+n}$	$\frac{(1+n)V_o}{2+n}$	2	2	3	1	Grande	Forçada	ZCS	93,5 % @ 200 W
[3]	$\frac{2+n}{1-D}$	$\frac{V_o}{2+n}$	$\frac{(1+n)V_o}{2+n}$	1	3	3	2	Pequena	ZCS <i>turn-on</i> QR <i>turn-off</i>	ZCS	95,6 % @ 500 W
[4]	$\frac{2+n}{1-D}$	$\frac{V_o}{2+n}$	$\frac{(1+n)V_o}{2+n}$	2	2	3	1	Grande	ZVS <i>turn-on</i>	ZCS	97,7 % @ 250 W
[5]	$\frac{1+n(1+D)}{1-2D}$	$\frac{V_o}{1+n(1+D)}$	$\frac{nV_o}{1+n(1+D)}$	2	2	4	2	Pequena	Full ZVS	ZCS	96,0 % @ 100 W
[6]*	$\frac{2+n+Dm}{1-D}$	$\frac{V_o}{2+n+Dm}$	$\frac{(1+n)V_o}{2+n+Dm}$	2	3	4	1	Grande	ZVS <i>turn-on</i>	Forçada	96,0 % @ 100 W
[7]	$\frac{2+n(1+D)}{1-D}$	$\frac{V_o}{2+n(1+D)}$	$\frac{(1+n)V_o}{2+n(1+D)}$	1	4	4	1	Grande	Forçada	ZCS**	94,0 % @ 200 W
[8]	$\frac{2(n+1)-nD}{1-D}$	$\frac{V_o}{2(n+1)-nD}$	$\frac{(1+n)V_o}{2(n+1)-nD}$	2	3	4	1	Grande	Full ZVS	ZCS**	94,4 % @ 500 W
[9]	$\frac{1+2m-n}{(m-n)(1-D)}$	$\frac{V_o}{1+2m-n}$	$\frac{(1+m)V_o}{1+2m-n}$	1	4	5	2	Pequena	ZCS <i>turn-on</i> QR <i>turn-off</i>	ZCS	96,6 % @ 160 W
[10]	$\frac{1+n(1+D)}{1-D}$	$\frac{V_o}{1+n(1+D)}$	$\frac{nV_o}{1+n(1+D)}$	1	4	5	2	Pequena	ZCS <i>turn-on</i>	ZCS	96,4 % @ 200 W
[11]	$\frac{1+(n+1)D}{1-D} + 2n$	$\frac{V_o}{1+D+n(2-D)}$	$\frac{(1+n)V_o}{1+D+n(2-D)}$	1	4	5	2	Pequena	ZCS <i>turn-on</i> QR <i>turn-off</i>	ZCS**	94,5 % @ 180 W
[12]	$\frac{2(n+1)}{1-D}$	$\frac{V_o}{2(n+1)}$	$\frac{(2n+1)V_o}{2(2n+2)}$	4	2	3	2	Pequena	ZVS	ZCS	95,2 % @ 1,0 kW
[13]	$\frac{3+2n}{1-D}$	$\frac{V_o}{3+2n}$	$\frac{(1+n)V_o}{3+2n}$	1	5	5	1	Grande	Forçada	ZCS	95,4 % @ 300 W
[14]*	$\frac{1+2n+D}{1-D}$	$\frac{V_o}{1+2n+D}$	$\frac{2nV_o}{1+2n+D}$	2	4	5	1	Grande	Forçada	Forçada	95,4 % @ 300 W
[15]	$\frac{2n+1}{1-D}$	$\frac{V_o}{2n+1}$	$\frac{nV_o}{2n+1}$	2	4	6	2	Desprezível	ZVS <i>turn-on</i>	ZCS	97,5 % @ 500 W
[16]	$\frac{n(2-D)^2+(1-D)}{(1-D)^2}$	$\frac{(1-D)V_o}{n(2-D)^2+(1-D)}$	$\frac{n(2-D)V_o}{n(2-D)^2+(1-D)}$	3	4	5	2	Grande	Full ZVS	Forçada	96,5 % @ 500 W
[17]	$\frac{2+nD}{1-D}$	$\frac{V_o}{2+nD}$	$V_o$	2	8	5	2	Pequena	ZCS <i>turn-on</i> ZVS <i>turn-off</i>	ZCS	94,5 % @ 400 W
[18]	$\frac{2(N+1)+n}{1-D}$	$\frac{V_o}{2(N+1)+n}$	$\frac{(2N+1+n)V_o}{2(N+1)+n}$	2	6	5	3	Pequena	Forçada	Forçada	96,9 % @ 1,3 kW

M.: MOSFETs; D.: Diodos; C.: Capacitores; NM.: Núcleos magnéticos; \*: Saída flutuante; \*\*: Exceto dos diodos de saída;  $n = N_2 \div N_1$ ;  $m = N_3 \div N_1$ .

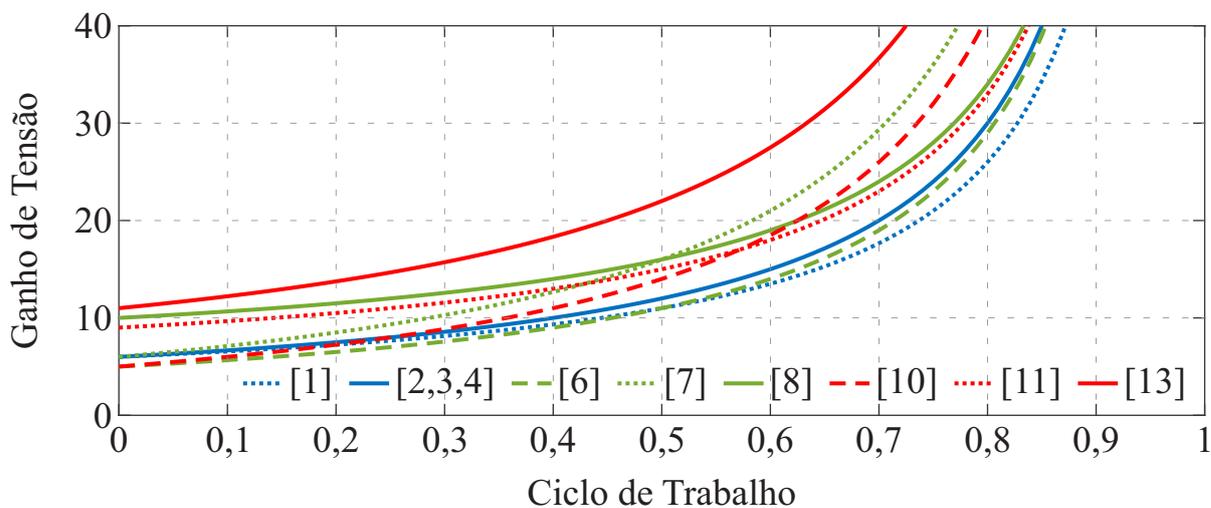
[1] - (Siwakoti; Blaabjerg, 2017); [2] - (Ye *et al.*, 2017); [3] - (Deng *et al.*, 2012); [4] - (Gu *et al.*, 2015); [5] - (POORALI; ADIB, 2020); [6] - (ZHANG *et al.*, 2020)

[7] - (Ai; Lin, 2017); [8] - (HE *et al.*, 2018); [9] - (HASANPOUR *et al.*, 2021); [10] - (FOROUZESH *et al.*, 2016); [11] - (HASANPOUR *et al.*, 2019); [12] - (Forouzes *et al.*, 2018)

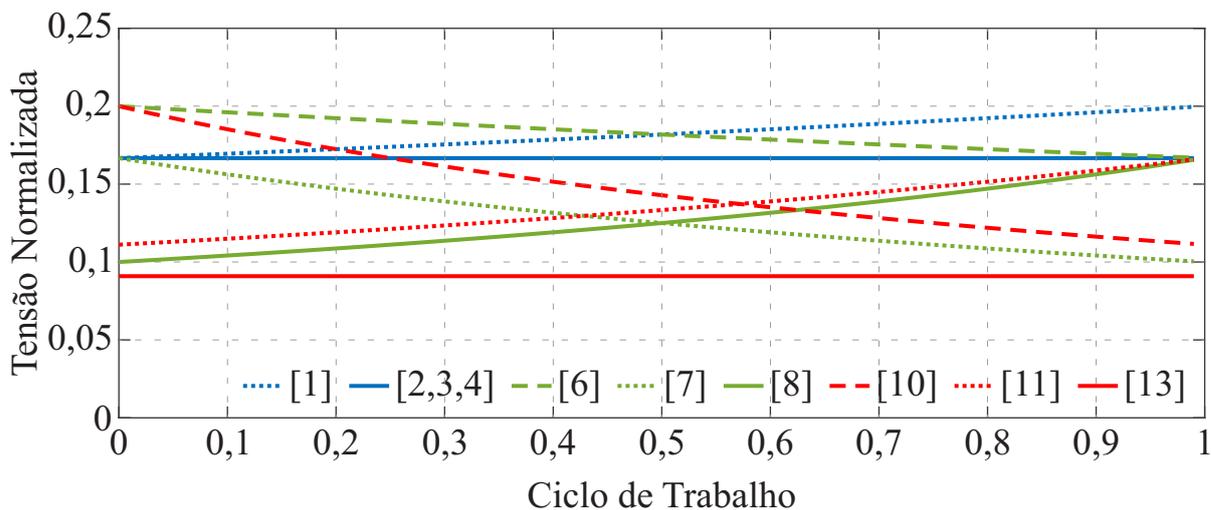
[13] - (Hassan *et al.*, 2019); [14] - (BARBOSA *et al.*, 2021); [15] - (MOHSENI *et al.*, 2022); [16] - (ALAVI *et al.*, 2020); [17] - (Meier *et al.*, 2018); [18] - (Nouri *et al.*, 2019)

Figura 68 – Comparação entre alguns conversores apresentados neste trabalho.

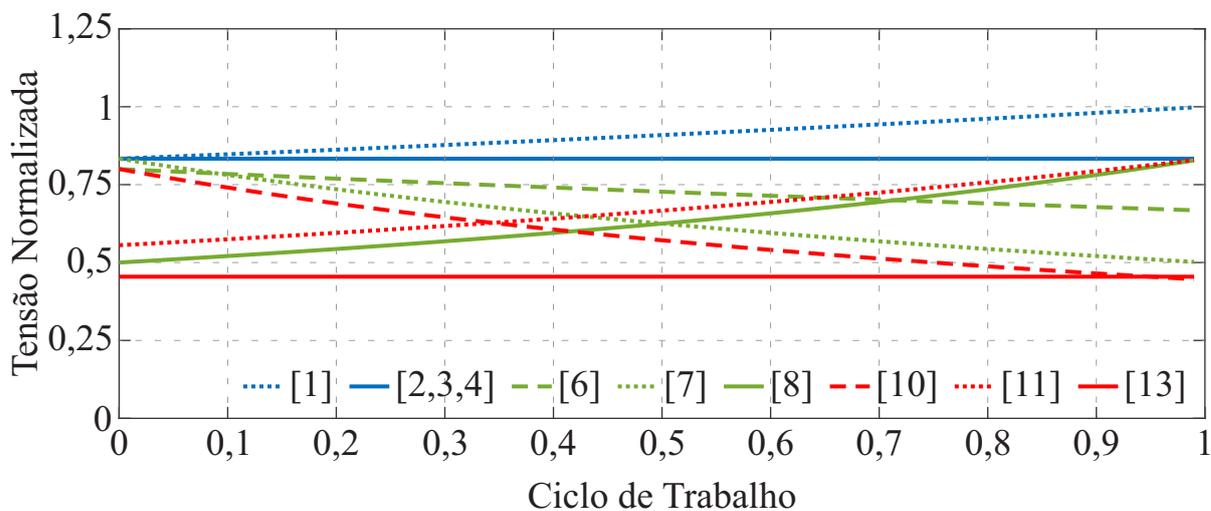
(a) Ganho estático.



(b) Máxima tensão sobre MOSFET normalizada pela tensão de saída.



(c) Máxima tensão sobre diodo normalizada pela tensão de saída.



Fonte: Próprio autor.

Deve ser salientado, ainda, que a entrada dos conversores cc-cc apresentados neste capítulo contém, associados em série, fonte de tensão e indutor (acoplado ou não). Como consequência, nestes conversores, o esforço de tensão sobre o MOSFET é igual a  $\frac{V_{in}}{1-D}$ .

Por fim, as topologias com entrada capacitiva ou que contém o enrolamento primário conectado ao terminal positivo da fonte de tensão de entrada apresentam corrente de entrada com grande ondulação. Essa observação é reforçada em (Siwakoti; Blaabjerg, 2017).

## 2.5 CONCLUSÕES DO CAPÍTULO

Valendo-se da classificação dos conversores cc-cc abordada neste capítulo, as características necessárias para atender os requisitos de aplicações em otimizadores solar ou microinversores fotovoltaicos, além de alto ganho, são: não-isolado e com terra comum, alimentado em corrente e com comutação suave.

Também, da análise dos conversores cc-cc apresentados neste capítulo, pode-se pontuar que:

- conversores com ZVS dos diodos, não necessariamente, são ressonantes;
- conversores PWM com ZVS *turn-on* dos MOSFETs, contém, necessariamente, circuito de grampeamento ativo;
- conversores com pequena ondulação da corrente de entrada, deve-se empregar ou um indutor ou a técnica entrada intercalada.

É importante notar que, nos conversores ressonantes com circuito de grampeamento passivo, o MOSFET é comandado a conduzir sob a condição de corrente nula. Entretanto, esse mecanismo de comutação não reduz as perdas ocasionadas pela carga armazenada na capacitância parasita do MOSFET. Também, os conversores com ZVS *turn-off* contém pequenos capacitores cerâmicos conectados em paralelo com o MOSFET para impedir variações de tensão instantâneas sobre o mesmo. Porém, empregando um rápido *gate driver*, as perdas durante a transição de *turn-off* do MOSFET são insignificantes.

Essas observações são consideradas para desenvolver o conversor cc-cc de alto ganho e alta eficiência proposto neste trabalho, abordado no próximo capítulo.

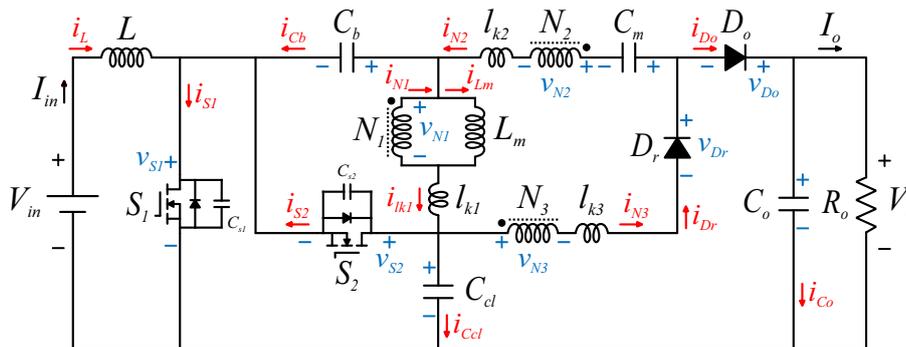
### 3 CONVERSOR CC-CC DE ALTO GANHO DE TENSÃO PROPOSTO

Neste capítulo, é apresentado o conversor cc-cc baseado em célula multiplicadora de tensão para aplicações em microinversores fotovoltaicos e otimizadores solar. A metodologia de desenvolvimento do conversor proposto é descrita e justificada. Suas etapas de operação são explicadas detalhadamente e fundamentadas através de circuitos equivalentes e formas de onda das principais grandezas. Expressões para computar a tensão sobre os capacitores, o ganho de tensão, os esforços de tensão e corrente sobre/nos semicondutores são desenvolvidas. As condições para operação com comutação suave são analisadas e equacionadas. Por fim, diretrizes de projeto dos semicondutores e elementos passivos são abordadas.

#### 3.1 ANÁLISE DO CONVERSOR CC-CC PROPOSTO

O conversor cc-cc baseado em célula multiplicadora de tensão que integra as técnicas capacitor chaveado e acoplamento magnético, e circuito de grampeamento ativo proposto para aplicações em microinversores fotovoltaicos e otimizadores solar está apresentado na Figura 69, em que:

Figura 69 – Conversor proposto.



Fonte: Próprio autor.

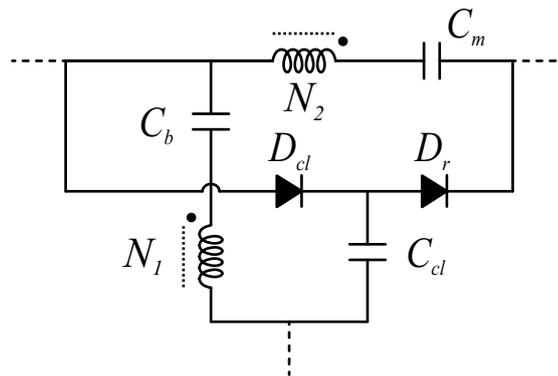
- $N_1$ ,  $N_2$  e  $N_3$  são os enrolamentos primário, secundário e terciário, respectivamente, do indutor acoplado;
- $l_{k1}$ ,  $l_{k2}$  e  $l_{k3}$  são as indutâncias de dispersão dos enrolamentos primário, secundário e terciário do indutor acoplado, respectivamente;
- $L_m$  é a indutância de magnetização;
- $L$  é o indutor de entrada;

- $S_1$  e  $S_2$  são os interruptores principal e auxiliar, respectivamente;
- $D_r$  e  $D_o$  são os diodos regenerativo e de saída, respectivamente;
- e  $C_b$ ,  $C_{cl}$ ,  $C_m$  e  $C_o$  são os capacitores de bloqueio, de grampeamento, chaveado e de saída, respectivamente.

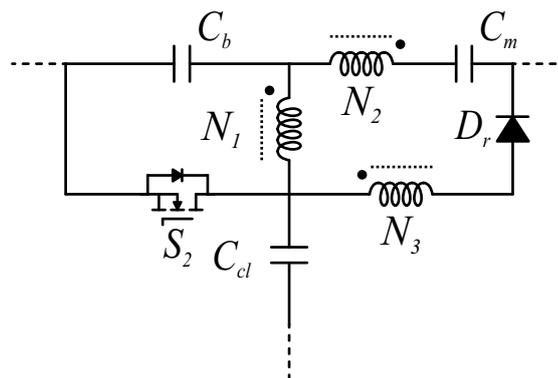
A VMC utilizada no conversor proposto é derivada da célula apresentada em (Deng *et al.*, 2012), mostrada na Figura 70a, 1 - modificando a disposição do enrolamento primário para obter configuração de autotransformador; 2 - adicionando o terceiro enrolamento em série com o diodo  $D_r$ ; 3 - e substituindo o diodo de grampeamento  $D_{cl}$  por  $S_2$  para que o conversor opere com chaveamento suave.

Figura 70 – Etapas de desenvolvimento da VMC utilizada no conversor proposto.

(a) VMC baseada em capacitor chaveado com indutor acoplado na configuração de transformador normal.



(b) VMC baseada em capacitor chaveado e indutor acoplado de três enrolamentos na configuração de autotransformado, com ZVS e ZCS.



Fonte: Próprio autor.

Os três enrolamentos, que circundam o mesmo núcleo magnético constituindo o indutor acoplado, são conectados em série para carregar o capacitor chaveado com elevada tensão. Conseqüentemente, suas relações de transformação introduzem duas variáveis de controle da tensão de saída,  $n = \frac{N_2}{N_1}$  e  $m = \frac{N_3}{N_1}$ .

Entretanto, as relações de transformação têm finalidades distintas:  $n$  deve ser projetado para prover elevado ganho de tensão sem operar sob razões de trabalho extremas;  $m$  é utilizada, essencialmente, para estabelecer um valor médio positivo na corrente de magnetização, o que possibilita projetar a indutância de magnetização do indutor acoplado para minimizar a amplitude da ondulação da corrente de magnetização o suficiente para satisfazer ligeiramente a condição para o ZVS durante o *turn-on* do MOSFET  $S_1$ . Dessa forma, pode-se reduzir as perdas magnética e ôhmicas total do indutor acoplado, e as perdas por condução e por chaveamento durante a transição de *turn-off* dos MOSFETs.

Deve ser pontuado que, da forma como dispostos no circuito do conversor proposto, mostrado na Figura 69, os capacitores  $C_b$  e  $C_m$  bloqueiam a passagem de corrente, em termos médio, no enrolamento primário do indutor acoplado. Como o enrolamento terciário está inserido na malha através da qual circula a corrente média de saída, o valor da componente cc na corrente de magnetização é “maximizado”. Como será mostrado, a corrente média de magnetização é igual ao produto entre a corrente média de saída e quantidade de espiras do enrolamento terciário.

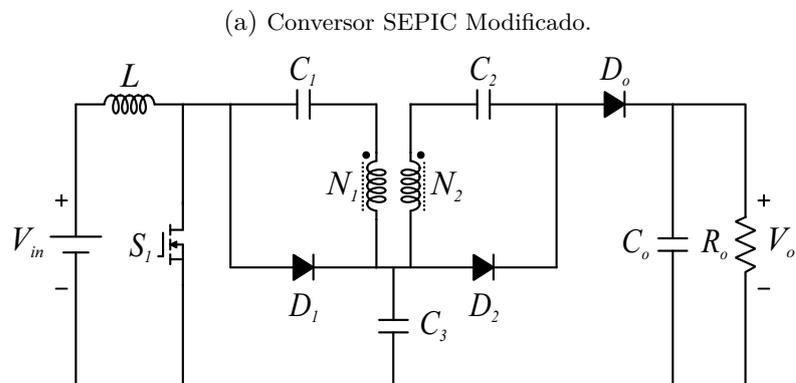
Também, devido à ressonância entre os capacitores e as indutâncias de dispersão do indutor acoplado, as correntes que fluem através dos diodos decaem, naturalmente, a zero, mesmo estes ainda polarizados diretamente. Assim,  $D_r$  e  $D_o$  são bloqueados com corrente nula, ou seja, sob ZCS, de modo que não há perdas relacionadas à recuperação reversa dos diodos. Ainda,  $S_1$  e  $S_2$  são comandados a conduzir com tensão nula, ou seja, sob ZVS. Portanto, não há perdas por comutação, o que possibilita elevar a frequência de chaveamento para minimizar as dimensões e pesos dos componentes passivos. Esses atributos asseguram ao conversor proposto alta eficiência em ampla faixa de operação.

Os sinais de controle de  $v_{gs_1}$  e  $v_{gs_2}$  são complementares. Entre eles, é adicionado o tempo morto ( $\Delta_{td}$ ), com duração suficiente para garantir carga e descarga simultâneas das capacitâncias parasitas dos interruptores após os seus bloqueios. A depender da relação entre os intervalos de tempo em que os interruptores permanecem fechados ( $DT_s$ , em que  $D$  é a razão cíclica e  $T_s$  é o período de chaveamento) e o período da ressonância,  $T_r$ , causada pelos elementos parasitas, o conversor proposto opera em dois modos distintos: ou acima da frequência de ressonância (*over resonance frequency* - ORF), se  $0,5T_r > DT_s$ , ou abaixo da frequência de ressonância (*below resonance frequency* - BRF), se  $0,5T_r < DT_s$ . O conversor opera no limite entre esses dois modos de operação quando  $0,5T_r = DT_s$ .

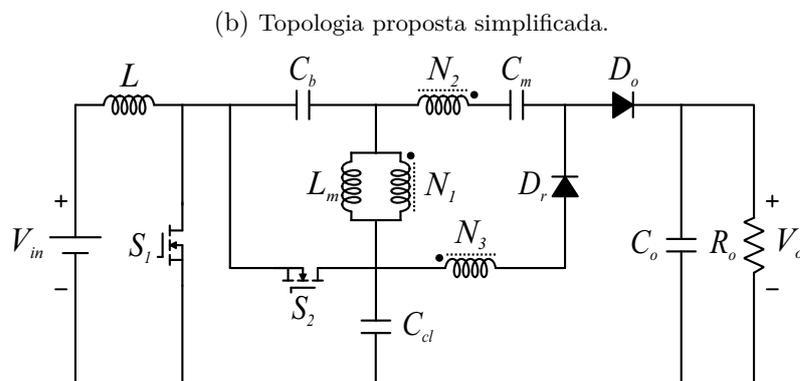
Antes de prosseguir com a análise do conversor proposto, é importante salientar que o indutor acoplado da VMC apresenta características operacionais e construtivas similares às do elemento magnético empregado no conversor explorado em (Siwakoti; Blaabjerg, 2017). Nesse estudo, o elemento magnético é designado pelos termos “autotransformador e indutor acoplado integrados” ou simplesmente “autotransformador”, devido à conexão em série dos três enrolamentos para carregar o capacitor chaveado nessa topologia. Ao longo deste trabalho, entretanto, o elemento magnético da VMC será referido como indutor acoplado de três enrolamentos (do inglês, Three-Winding Coupled Inductor - TWCI), uma vez que suas características construtivas e operacionais correspondem às apresentadas na Tabela 3 para o indutor acoplado.

Ainda, deve ser notado a semelhança topológica entre o conversor proposto e o conversor SEPIC modificado apresentado em (GULES *et al.*, 2014), como mostra a Figura 71. Trabalhos sobre conversores cc-cc com essa peculiaridade são publicados na literatura com seu título referenciando o conversor SEPIC, por exemplo, em (HASANPOUR *et al.*, 2021).

Figura 71 – Semelhança topológica entre o conversor proposto e o SEPIC modificado apresentado em (GULES *et al.*, 2014).



Fonte: Adaptada de (GULES *et al.*, 2014).



Fonte: Próprio autor.

### 3.1.1 Etapas de Operação

Durante um período de chaveamento, há quatro etapas de operação, caracterizadas pelos estados de condução dos diodos e dos interruptores conforme apresentado na Tabela 5.

Tabela 5 – Etapas de operação do conversor proposto em um período de chaveamento.

Etapas de operação	Intervalo de duração	Caracterização
Etapa I	$[t_0, t_1]$	$S_1 = on, S_2 = off$ $D_r = on, D_o = off$
Etapa II	$[t_1, t_2]$	$S_1 = on, S_2 = off$ $D_r = off, D_o = off$
Etapa III	$[t_2, t_3]$	$S_1 = off, S_2 = on$ $D_r = off, D_o = on$
Etapa IV	$[t_3, t_4]$	$S_1 = off, S_2 = on$ $D_r = off, D_o = off$

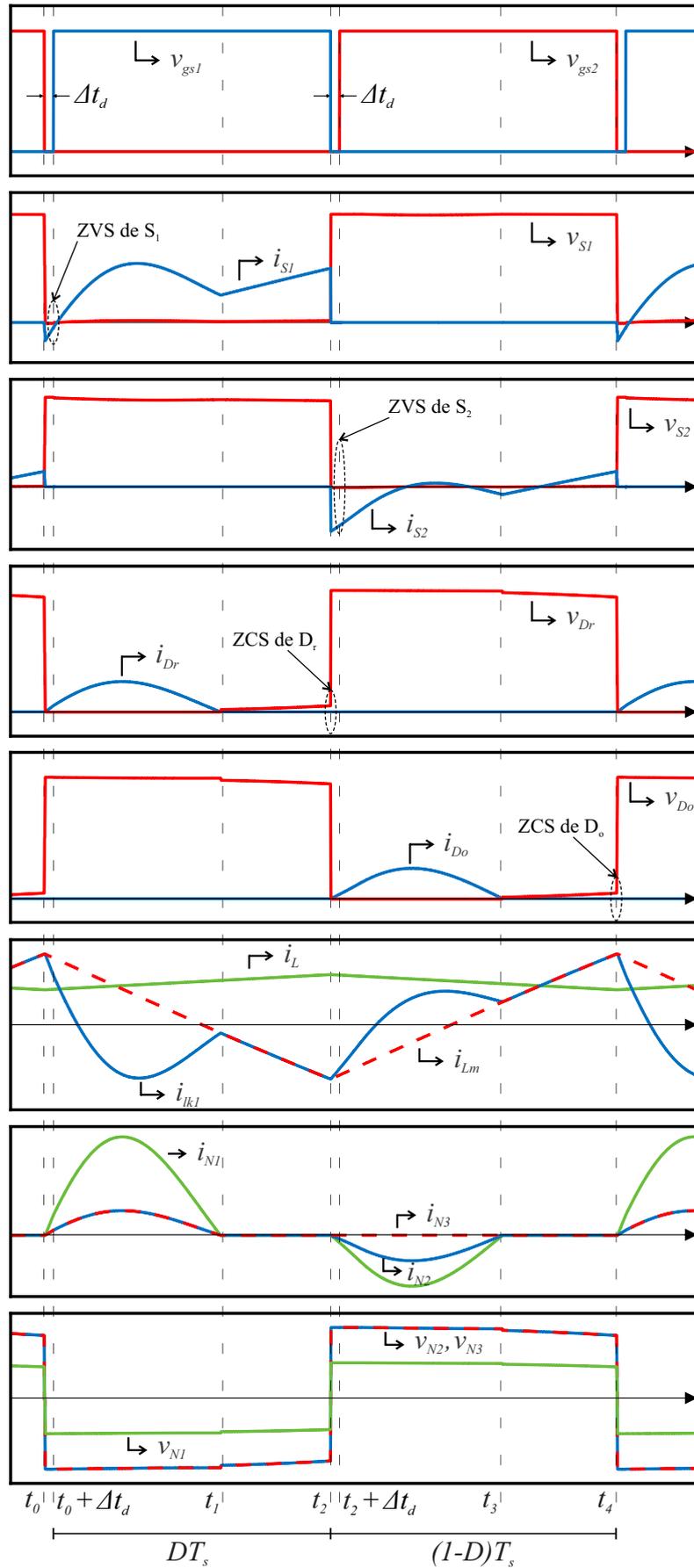
Os eventos ocorridos durante cada etapa de operação do conversor proposto são descritos a seguir utilizando as formas de onda mostradas na Figura 72. Na análise que segue, os sentidos de referência das correntes estão indicados na Figura 69.

#### 3.1.2 Etapa I - $[t_0 - t_1]$

Os circuitos equivalentes da Etapa I estão mostrados na Figura 73, que começa no instante  $t_0$ , quando o MOSFET  $S_2$  é comandado a bloquear. Consequentemente, a capacitância parasita de  $S_2$ ,  $C_{S_2}$ , é carregada até que a tensão sobre seus terminais alcance o valor da tensão sobre o capacitor de grampeamento, ou seja,  $v_{S_2} = V_{C_{cl}} = \frac{V_{in}}{1-D}$ . Simultaneamente, a capacitância parasita de  $S_1$ ,  $C_{S_1}$ , é descarregada (eventos mostrados na Figura 73a), polarizando diretamente o diodo anti-paralelo de  $S_1$ , que começa a conduzir, resultando no circuito mostrado na Figura 73b.

Imediatamente após o tempo morto,  $S_1$  é comandado a conduzir com tensão nula, caracterizando ZVS *turn-on*, resultando no circuito mostrado na Figura 73c. O indutor de entrada é carregado pela fonte de tensão e a indutância de magnetização é descarregada com tensão, aproximadamente,  $V_{C_b} - V_{C_{cl}} = -V_{in}$ . Consequentemente, como mostrado na Figura 72, a corrente no indutor de entrada aumenta linearmente como expresso pela Equação (11), enquanto que a corrente na indutância de magnetização decresce linearmente, como expresso pela Equação (12).

Figura 72 – Principais formas de onda.



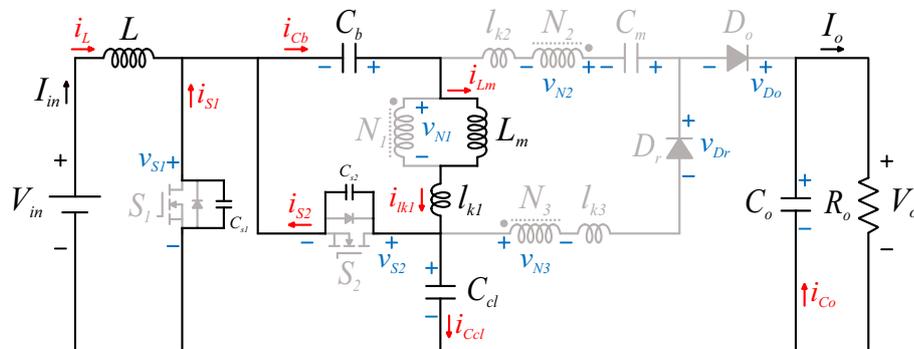
Fonte: Próprio autor.

A tensão sobre o enrolamento primário,  $V_{N_1} = -V_{in}$ , é refletida para os enrolamentos secundário e terciário, polarizando reversamente o diodo  $D_o$  e diretamente o diodo  $D_r$ , que começa a conduzir. Em seguida, a energia armazenada no capacitor  $C_{cl}$  é transferida para os capacitores  $C_m$  e  $C_b$  de forma ressonante através do tanque formado pelos enrolamentos do indutor acoplado,  $D_r$ ,  $l_{lk1}$ ,  $l_{lk2}$  e  $l_{lk3}$ .

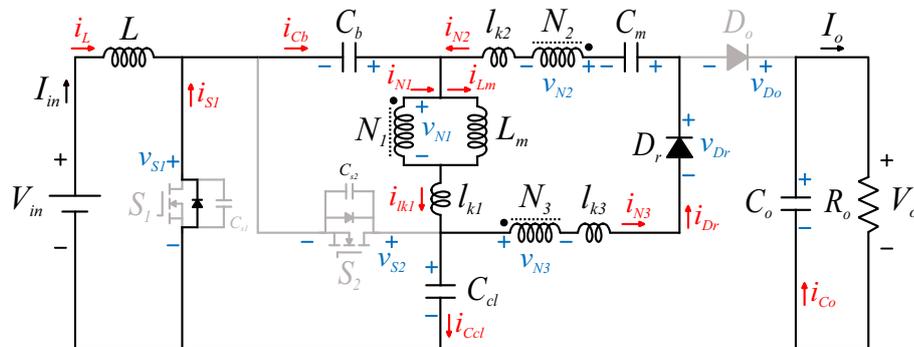
Durante este intervalo, não há transferência de energia para saída. Esta etapa de operação termina quando as correntes de dispersão e magnetização se igualam, ou seja,  $i_{lk1} = i_{Lm}$ .

Figura 73 – Circuitos equivalentes da Etapa I.

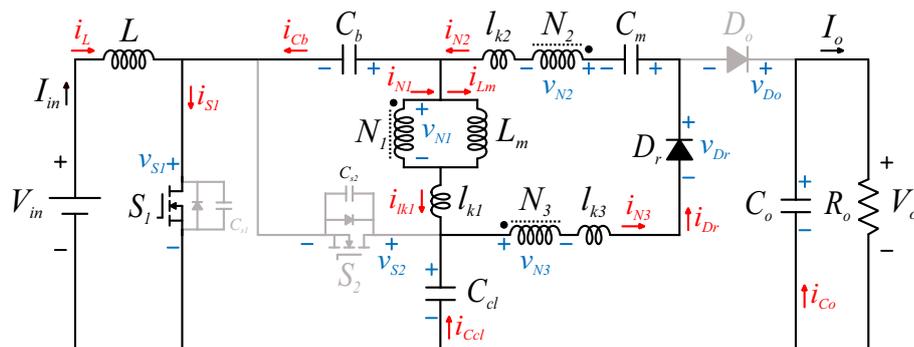
(a) Capacitâncias parasitas dos interruptores carregando e descarregando - intervalo  $[\approx t_0]$ .



(b) Diodo anti-paralelo de  $S_1$  conduzindo - intervalo  $[t_0 \rightarrow t_0 + \Delta t_d]$ .



(c) Circuito equivalente - intervalo  $[t_0 + \Delta t_d \rightarrow t_1]$ .



Fonte: Próprio autor.

Os valores instantâneos das correntes que fluem através do indutor de entrada e da corrente de magnetização durante esta etapa de operação são computados pelas equações abaixo:

$$i_L^I(t) = \underbrace{GI_o - \frac{DV_{in}}{2f_s L}}_{i_L(t_0)} + \frac{V_{in}}{L}t \quad (11)$$

$$i_{L_m}^I(t) = \underbrace{mI_o + \frac{DV_{in}}{2f_s L_m}}_{i_{L_m}(t_0)} - \frac{V_{in}}{L_m}t \quad (12)$$

em que  $m = \frac{N_3}{N_1}$ , e  $G$  é o ganho estático do conversor. Os termos  $GI_o$  e  $mI_o$  são os valores médios das correntes que fluem através do indutor de entrada e da indutância de magnetização, respectivamente.

As correntes que fluem através dos enrolamentos do indutor acoplado durante esta etapa de operação estão relacionadas como expresso pela equação abaixo:

$$i_{N_2}^I(t) = i_{N_3}^I(t) = \frac{i_{N_1}^I(t)}{n + m}, \quad (13)$$

em que  $n = \frac{N_2}{N_1}$ . A equação  $i_{N_1}^I(t)$  é obtida através da solução do circuito RLC de segunda ordem da Etapa I, dada por

$$i_{N_1}^I(t) = A_I e^{-\alpha_I t} \sin(\omega_I t) \quad (14)$$

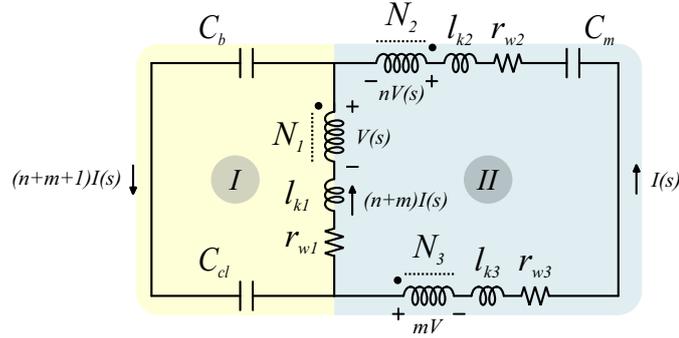
em que a frequência de ressonância da Etapa I e o coeficiente de amortecimento da Etapa I,  $\omega_I$  e  $\alpha_I$ , respectivamente, são dados por

$$\omega_I = \frac{1}{\sqrt{L_{eqI} C_{eqI}}} \quad (15)$$

$$\alpha_I = \frac{R_{eqI}}{2L_{eqI}}. \quad (16)$$

$L_{eqI}$ ,  $C_{eqI}$  e  $R_{eqI}$  são, respectivamente, as indutância, capacitância e resistência equivalentes do circuito ressonante correspondente à Etapa I. Esses parâmetros são determinados a partir da análise do circuito ressonante simplificado (assim referido por desprezar os componentes através dos quais não fluem correntes ressonantes e os valores iniciais das tensões sobre os capacitores) equivalente à Etapa I, mostrado na Figura 74, em que  $r_{w1}$ ,  $r_{w2}$  e  $r_{w3}$  são as resistências dos enrolamentos primário, secundário e terciário do indutor acoplado, respectivamente.

Figura 74 – Circuito ressonante correspondente à Etapa I.



Fonte: Próprio autor.

Aplicando a LKT às malhas I e II, tem-se, respectivamente, no domínio da frequência:

$$V(s) = \frac{(n+m+1)I(s)}{sC_b} + \frac{(n+m+1)I(s)}{sC_{cl}} + (r_{w1} + sl_{k1})(n+m)I(s) \quad (17)$$

$$(r_{w1} + sl_{k1})(n+m)I(s) - (n+m+1)V(s) - (r_{w2} + sl_{k2})I(s) - (r_{w3} + sl_{k3})I(s) - \frac{I(s)}{sC_m} = 0. \quad (18)$$

Substituindo a Equação 17 na Equação 18 e simplificando a equação resultante, tem-se

$$s \underbrace{\left[ (n+m)^2 l_{k1} + l_{k2} + l_{k3} \right]}_{L_{eqI}} + \frac{1}{s} \underbrace{\left( \frac{(n+m+1)^2}{C_b} + \frac{(n+m+1)^2}{C_{cl}} + \frac{1}{C_m} \right)}_{\frac{1}{C_{eqI}}} + \underbrace{\left[ (n+m)^2 r_{w1} + r_{w2} + r_{w3} \right]}_{R_{eqI}} = 0. \quad (19)$$

A expressão exata para obter  $A_I$  contém os valores iniciais das tensões sobre os capacitores no circuito da Figura 74, que são desconhecidos. Contudo, pode-se determinar  $A_I$  desprezando o coeficiente de amortecimento na Equação (14) ( $\alpha_I \approx 0$ ). Assim, a expressão resultante para computar o valor instantâneo da corrente em  $N_1$  é dada por:

$$i_{N_1}^I(t) = A_I \sin(\omega_I t). \quad (20)$$

Substituindo a Equação (20) na Equação (13), tem-se as expressões para computar o valor instantâneo da corrente que flui através dos enrolamentos secundário e terciário, relacionadas com a corrente que flui através do diodo regenerativo como segue:

$$i_{N_2}^I(t) = i_{N_3}^I(t) = i_{D_r}^I(t) = \frac{A_I}{n+m} \sin(\omega_I t). \quad (21)$$

Do circuito do conversor proposto mostrado na Figura 69, tem-se que o valor médio da corrente que flui através do diodo  $D_r$  é igual ao valor médio da corrente de saída - para observar essa relação, mostrada na análise do conversor operando em regime permanente, basta considerar a corrente média no capacitor como sendo zero. Assim:

$$I_{D_r} = \frac{1}{T_s} \int_0^{t_1 = \frac{\pi}{\omega_I}} \frac{A_I}{n+m} \sin(\omega_I t) dt = I_o. \quad (22)$$

Resolvendo a integral acima, tem-se que:

$$A_I = \frac{\omega_I}{2f_s} (n+m) I_o. \quad (23)$$

Dessa forma, as correntes nos enrolamentos e no diodo regenerativo podem ser reescritas como:

$$i_{N_1}^I(t) = \frac{\omega_I}{2f_s} (n+m) I_o \sin(\omega_I t) \quad (24)$$

$$i_{N_2}^I(t) = i_{N_3}^I(t) = i_{D_r}^I(t) = \underbrace{\frac{\omega_I}{2f_s} I_o}_{\hat{I}_{D_r}} \sin(\omega_I t). \quad (25)$$

em que  $\hat{I}_{D_r}$  é o valor de pico da corrente no diodo regenerativo.

As correntes que fluem através dos capacitores  $C_b$  e  $C_{cl}$  são iguais e dadas por:

$$i_{C_b}^I(t) = -i_{C_{cl}}^I(t) = -i_{L_m}^I(t) + \left(1 + \frac{1}{n+m}\right) i_{N_1}^I(t). \quad (26)$$

Substituindo as Equações (12) e (24) na Equação (26), tem-se que:

$$i_{C_b}^I(t) = -m I_o - \frac{DV_{in}}{2f_s L_m} + \frac{V_{in}}{L_m} t + \frac{\omega_I}{2f_s} (n+m+1) I_o \sin(\omega_I t) \quad (27)$$

$$i_{C_{cl}}^I(t) = m I_o + \frac{DV_{in}}{2f_s L_m} - \frac{V_{in}}{L_m} t - \frac{\omega_I}{2f_s} (n+m+1) I_o \sin(\omega_I t) \quad (28)$$

Como o capacitor chaveado está em série com o enrolamento secundário, o valor da corrente que flui através do mesmo é computado por:

$$i_{C_m}^I(t) = \frac{\omega_I}{2f_s} I_o \sin(\omega_I t). \quad (29)$$

Durante esta etapa, apenas o capacitor de saída fornece energia para a carga, de modo que:

$$i_{C_o}^I = -I_o. \quad (30)$$

A corrente que flui através de  $S_1$  é dada por:

$$i_{S_1}^I(t) = i_L^I(t) + i_{C_b}^I(t). \quad (31)$$

Substituindo as Equações (11) e (27) na Equação (31), tem-se que:

$$i_{S_1}^I(t) = (G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + V_{in} \left( \frac{1}{L} + \frac{1}{L_m} \right) t + \frac{\omega_I}{2f_s} (n + m + 1) I_o \sin(\omega_I t). \quad (32)$$

A corrente na indutância de dispersão do enrolamento primário é dada por:

$$i_{l_{k1}}^I(t) = i_{L_m}^I(t) - i_{N_1}^I(t). \quad (33)$$

Substituindo as Equações (12) e (24) na Equação (33), tem-se que:

$$i_{l_{k1}}^I(t) = m I_o + \frac{DV_{in}}{2f_s L_m} - \frac{V_{in}}{L_m} t - \frac{\omega_I}{2f_s} (n + m) I_o \sin(\omega_I t). \quad (34)$$

### 3.1.3 Etapa II [ $t_1 - t_2$ ]

Durante a Etapa II,  $i_{L_{lk1}} = i_{L_m}$ . Assim, não há circulação de corrente através do enrolamentos do indutor acoplado e do diodo  $D_r$ .

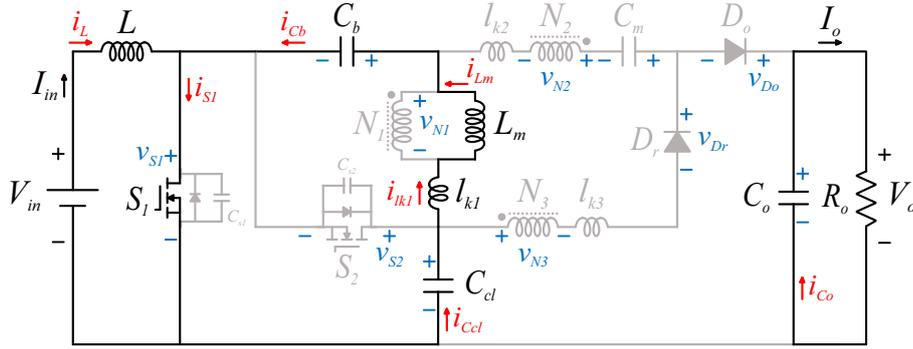
O indutor de entrada continua a carregar pela fonte de tensão da entrada, enquanto a indutância de magnetização é carregada com tensão, aproximadamente,  $V_{C_b} - V_{C_{cl}} = -V_{in}$ . Assim como na Etapa I, a tensão sobre o enrolamento primário,  $V_{N_1} = -V_{in}$ , é refletida para os enrolamentos secundário e terciário, polarizando reversamente o diodo  $D_o$  e diretamente o diodo  $D_r$ . Nesta etapa, porém, mesmo polarizado diretamente,  $D_r$  não conduz.

Durante este intervalo, não há transferência de energia para saída. Esta etapa de operação termina no instante em que  $S_1$  é comandado a bloquear e, imediatamente após, o diodo  $D_r$  é reversamente polarizado com corrente nula, ou seja, com ZCS. Nesta etapa, as expressões para o cálculo das correntes que circulam através do indutor de entrada e da indutância de magnetização são iguais as apresentadas na Etapa I, Equações (11) e (12), respectivamente. O circuito equivalente à Etapa II está mostrado na Figura 75.

O valor da corrente que circula através de  $S_1$  é computado por:

$$i_{S_1}^{II}(t) = i_L^{II}(t) - i_{L_m}^{II}(t). \quad (35)$$

Figura 75 – Circuito equivalente da Etapa II.



Fonte: Próprio autor.

Substituindo as Equações (11) e (12) (considerando  $i_L^{II}(t) = i_L^I(t)$  e  $i_{L_m}^{II}(t) = i_{L_m}^I(t)$ ) na Equação (35), tem-se

$$i_{S_1}^{II}(t) = (G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + V_{in} \left( \frac{1}{L} + \frac{1}{L_m} \right) t. \quad (36)$$

Além disso, nesta etapa de operação, a corrente de magnetização flui através dos capacitores  $C_b$  e  $C_{cl}$ . Dessa forma, tem-se:

$$i_{C_b}^{II}(t) = -i_{L_m}^{II}(t) = -mI_o - \frac{DV_{in}}{2f_s L_m} + \frac{V_{in}}{L_m} t \quad (37)$$

$$i_{C_{cl}}^{II}(t) = i_{L_m}^{II}(t) = mI_o + \frac{DV_{in}}{2f_s L_m} - \frac{V_{in}}{L_m} t. \quad (38)$$

Durante esta etapa, apenas o capacitor de saída fornece energia para a carga, de modo que:

$$i_{C_o}^{II} = -I_o. \quad (39)$$

A corrente na indutância de dispersão do enrolamento primário é dada por:

$$-i_{l_{k1}}^{II}(t) = -i_{L_m}^{II}(t) = -i_{L_m}^I(t). \quad (40)$$

Substituindo a Equação (12) na Equação (40), tem-se que:

$$i_{l_{k1}}^{II}(t) = mI_o + \frac{DV_{in}}{2f_s L_m} - \frac{V_{in}}{L_m} t. \quad (41)$$

### 3.1.4 Etapa III - $[t_2 - t_3]$

Os circuitos equivalentes da Etapa III estão mostrados na Figura 76, que começa no instante  $t_2$  quando  $S_1$  é comandado a bloquear. Consequentemente, a capacitância

parasita de  $S_1$ ,  $C_{S_1}$ , é carregada até que a tensão sobre seus terminais alcance o valor da tensão sobre o capacitor de grampeamento, ou seja,  $v_{S_1} = V_{C_{cl}} = \frac{V_{in}}{1-D}$ . Simultaneamente, a capacitância parasita de  $S_2$ ,  $C_{S_2}$ , é descarregada (eventos mostrados no circuito da Figura 76a), polarizando diretamente o diodo anti-paralelo de  $S_2$ , que começa a conduzir, resultando no circuito mostrado na Figura 76b). Imediatamente após o tempo morto,  $S_2$  é comandado a conduzir com tensão nula, caracterizando ZVS.

O indutor de entrada é descarregado com tensão igual a  $V_{C_{cl}} - V_{in}$  e a indutância de magnetização é descarregada com tensão, aproximadamente,  $V_{C_b} = \frac{D}{1-D} V_{in}$ . Conseqüentemente, em conformidade com a Figura 72, a corrente no indutor de entrada decresce linearmente como expresso pela Equação (42), enquanto que a corrente na indutância de magnetização aumenta linearmente, como expresso pela Equação (43).

A tensão sobre o enrolamento primário - igual a  $V_{N_1} = v_{L_m}^{III} = \frac{D}{1-D} V_{in}$  - é refletida para os enrolamentos secundário e terciário, polarizando reversamente o diodo  $D_r$  e diretamente o diodo  $D_o$ , que começa a conduzir. Assim, a malha de ganho contém, associados em série, a fonte de tensão, o indutor de entrada, que está descarregando com tensão  $\frac{D}{1-D} V_{in}$ , o capacitor  $C_b$ , o enrolamento secundário do transformador - neste intervalo, igual a  $V_{N_2} = \frac{N_2}{N_1} \frac{D}{1-D} V_{in}$  - e o capacitor chaveado,  $C_m$ .

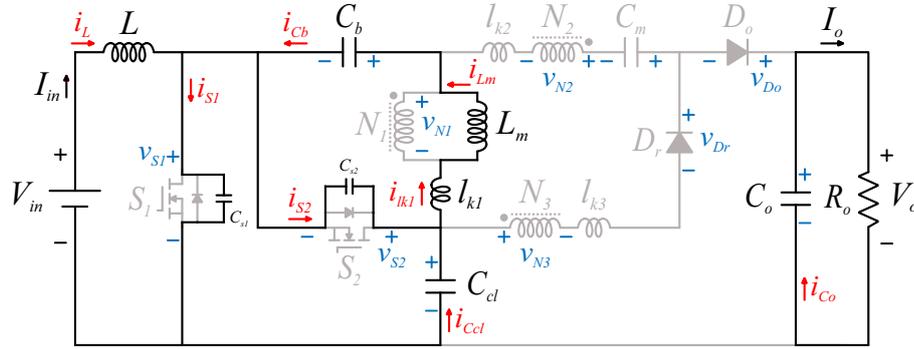
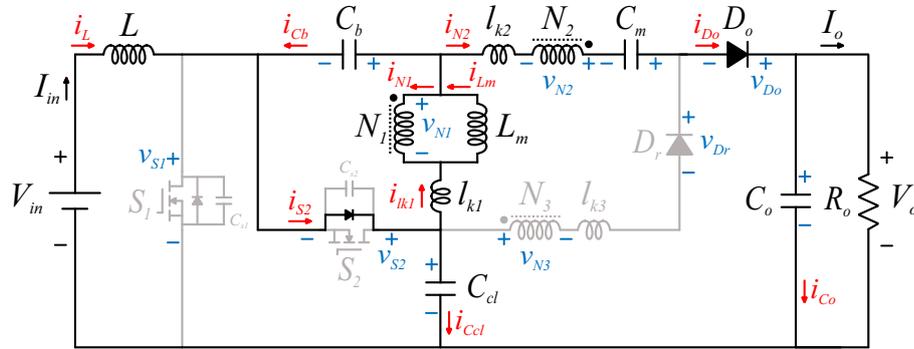
A energia é transferida para a saída de forma ressonante através da malha formada pelos enrolamentos primário e secundário do transformador,  $C_b$ ,  $C_m$ ,  $C_{cl}$ ,  $C_o$ ,  $D_o$ ,  $S_2$ ,  $l_{lk1}$  e  $l_{lk2}$ . Esta etapa de operação termina quando as correntes de dispersão e magnetização se igualam, ou seja,  $i_{lk1} = i_{L_m}$ .

Os valores instantâneos das correntes que fluem através do indutor de entrada e da corrente de magnetização durante esta etapa de operação são computados pelas equações abaixo:

$$i_L^{III}(t) = \underbrace{GI_o + \frac{DV_{in}}{2f_s L}}_{i_L(t_2)} - \frac{DV_{in}}{(1-D)L} t \quad (42)$$

$$i_{L_m}^{III}(t) = \underbrace{m I_o - \frac{DV_{in}}{2f_s L_m}}_{i_{L_m}(t_2)} + \frac{DV_{in}}{(1-D)L_m} t. \quad (43)$$

Figura 76 – Circuitos equivalentes da Etapa III.

(a) Capacitâncias parasitas dos interruptores carregando e descarregando - intervalo  $[\approx t_2]$ .(b) Circuito equivalente - intervalo  $[t_2 \rightarrow t_3]$ .

Fonte: Próprio autor.

As correntes que fluem através dos enrolamentos primário e secundário do indutor acoplado durante esta etapa de operação estão relacionadas como expresso pela equação abaixo:

$$i_{N_2}(t) = \frac{i_{N_1}(t)}{n}. \quad (44)$$

A equação  $i_{N_1}(t)$  é obtida através da solução do circuito RLC de segunda ordem da Etapa III, dada por

$$i_{N_1}^{III}(t) = -A_{III} e^{-\alpha_{III} t} \sin(\omega_{III} t). \quad (45)$$

em que a frequência de ressonância e o coeficiente de amortecimento da Etapa III,  $\omega_{III}$  e  $\alpha_{III}$ , respectivamente, são dados por

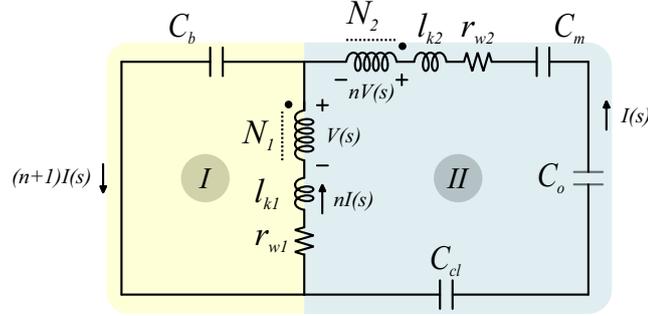
$$\omega_{III} = \frac{1}{\sqrt{L_{eqIII} C_{eqIII}}} \quad (46)$$

$$\alpha_{III} = \frac{R_{eqIII}}{2L_{eqIII}}. \quad (47)$$

$L_{eqIII}$ ,  $C_{eqIII}$  e  $R_{eqIII}$  são, respectivamente, as indutância, capacitância e resistência equivalentes do circuito ressonante correspondente à Etapa III. Esses parâmetros são

determinados a partir da análise do circuito ressonante simplificado (assim referido por desprezar os componentes através dos quais não fluem correntes ressonantes) equivalente da Etapa III, mostrado na Figura 77.

Figura 77 – Circuito ressonante correspondente à Etapa III.



Fonte: Próprio autor.

Aplicando a LKT às malhas I e II, tem-se, respectivamente, no domínio da frequência:

$$V(s) = \frac{(n+1)I(s)}{sC_b} + \frac{nI(s)}{r_{w1} + sl_{k1}} \quad (48)$$

$$(r_{w1} + sl_{k1})nI(s) - (n+1)V(s) - (r_{w2} + sl_{k2})I(s) - \frac{I(s)}{sC_m} - \frac{I(s)}{sC_o} - \frac{I(s)}{sC_{cl}} = 0. \quad (49)$$

Substituindo a Equação 48 na Equação 49 e simplificando a equação resultante, tem-se

$$s \underbrace{[n^2 l_{k1} + l_{k2}]}_{Leq_{III}} + \frac{1}{s} \underbrace{\left( \frac{(n+1)^2}{C_b} + \frac{1}{C_{cl}} + \frac{1}{C_m} + \frac{1}{C_o} \right)}_{\frac{1}{Ce_{qIII}}} + \underbrace{[n^2 r_{w1} + r_{w2}]}_{Re_{qIII}} = 0. \quad (50)$$

A expressão exata para obter  $A_{III}$  contém valores iniciais das tensões sobre os capacitores no circuito da Figura 77, que são desconhecidos. Contudo, pode-se determinar  $A_{III}$  desprezando o coeficiente de amortecimento na Equação (45) ( $\alpha_{III} \approx 0$ ). Assim, a expressão resultante para computar o valor instantâneo da corrente em  $N_1$  é dada por:

$$i_{N_1}^{III}(t) = -A_{III} \sin(\omega_{III}t). \quad (51)$$

Substituindo a Equação (51) na Equação (44), tem-se a expressão para computar o valor instantâneo da corrente que flui através do enrolamento secundário, que está relacionada com a corrente que flui através do diodo de saída como segue:

$$-i_{N_2}^{III}(t) = i_{D_o}^{III}(t) = \frac{A_{III}}{n} \sin(\omega_{III}t). \quad (52)$$

Do circuito do conversor proposto mostrado na Figura 69, tem-se que o valor médio da corrente que flui através do diodo  $D_o$  é igual ao valor médio da corrente de saída - para observar essa relação, mostrada na análise do conversor operando em regime permanente, basta considerar a corrente média no capacitor como sendo zero. Assim:

$$I_{D_o} = \frac{1}{T_s} \int_{t_2=0}^{t_3=\frac{\pi}{\omega_{III}}} \frac{A_{III}}{n} \sin(\omega_{III}t) dt = I_o. \quad (53)$$

Resolvendo a integral acima, tem-se que:

$$A_{III} = \frac{\omega_{III}}{2f_s} n I_o. \quad (54)$$

Dessa forma, as expressões para computar o valor das correntes nos enrolamentos primário e secundário, e no diodo de saída estão relacionadas como segue:

$$-i_{N_2}^{III}(t) = -\frac{i_{N_1}^{III}(t)}{n} = i_{D_o}^{III}(t) = \underbrace{\frac{\omega_{III}}{2f_s} I_o}_{\hat{I}_{D_o}} \sin(\omega_{III}t), \quad (55)$$

em que  $\hat{I}_{D_o}$  é o valor de pico da corrente no diodo de saída.

Assim, as correntes nos enrolamentos são dadas por:

$$i_{N_1}^{III}(t) = -\frac{\omega_{III}}{2f_s} n I_o \sin(\omega_{III}t) \quad (56)$$

$$i_{N_2}^{III}(t) = -\frac{\omega_{III}}{2f_s} I_o \sin(\omega_{III}t). \quad (57)$$

A corrente que flui através dos capacitor  $C_b$  é dada por:

$$i_{C_b}^{III}(t) = -i_{L_m}^{III}(t) + \left(1 + \frac{1}{n}\right) i_{N_1}^{III}(t). \quad (58)$$

Substituindo as Equações (43) e (56) na Equação (58), tem-se que:

$$i_{C_b}^{III}(t) = -m I_o + \frac{DV_{in}}{2f_s L_m} - \frac{DV_{in}}{(1-D)L_m} t - \frac{\omega_{III}}{2f_s} (n+1) I_o \sin(\omega_{III}t). \quad (59)$$

A corrente que flui através dos capacitor  $C_{cl}$  é dada por:

$$i_{C_{cl}}^{III}(t) = i_L^{III}(t) + i_{N_2}^{III}(t). \quad (60)$$

Substituindo as Equações (42) e (57) na Equação (60), tem-se que:

$$i_{C_{cl}}^{III}(t) = G I_o + \frac{DV_{in}}{2f_s L} - \frac{DV_{in}}{(1-D)L} t - \frac{\omega_{III}}{2f_s} I_o \sin(\omega_{III}t). \quad (61)$$

Como o capacitor chaveado está em série com o enrolamento secundário, o valor da corrente que flui através do mesmo é computado por:

$$i_{C_m}^{III}(t) = -\frac{\omega_{III}}{2f_s} I_o \sin(\omega_{III}t). \quad (62)$$

Durante esta etapa de operação, o capacitor de saída filtra a corrente no diodo de saída, de modo a prover corrente contínua para a carga. Dessa forma, tem-se:

$$i_{C_o}^{III}(t) = \frac{\omega_{III}}{2f_s} I_o \sin(\omega_{III}t) - I_o \quad (63)$$

O valor da corrente que circula através de  $S_2$  é computado por:

$$-i_{S_2}^{III}(t) = i_L^{III}(t) + i_{C_b}^{III}(t). \quad (64)$$

Substituindo as Equações (42) e (59) na Equação (64), tem-se

$$i_{S_2}^{III}(t) = -(G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + \frac{DV_{in}}{(1-D)} \left( \frac{1}{L} + \frac{1}{L_m} \right) t + \frac{\omega_{III}}{2f_s} (n+1) I_o \sin(\omega_{III}t). \quad (65)$$

A corrente na indutância de dispersão do enrolamento primário é dada por:

$$i_{l_{k1}}^{III}(t) = i_{L_m}^{III}(t) - i_{N_1}^{III}(t). \quad (66)$$

Substituindo as Equações (43) e (56) na Equação (66), tem-se que:

$$i_{l_{k1}}^{III}(t) = mI_o - \frac{DV_{in}}{2f_s L_m} + \frac{DV_{in}}{(1-D) L_m} t + \frac{\omega_{III}}{2f_s} n I_o \sin(\omega_{III}t). \quad (67)$$

### 3.1.5 Etapa IV - $[t_3 - t_4]$

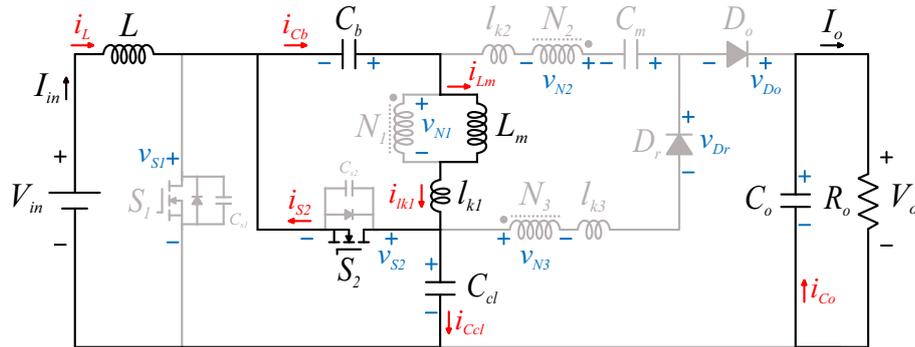
Em  $t_3$ , as correntes de dispersão e magnetização se igualam, ou seja,  $i_{L_{k1}} = i_{L_m}$ , cessando a circulação de corrente através do enrolamentos do transformador e do diodo  $D_o$ . Essa condição de operação permanece durante todo intervalo correspondente a esta etapa.

O indutor de entrada continua a descarregar, enquanto a indutância de magnetização é carregada com tensão, aproximadamente,  $V_{C_b} = \frac{D}{1-D} V_{in}$ . Assim como na Etapa III, a tensão sobre o enrolamento primário,  $V_{N_1} = \frac{D}{1-D} V_{in}$ , é refletida para os enrolamentos secundário e terciário, polarizando reversamente o diodo  $D_r$  e diretamente o diodo  $D_o$ . Nesta etapa, porém, mesmo polarizado diretamente,  $D_o$  não conduz.

Durante este intervalo, não há transferência de energia para saída. Esta etapa de operação termina no instante em que  $S_2$  é comandado a bloquear e, imediatamente após, o diodo  $D_o$  é reversamente polarizado com corrente nula, caracterizando ZCS.

Nesta etapa, as expressões para o cálculo das correntes que circulam através do indutor de entrada e da indutância de magnetização são iguais as apresentadas na Etapa III, Equações (42) e (43). O circuito equivalente à Etapa IV está mostrado na Figura 78.

Figura 78 – Circuito equivalente da Etapa IV.



Fonte: Próprio autor.

O valor da corrente que circula através de  $S_2$  é computado por:

$$i_{S_2}^{IV}(t) = i_{L_m}^{IV}(t) - i_L^{IV}(t). \quad (68)$$

Substituindo as Equações (42) e (43) (já que  $i_L^{III}(t) = i_L^{IV}(t)$  e  $i_{L_m}^{III}(t) = i_{L_m}^{IV}(t)$ ) na Equação (68), tem-se

$$i_{S_2}^{IV}(t) = -(G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + \frac{DV_{in}}{(1 - D)} \left( \frac{1}{L} + \frac{1}{L_m} \right) t. \quad (69)$$

Além disso, nesta etapa de operação, a corrente de magnetização flui através dos capacitor  $C_b$ , e a corrente no indutor de entrada flui através dos capacitor  $C_{cl}$ . Dessa forma, tem-se:

$$i_{C_b}^{IV}(t) = -i_{L_m}^{IV}(t) = -mI_o + \frac{DV_{in}}{2f_s L_m} - \frac{DV_{in}}{(1 - D)L_m} t. \quad (70)$$

$$i_{C_{cl}}^{IV}(t) = i_L^{IV}(t) = GI_o + \frac{DV_{in}}{2f_s L} - \frac{DV_{in}}{(1 - D)L} t. \quad (71)$$

Durante esta etapa, apenas o capacitor de saída fornece energia para a carga, de modo que:

$$i_{C_o}^{IV} = -I_o. \quad (72)$$

A corrente na indutância de dispersão do enrolamento primário é dada por:

$$i_{l_{k1}}^{IV}(t) = i_{L_m}^{IV}(t) = i_{L_m}^{III}(t). \quad (73)$$

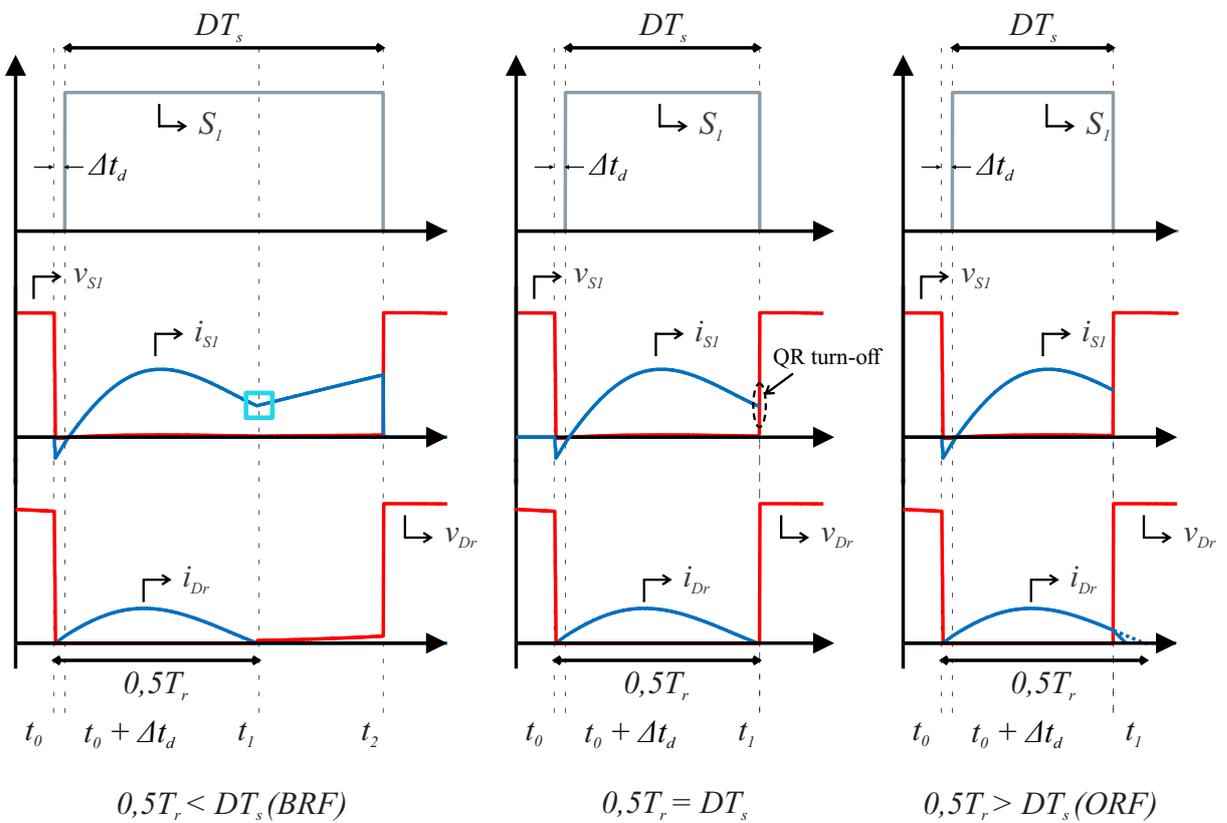
Substituindo a Equação (43) na Equação (73), tem-se que:

$$i_{l_{k1}}^{IV}(t) = mI_o - \frac{DV_{in}}{2f_s L_m} + \frac{DV_{in}}{(1-D)L_m} t. \quad (74)$$

### 3.2 MODOS DE OPERAÇÃO DO CONVERSOR PROPOSTO

Baseado na relação entre o intervalo de tempo em que o MOSFET  $S_1$  conduz, isto é,  $DT_s$ , e o período de ressonância, que, como será visto, é dado em função dos parâmetros dos elementos parasitas, o conversor proposto opera em dois modos diferentes: ou *over-resonance frequency* (ORF), se  $0,5T_r > DT_s$ , ou *below-resonance frequency* (BRF), se  $0,5T_r < DT_s$ . O conversor opera no limite entre esses dois modos quando  $0,5T_r = DT_s$ .

Figura 79 – Modos de operação do conversor proposto.



Fonte: Próprio autor.

Analisando a Figura 79, pode-se observar que quando o conversor opera no modo ORF, o diodo regenerativo,  $D_r$ , não é reversamente polarizado com ZCS. Também, próximo

à fronteira entre os modos BRF e ORF, o valor da corrente que flui através de  $S_1$  é mínimo. Dessa forma, pode-se projetar o conversor proposto de modo que  $0,5T_r \approx DT_s$ , para que  $S_1$  seja comandado a bloquear no instante  $t_1$ , isto é, próximo ao quadrado destacado (cor azul claro). Este mecanismo é chamado de *quasi-resonant turn-off* (QR *turn-off*), e é utilizado para reduzir, significativamente, as perdas por chaveamento de MOSFETs durante sua transição do estado de condução para o estado de bloqueio

Deve ser observado que as formas de onda apresentadas na Figura 72 são obtidas para o conversor operando no modo BRF durante as Etapas I e III.

### 3.3 ANÁLISE ESTÁTICA

Para desenvolver as expressões necessárias para computar os valores das tensões sobre os principais componentes do circuito e o ganho de tensão quando o conversor opera em regime permanente, é suposto que:

- os semicondutores são ideais;
- o acoplamento magnético do indutor acoplado é perfeito, ou seja, não há dispersão. Além disso, as resistências dos enrolamentos são desprezíveis;
- as tensões sobre os capacitores são constantes;
- e o tempo morto é negligenciado.

#### 3.3.1 Tensão sobre os capacitores

##### 3.3.1.1 Capacitor $C_d$

O valor da tensão sobre o capacitor de grampeamento é obtido a partir da análise do circuito equivalente da Etapa IV, mostrado na Figura 78. Aplicando a lei de Kirchhoff das tensões (LKT) à malha contendo a tensão de entrada,  $L$ ,  $S_2$  e  $C_d$ , tem-se:

$$V_{C_d} = V_{in} + v_L^{IV} \quad (75)$$

em que o valor da tensão sobre o indutor de entrada na  $v_L^{IV}$  é obtido aplicando o princípio do equilíbrio tensão-segundo sobre o indutor, isto é,

$$\int_0^{DT_s} -V_{in} dt + \int_{t_2=DT_s}^{t_3} v_L^{III} dt + \int_{t_3}^{t_4=T_s} v_L^{IV} dt = 0. \quad (76)$$

Deve ser pontuado que as tensões sobre o indutor de entrada durante as Etapas III e IV são iguais, ou seja,  $v_L^{III} = v_L^{IV}$ . Assim, isolando  $v_L^{IV}$  na Equação (76), tem-se:

$$v_L^{IV} = \frac{D}{1-D} V_{in}. \quad (77)$$

Substituindo a Equação (77) na Equação (75), o valor da tensão sobre o capacitor de grampeamento é computado por:

$$V_{C_{cl}} = \frac{1}{1-D} V_{in}. \quad (78)$$

### 3.3.1.2 Capacitor $C_b$

O valor da tensão sobre o capacitor de bloqueio é obtido através da equação abaixo, que é válida para todos as etapas de operação apresentados anteriormente.

$$V_{C_b} = V_{in} + v_L + v_{L_m} - V_{C_{cl}}. \quad (79)$$

Substituindo a Equação (78) na Equação (79) e computando o valor médio da equação resultante em um período de chaveamento para eliminar os termos relacionados às tensões sobre os indutores, já que  $V_L = V_{L_m} = 0$ , o valor da tensão sobre o capacitor de bloqueio é dado por:

$$V_{C_b} = \frac{D}{1-D} V_{in}. \quad (80)$$

### 3.3.1.3 Capacitor $C_m$

O valor da tensão sobre o capacitor chaveado é obtido a partir da análise do circuito equivalente à Etapa I, mostrado na Figura 73. Aplicando a LKT à malha contendo os três enrolamentos do transformado e  $C_m$ , tem-se:

$$V_{C_m} = -v_{L_m}^I - nv_{L_m}^I - mv_{L_m}^I, \quad (81)$$

em que  $v_{L_m}^I$  é computado por

$$v_{L_m}^I = V_{C_b} - V_{C_{cl}} = -V_{in}. \quad (82)$$

Substituindo a Equação (82) na Equação (81), tem-se a expressão para o cálculo da tensão sobre o capacitor de grampeamento:

$$V_{C_m} = (n + m + 1) V_{in}. \quad (83)$$

### 3.3.2 Ganho de tensão

A expressão para o cálculo do ganho de tensão é derivada a partir da análise do circuito equivalente à Etapa III, mostrado na Figura 76. Aplicando a LKT à malha contendo os capacitores  $C_{cl}$ ,  $C_b$  e  $C_m$ , e o enrolamento secundário do indutor acoplado, tem-se:

$$V_o = V_{C_{cl}} + V_{C_b} + V_{C_m} + nv_{L_m}^{III} \quad (84)$$

em que  $v_{L_m}^{III}$  é dado por

$$v_{L_m}^{III} = V_{C_b} = \frac{D}{1-D} V_{in}. \quad (85)$$

Substituindo as Equações (78), (80), (83) e (85) na Equação (84), tem-se a expressão para o cálculo do ganho de tensão ideal (desconsiderando as não-idealidades):

$$G = \frac{V_o}{V_{in}} = \frac{2+n}{1-D} + m. \quad (86)$$

O efeito da indutância de dispersão no ganho de tensão é considerado através do fator de acoplamento,  $k$ , que representa a fração de fluxo magnético que enlaça os três enrolamentos em relação ao fluxo magnético total, ou seja:

$$k = \frac{L_m}{L_m + l_k}. \quad (87)$$

Aplicando a LKT à malha contendo o capacitor chaveado e os três enrolamentos do circuito equivalente à Etapa I, mostrado na Figura 73, tem-se:

$$V_{C_m} = -(v_{L_m}^I + v_{l_k}^I) - (n+m)v_{L_m}^I. \quad (88)$$

Ainda, para a mesma etapa de operação, tem-se que:

$$v_{L_m}^I + v_{l_k}^I = V_{C_b} - V_{C_{cl}} = -V_{in}. \quad (89)$$

Substituindo a Equação (89) na Equação (88) juntamente com  $v_{L_m}^I = -kV_{in}$ , tem-se

$$V_{C_m} = [1 + k(n+m)]V_{in}. \quad (90)$$

Considerando o efeito da indutância de dispersão para computar  $v_{L_m}^{III}$  - Equação (85) -, tem-se

$$v_{L_m}^{III} = k \frac{D}{1-D} V_{in}. \quad (91)$$

Substituindo as Equações (78), (80), (90) e (91) na Equação (84), tem-se:

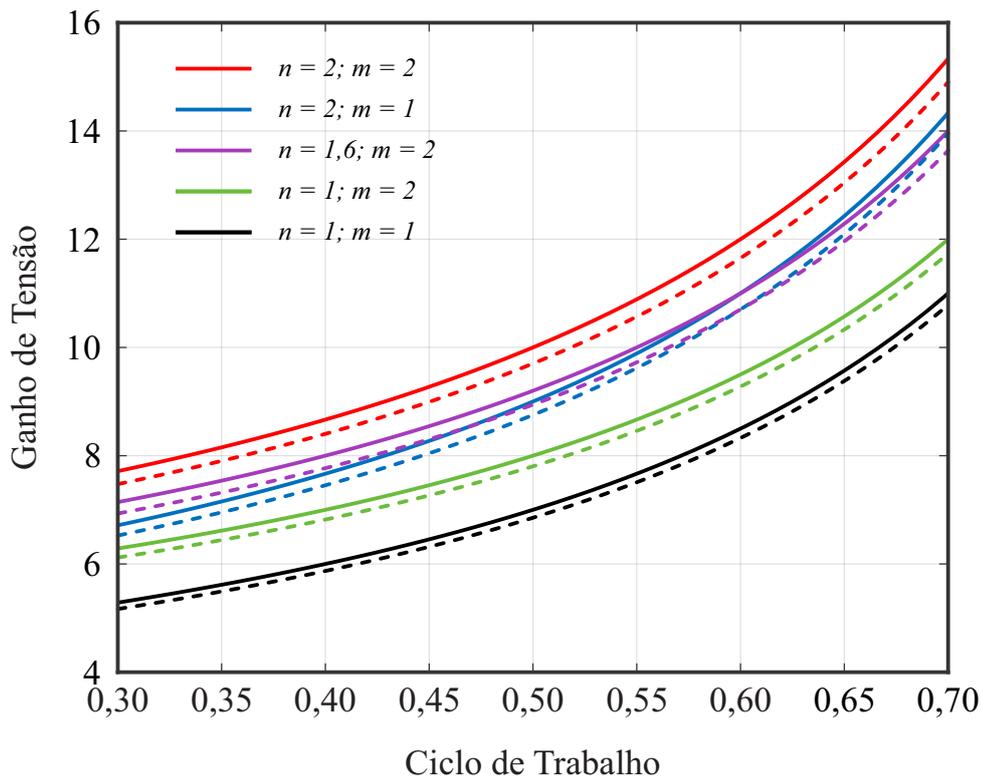
$$V_o = \frac{V_{in}}{1-D} + \frac{D}{1-D}V_{in} + [1 + k(n+m)]V_{in} + k\frac{D}{1-D}V_{in}. \quad (92)$$

Rearrmando a expressão para o cálculo do ganho de tensão considerando o efeito da indutância de dispersão, dado abaixo:

$$G(k) = \frac{V_o}{V_{in}} = \frac{2+nk}{1-D} + mk. \quad (93)$$

Os gráficos do ganho de tensão do conversor proposto *versus* o ciclo de trabalho para diferentes pares de relações de transformação está mostrado na Figura 80 - as linhas contínuas são os gráficos do ganho ideal, as linhas tracejadas são os gráficos do ganho com  $k = 0,95$ .

Figura 80 – Ganho de tensão do conversor proposto (linhas contínuas:  $k = 1,0$ ; linhas tracejadas:  $k = 0,95$ ).



Fonte: Próprio autor.

### 3.3.3 Esforços de tensão sobre os semicondutores

#### 3.3.3.1 MOSFET $S_1$

A expressão para o cálculo da máxima tensão sobre  $S_1$  é obtida a partir da análise do circuito equivalente à Etapa III ou à Etapa IV, mostrados nas Figuras 76 e 78, respectivamente. Aplicando a LKT à malha contendo os dois MOSFETs e o capacitor  $C_{cl}$ , tem-se:

$$V_{S_1} = V_{C_{cl}}. \quad (94)$$

Substituindo a Equação (78) na Equação (95), tem-se a expressão para o cálculo da tensão sobre  $S_1$ :

$$V_{S_1} = \frac{1}{1-D} V_{in}. \quad (95)$$

#### 3.3.3.2 MOSFET $S_2$

A expressão para o cálculo da máxima tensão sobre  $S_2$  é obtida a partir da análise do circuito equivalente à Etapa I ou à Etapa II, mostrados nas Figuras 73 e 75, respectivamente. Aplicando a LKT à malha contendo os dois interruptores e o capacitor  $C_{cl}$ , tem-se:

$$V_{S_2} = V_{C_{cl}}. \quad (96)$$

Substituindo a Equação (78) na Equação (97), tem-se a expressão para o cálculo da tensão máxima sobre a  $S_2$ :

$$V_{S_2} = \frac{1}{1-D} V_{in}. \quad (97)$$

#### 3.3.3.3 Diodo regenerativo, $D_r$

A expressão para o cálculo da máxima tensão sobre o diodo  $D_r$  é obtida a partir da análise da Etapa III ou da Etapa IV. Considerando o circuito equivalente à Etapa III, mostrado na Figura 76, tem-se:

$$V_{D_r} = V_{C_{cl}} + m v_{Lm}^{III} - V_o. \quad (98)$$

Substituindo as Equações (78), (85) e (86) na Equação (98), tem-se a expressão para o cálculo da tensão máxima sobre o diodo regenerativo, dada abaixo:

$$V_{D_r} = -\frac{n+m+1}{1-D}V_{in}. \quad (99)$$

#### 3.3.3.4 Diodo de saída, $D_o$

A expressão para o cálculo da máxima tensão sobre o diodo  $D_o$  é obtida a partir da análise da Etapa I ou da Etapa II. Considerando o circuito equivalente à Etapa I, mostrado na Figura 73, tem-se:

$$V_{D_o} = V_{C_{cl}} - mv_{L_m}^I - V_o. \quad (100)$$

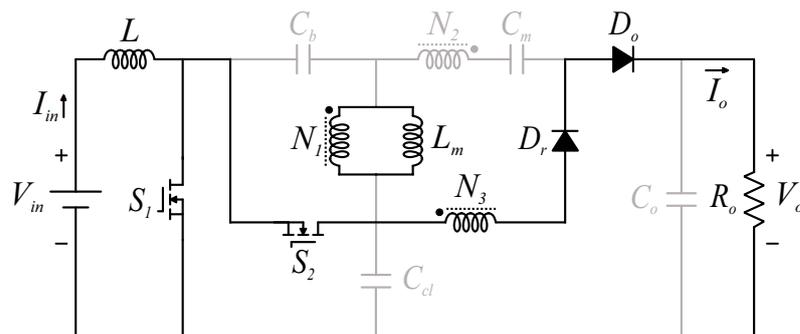
Substituindo as Equações (78), (82) e (86) na Equação (100), tem-se a expressão para o cálculo da tensão máxima sobre o diodo de saída, dada abaixo:

$$V_{D_o} = -\frac{n+1}{1-D}V_{in}. \quad (101)$$

#### 3.3.4 Esforços de corrente

Em um período de chaveamento, os valores médios das correntes que circulam através dos capacitores são zero, ou seja  $I_{C_b} = I_{C_{cl}} = I_{C_m} = 0$ . Além disso, devido à suposição de que as resistências parasitas são pequenas o suficiente para serem ignoradas, tem-se que  $P_{in} = P_o = V_{in}I_{in} = V_oI_o$ . O circuito resultante com estas considerações está mostrado na Figura 81:

Figura 81 – Circuito equivalente para o cálculo das correntes médias nos semicondutores.



Fonte: Próprio autor.

Por inspeção visual da Figura 81, os valores médios das correntes que circulam através dos componentes destacados no circuito são:

$$I_{D_o} = I_{D_r} = I_o \quad (102)$$

$$I_{S_1} = I_{in} - I_o = I_o(G - 1) \quad (103)$$

$$I_{S_2} = I_o \quad (104)$$

$$I_L = GI_o \quad (105)$$

$$I_{L_m} = mI_o. \quad (106)$$

### 3.3.5 Corrente máxima nos semicondutores

Os valores de pico da corrente nos diodos regenerativo e de saída são iguais a amplitude das senóides dadas pelas Equações (25) e (55), respectivamente. Assim:

$$\hat{I}_{D_r} = \frac{\omega_I}{2f_s} I_o \quad (107)$$

$$\hat{I}_{D_o} = \frac{\omega_{III}}{2f_s} I_o. \quad (108)$$

O valor de pico da corrente que flui através de  $S_1$  é encontrado fazendo  $t \approx \frac{\pi}{2} \sqrt{L_{eqI} C_{eqI}}$  na Equação (32). Assim, tem-se:

$$\hat{I}_{S_1} = V_{in} \left( \frac{1}{L} + \frac{1}{L_m} \right) \left( \frac{\pi}{2\omega_I} - \frac{D}{2f_s} \right) + (G - m) I_o + (n + m + 1) \frac{\omega_I T_s}{2} I_o. \quad (109)$$

O valor de pico da corrente que flui através de  $S_2$  é encontrado fazendo  $t \approx DT_s$  na Equação (65). Assim, tem-se

$$\hat{I}_{S_2} = - \left[ (G - m) I_o + \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) \right]. \quad (110)$$

#### 3.3.5.1 Valor eficaz das correntes

A expressão para o cálculo do valor eficaz das correntes nos componentes do circuito é encontrada aplicando a definição de valor eficaz, porém adaptada às formas de onda

características do conversor proposto. Por exemplo, a expressão para o cálculo do valor eficaz da corrente no MOSFET  $S_1$  é:

$$I_{S_1,ef} = \sqrt{\frac{1}{T_s} \left[ \int_0^{t_1} i_{S_1}^I{}^2(t) dt + \int_{t_1}^{t_2} i_{S_1}^{II}{}^2(t) dt + \int_{t_2}^{t_3} i_{S_1}^{III}{}^2(t) dt + \int_{t_3}^{t_4} i_{S_1}^{IV}{}^2(t) dt \right]}. \quad (111)$$

As equações dependentes do tempo foram desenvolvidas durante a descrição da correspondente etapa de operação. São elas:

$$\begin{cases} i_{S_1}^I(t) = (G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + V_{in} \left( \frac{1}{L} + \frac{1}{L_m} \right) t + \frac{(n + m + 1)\omega_I}{2f_s} I_o \sin(\omega_I t) \\ i_{S_1}^{II}(t) = (G - m) I_o - \frac{DV_{in}}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + V_{in} \left( \frac{1}{L} + \frac{1}{L_m} \right) t \\ i_{S_1}^{III}(t) = 0 \\ i_{S_1}^{IV}(t) = 0 \end{cases} \quad (112)$$

Assim, a expressão para computar o valor eficaz da corrente em  $S_1$  é obtida substituindo as Equações em (112) na Equação (111).

Seguindo a metodologia descrita acima, obtém-se as expressões para encontrar os valores eficazes das correntes nos demais componente, todas apresentadas na Tabela 6.

Tabela 6 – Expressões para computar a corrente eficaz nos componentes do circuito do conversor proposto.

$$I_{S_{1,ef}} = \sqrt{\left[ \left( \frac{N+1}{D'} \right)^2 D + \frac{2(N+1)(m+N)}{1-D} + \frac{\pi\omega_I(m+N)^2}{8f_s} \right] I_o^2 + \left[ (m+N) \left( \frac{\pi f_s}{\omega_I} - D \right) \right] I_o \frac{V_{in}}{f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + \frac{D^3}{12} \left[ \frac{V_{in}}{f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) \right]^2} \quad (113)$$

$$I_{S_{2,ef}} = \sqrt{\left( \frac{1-N^2}{D'} + \frac{\pi\omega_{III}N^2}{8f_s} \right) I_o^2 + ND \left[ \frac{\pi f_s}{D'\omega_{III}} - 1 \right] I_o \frac{V_{in}}{f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + \frac{D'D^2}{12} \left[ \frac{V_{in}}{f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) \right]^2} \quad (114)$$

$$I_{I_{k1,ef}} = \sqrt{\left( -m^2 + \frac{\pi}{8f_s} \left[ (m+n)^2 \omega_I + n^2 \omega_{III} \right] \right) I_o^2 + \left( -(m+2n)D + \frac{(m+n)\pi f_s}{\omega_I} + \frac{nD\pi f_s}{D'\omega_{III}} \right) I_o \frac{V_{in}}{f_s L_m} + \frac{D^2}{12} \left( \frac{V_{in}}{f_s L_m} \right)^2} \quad (115)$$

$$I_{C_{b,ef}} = \sqrt{\left( -m^2 + \frac{\pi}{8f_s} \left[ (m+N)^2 \omega_I + N^2 \omega_{III} \right] \right) I_o^2 + \left( -(m+2N)D + \frac{(m+N)\pi f_s}{\omega_I} + \frac{ND\pi f_s}{D'\omega_{III}} \right) I_o \frac{V_{in}}{f_s L_m} + \frac{D^2}{12} \left( \frac{V_{in}}{f_s L_m} \right)^2} \quad (116)$$

$$I_{C_{cl,ef}} = \sqrt{\left( N^2 D' - \frac{1}{D'} - m(m+2ND) + \frac{\pi}{8f_s} \left[ (m+N)^2 \omega_I + \omega_{III} \right] \right) I_o^2 + \left( \left[ \frac{\pi D f_s}{\omega_{III} D'} - D \right] \frac{1}{L} + \left[ \frac{\pi f_s}{\omega_I} - D \right] \frac{(m+N)}{L_m} \right) I_o \frac{V_{in}}{f_s} + \left[ \frac{D'D^2}{12L^2} + \frac{D^3}{12L_m^2} \right] \left( \frac{V_{in}}{f_s} \right)^2} \quad (117)$$

$$I_{D_r,ef} = \frac{I_o}{2} \sqrt{\frac{\omega_I \pi}{2f_s}} \quad (118)$$

$$I_{D_o,ef} = \frac{I_o}{2} \sqrt{\frac{\omega_{III} \pi}{2f_s}} \quad (119)$$

$$I_{N_2,ef} = I_o \sqrt{\frac{(\omega_I + \omega_{III}) \pi}{8f_s}} \quad (120)$$

$$I_{N_3,ef} = \frac{I_o}{2} \sqrt{\frac{\omega_I \pi}{2f_s}} \quad (121)$$

$$I_{C_o,ef} = I_o \sqrt{\left[ \frac{\pi\omega_{III}}{8f_s} - 1 \right]} \quad (122)$$

$$I_{C_m,ef} = I_o \sqrt{\left[ \frac{(\omega_I + \omega_{III}) \pi}{8f_s} \right]} \quad (123)$$

$$I_{L,ef} = \sqrt{\left( \frac{n+2}{D'} + m \right)^2 I_o^2 + \frac{D^2}{12} \left( \frac{V_{in}}{L f_s} \right)^2} \quad (124)$$

Nota:  $D' = 1 - D$ ;  $N = n + 1$

### 3.3.6 Condições para ZVS e ZCS

Para que  $S_1$  e  $S_2$  sejam comandadas a conduzir com tensão nula, duas condições devem ser satisfeitas. A primeira é que a duração do tempo morto seja suficiente para carregar e descarregar, simultaneamente, as capacitâncias parasitas  $C_{S_1}$  e  $C_{S_2}$  nos instantes  $t_0$  e  $t_2$ .

Imediatamente antes do instante  $t_0$ , a corrente que flui através de  $S_2$ ,  $i_{S_2}$ , é igual a diferença entre as correntes que fluem através do indutor de entrada e da indutância de magnetização, e a tensão sobre  $S_2$  é igual a zero. Após o bloqueio de  $S_2$ ,  $i_{S_2}$  flui através da capacitância  $C_{S_2}$ , carregando a mesma com tensão limitada pelo capacitor de grampeamento. Pela disposição dos interruptores no circuito do conversor proposto, o carregamento de  $C_{S_2}$  força o descarregamento simultâneo de  $C_{S_1}$ . Esta análise pode ser compreendida através do circuito equivalente à Etapa IV, mostrado na Figura 78. Em forma de equação, tem-se que:

$$\Delta t_d \geq \frac{C_{S_2} V_{S_2}}{i_{L_m}(t_0) - i_L(t_0)}. \quad (125)$$

Analogamente, imediatamente antes do instante  $t_2$ , a corrente que flui através de  $S_1$ ,  $i_{S_1}$ , é igual a soma das correntes que fluem através do indutor de entrada e da indutância de magnetização, e a tensão sobre  $S_1$  é igual a zero. Após o bloqueio de  $S_1$ ,  $i_{S_1}$  flui através da capacitância  $C_{S_1}$ , carregando a mesma com tensão limitada pelo capacitor de grampeamento. Pela disposição dos interruptores no circuito do conversor proposto, o carregamento de  $C_{S_1}$  força o descarregamento simultâneo de  $C_{S_2}$ . Esta análise pode ser compreendida através do circuito equivalente à Etapa II, mostrado na Figura 75. Em forma de equação, tem-se que:

$$\Delta t_d \geq \frac{C_{S_1} V_{S_1}}{i_{L_m}(t_2) + i_L(t_2)}. \quad (126)$$

Como  $i_{L_m}(t_0) - i_L(t_0)$  é menor que  $i_{L_m}(t_2) + i_L(t_2)$  e  $C_{S_1} V_{S_1} \approx C_{S_2} V_{S_2}$ , computar o tempo morto através da Equação (125) é suficiente para garantir carga e descarga simultâneas de  $C_{S_1}$  e  $C_{S_2}$  nos instantes  $t_0$  e  $t_2$ .

A segunda condição é que  $S_1$  e  $S_2$  sejam comandadas a conduzir no instante em que seus diodos anti-paralelos estiverem conduzindo, ou seja, com tensão nula. Para ZVS

de  $S_1$ , esta condição ocorre quando a corrente que flui através de  $S_2$  é positiva antes desta ser comanda a bloquear, isto é,

$$i_{S_2}(t_0) = i_{L_m}(t_0) - i_L(t_0) > 0. \quad (127)$$

Similarmente, para ZVS de  $S_2$ , é necessário que a corrente que flui através de  $S_1$  seja positiva antes desta ser comanda a bloquear, isto é,

$$i_{S_1}(t_2) = i_{L_m}(t_2) + i_L(t_2) > 0. \quad (128)$$

Analisando a Figura 72, pode-se observar que a Equação (128) é sempre satisfeita, pois  $i_{L_m}(t_2)$  e  $i_L(t_2)$  são maiores que zero.

Calculando a Equação (69) em  $t = t_0$  e substituindo as condições de contorno expressa na Equação (127), a condição para ZVS de  $S_1$  é dada por

$$P_o \leq \frac{V_o^2}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) \left( \frac{(n+2)^2}{D(1-D)^2} + \frac{m(n+2)}{D(1-D)} \right)^{-1}. \quad (129)$$

A partir da Equação (129), pode-se determinar zonas dentro das quais  $S_1$  comuta com tensão nula (regiões de ZVS) em função dos parâmetros construtivos dos elementos magnéticos e dos pontos de operação. Por exemplo, as áreas destacadas na Figura 82 indicam as faixas de potência de saída *versus* ciclo de trabalho dentro das quais  $S_1$  comuta sem perdas durante a transição do estado de bloqueio para o estado de condução. Deve ser pontuado que, quanto maior  $n$  e  $m$ , menor a faixa de potência permitida. Essa observação limita o aumento contínuo das relações de transformação como alternativa para elevar o ganho de tensão do conversor proposto.

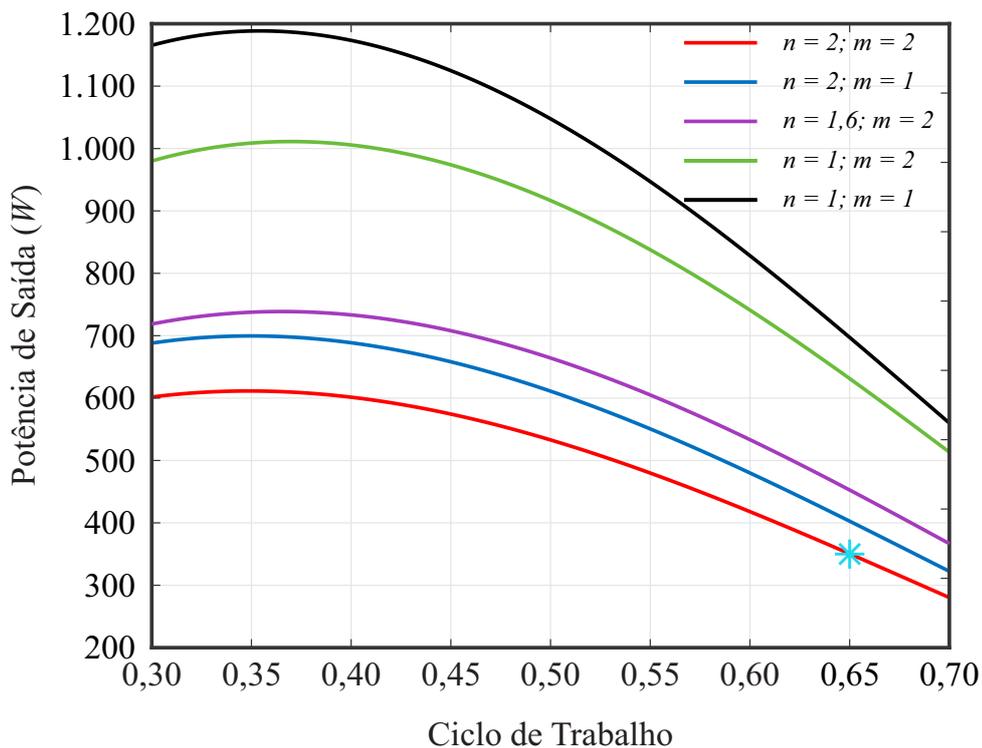
A condição para  $D_r$  bloquear com corrente nula é que a duração do ciclo de trabalho ( $DT_s$ ) seja maior do que metade do período da corrente ressonante que flui através do mesmo durante o Etapa I. Para o diodo  $D_o$ , é necessário que a duração do intervalo complementar ao ciclo de trabalho ( $(1-D)T_s$ ) seja maior que o período da corrente ressonante que flui através do mesmo durante o Etapa III. Sendo assim, a condição para ZCS do diodo  $D_r$  é

$$C_{eqI} \leq \left( \frac{D}{\pi f_s} \right)^2 \frac{1}{L_{eqI}}. \quad (130)$$

Similarmente, a condição para ZCS do diodo  $D_o$  é

$$C_{eqIII} \leq \left( \frac{1-D}{\pi f_s} \right)^2 \frac{1}{L_{eqIII}}. \quad (131)$$

Figura 82 – Regiões de ZVS do conversor proposto -  $V_o = 400\text{ V}$ ,  $f_s = 100\text{ kHz}$ ,  $L = 100\text{ }\mu\text{H}$ ,  $L_m = 10\text{ }\mu\text{H}$ .

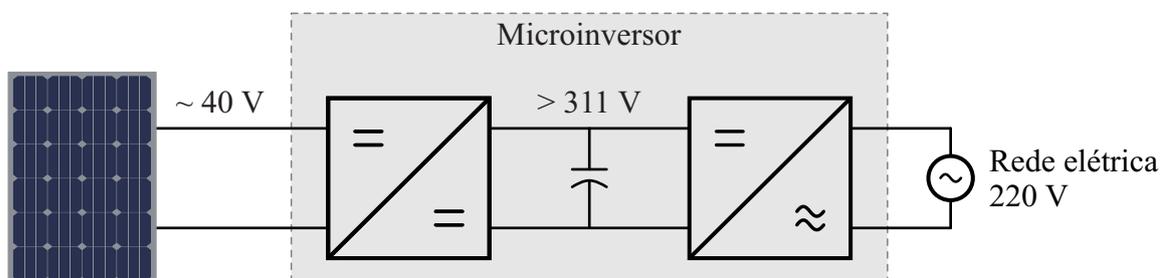


Fonte: Próprio autor.

### 3.4 PROJETO DO CONVERSOR CC-CC PROPOSTO

Para aplicações em microinversor fotovoltaico, o conversor cc-cc proposto deve ser projetado de modo a atender aos requisitos de tensão necessários para conectar o estágio de conversão cc-ca à rede elétrica. Na Figura 83, por exemplo, o conversor cc-cc provê 400 V ao barramento cc do conversor cc-ca, que sintetiza 220 V monofásico.

Figura 83 – Microinversor de dois estágios.



Fonte: Próprio autor.

### 3.4.1 Requisitos de Projeto

Os níveis de tensão, corrente e potência de entrada do conversor cc-cc devem ser compatíveis com as especificações elétricas dos módulos fotovoltaicos aos quais é integrado.

As características elétricas de típicos módulos fotovoltaicos comerciais da fabricante *Canadian Solar* (SOLAR, 2021), série CS6U, foram colocadas na Tabela 7.

Tabela 7 – Especificações elétricas dos módulos fotovoltaicos da série CS6U no STC (do inglês, *Standard Test Conditions*):  $I = 1000 \frac{\text{W}}{\text{m}^2}$ ,  $T = 25^\circ\text{C}$  e  $AM = 1,5$ .

Modelo	$P_{max}$ (W)	$V_{mp}$ (V)	$I_{mp}$ (A)	$V_{oc}$ (V)	$I_{sc}$ (A)	$\mu_{V_{oc}}$ ( $\frac{\%}{^\circ\text{C}}$ )	$\mu_{I_{sc}}$ ( $\frac{\%}{^\circ\text{C}}$ )
CS6U-325P	325	37,0	8,78	45,5	9,34	-0,31	0,05
CS6U-330P	330	37,2	8,88	45,6	9,45	-0,31	0,05
CS6U-335P	335	37,4	8,96	45,8	9,54	-0,31	0,05

A Equação (132) determina o valor da tensão do ponto de máxima potência entre os terminais do módulo fotovoltaico para diferentes valores de temperatura de operação, para  $I = 1000 \frac{\text{W}}{\text{m}^2}$ .

$$V_{mp}(T) = V_{mp}^{STC} + V_{mp}^{STC} \times (T^{STC} - T) \times \mu_{V_{oc}}. \quad (132)$$

A Equação (133) determina o valor da corrente do ponto de máxima potência gerada pelo módulo fotovoltaico para diferentes valores de irradiância, para  $T = 25^\circ\text{C}$ .

$$I_{mp}(S) = I_{mp}^{STC} \frac{I}{I^{STC}}. \quad (133)$$

Considerando que a temperatura de operação do módulo esteja limitada à faixa entre  $-10^\circ\text{C}$  (VILLALVA, 2015) e  $65^\circ\text{C}$  (ABNT, 2019), tem-se que a maior e a menor tensão de máxima potência da série de módulos CS6U são:

$$\begin{cases} V_{mp}(-10^\circ\text{C}) = 37,4\text{V} + 37,4\text{V} \times [25^\circ\text{C} - (-10^\circ\text{C})] \times 0,31 \frac{\%}{^\circ\text{C}} = 41,46\text{V} \\ V_{mp}(65^\circ\text{C}) = 37,0\text{V} + 37,0\text{V} \times (25^\circ\text{C} - 65^\circ\text{C}) \times 0,31 \frac{\%}{^\circ\text{C}} \approx 32,5\text{V} \end{cases} \quad (134)$$

Considerando que a irradiância esteja limitada à faixa entre  $I = 50 \frac{\text{W}}{\text{m}^2}$  e  $I = 1.200 \frac{\text{W}}{\text{m}^2}$ , tem-se que a maior e a menor corrente de máxima potência da série de módulos CS6U são:

$$\begin{cases} I_{mp}(50 \frac{\text{W}}{\text{m}^2}) = 8,78\text{A} \times \frac{50 \frac{\text{W}}{\text{m}^2}}{1.000 \frac{\text{W}}{\text{m}^2}} \approx 0,44\text{A} \\ I_{mp}(1.200 \frac{\text{W}}{\text{m}^2}) = 8,96\text{A} \times \frac{1.200 \frac{\text{W}}{\text{m}^2}}{1.000 \frac{\text{W}}{\text{m}^2}} = 10,75\text{A} \end{cases} \quad (135)$$

Deve ser pontuado que os valores de irradiância foram assim definidos pois o texto da (ABNT, 2019) prevê níveis maiores do que  $1.000 \frac{W}{m^2}$  (por isso o limite superior foi de  $I = 1.200 \frac{W}{m^2}$ ), e para realizar experimentos para medir a eficiência europeia e californiana (por isso o limite inferior foi de  $I = 50 \frac{W}{m^2}$ ).

Sendo assim, de modo a possibilitar a conexão de uma ampla série de módulos FV à rede, definiu-se os seguintes requisitos de projeto para a entrada do conversor cc-cc: potência nominal de saída de 350 W; tensão máxima de entrada de 55 V; tensão mínima de entrada de 32,5 V; corrente mínima de entrada de 0,4 A; e corrente máxima de entrada de 11 A (valor maior do que as correntes de máxima potência da série de módulos apresentados na Tabela 7).

Deve ser pontuado que o valor da tensão máxima foi assim definido para possibilitar que o conversor opere com módulos FV com tensão de operação próxima a 25 V. Nesse caso, assim como previsto na Subseção 1.1.4, pode-se conectar o conversor cc-cc com dois módulos associados em série.

Quanto à tensão de saída do conversor cc-cc, deve-se conhecer o valor de pico da tensão da rede à qual o microinversor é conectado. Conforme estabelecido nos Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST), há oito níveis de valor eficaz de tensão para a rede elétrica brasileira em baixa tensão: 220/127 V, 380/220 V, 254/127 V, 440/220 V, 208/120 V, 230/115 V, 240/120 V e 220/110 V (ANEEL, 2021). Portanto, definindo a tensão do barramento cc como 400 V, é possível conectar o conversor cc-ca em todas essas redes através ou de conexão monofásica (fase-neutro), ou de conexão bifásica (fase-fase). Por exemplo, em uma rede trifásica com tensão de linha igual a 220 V, os terminais de saída do conversor cc-ca são conectados a duas fases da rede elétrica; em uma rede trifásica com tensão de linha igual a 380 V, os terminais de saída do conversor cc-ca são conectados a uma fase e o neutro da rede elétrica.

Tabela 8 – Especificações elétricas do protótipo.

Grandeza	Valor
Potência nominal de saída ( $P_{out}$ )	350 W
Tensão de entrada ( $V_{in}$ )	32,5 ~ 55 V
Tensão de saída ( $V_{out}$ )	400 V
Corrente máxima de entrada ( $I_{in,max}$ )	11 A

Assumindo os requisitos de projeto apresentados na Tabela 8, a faixa de ganho de tensão necessária para elevar a tensão de entrada,  $V_{in}$ , ao valor da tensão do barramento de saída,  $V_o$ , é:

$$\begin{cases} G_{v_{min}} = \frac{400 \text{ V}}{55 \text{ V}} = 7,2 \\ G_{v_{max}} = \frac{400 \text{ V}}{32,5 \text{ V}} = 12,3 \end{cases} \quad (136)$$

A escolha do ciclo de trabalho impacta diretamente no valor dos esforços de tensão e corrente nos semicondutores. Assim, para que o conversor não opere sob condições extremas, o maior ciclo de trabalho permissível será  $D = 0,65$ . Analisando a Figura 80, para esse ciclo de trabalho, apenas os gráficos do ganho de tensão vermelho, azul e roxo satisfazem a condição  $G_{v_{max}} \geq 12,3$  para  $D = 0,65$ . Ainda, esses três gráficos satisfazem a condição  $G_{v_{min}} \geq 7,2$  para  $D \geq 0,30$ . Sendo assim, a faixa de ciclo de trabalho permissível é escolhida como sendo  $0,30 \leq D \leq 0,65$ .

### 3.5 PROJETO DOS COMPONENTES DO CONVERSOR PROPOSTO

Pelas explicações na Seção 3.2, é vantajoso projetar o conversor para operar no modo BRF durante as etapas de operação I e III, pois assim ambos os diodos são reversamente polarizados com ZCS. Mais ainda, se  $0,5T_{r,I} \approx DT_s$ , o MOSFET  $S_1$  opera com QRO durante sua transição *turn-off*. Esses requisitos são fundamentais para que o conversor opere com elevada eficiência, sendo, portanto, as diretrizes principais para a seleção dos componentes.

Equacionando as condições acima, tem-se:

$$0,5T_{r,I} < DT_s \quad (137)$$

$$0,5T_{r,III} < (1 - D)T_s \quad (138)$$

A faixa permissível do ciclo de trabalho já foi determinada anteriormente como sendo  $0,30 < D < 0,65$ . Como as grandezas nas duas equações dependem da escolha dos capacitores e dos parâmetros do indutor acoplado, será estabelecido, por ora, a frequência de chaveamento para encontrar os valores dos períodos de ressonância das Etapas I e III e, então, determinar os valores dos capacitores e dos parâmetros do indutor acoplado utilizando as equações. Admitindo  $f_s = 100 \text{ kHz}$ , as condições acima são garantidas para

toda a faixa de operação utilizando  $D = 0,30$  na Equação (137), e utilizando  $D = 0,65$  na Equação (138). Assim, tem-se que  $T_{rI} = 0,6 \times 10^{-5}$  s e  $T_{rIII} = 0,7 \times 10^{-5}$  s.

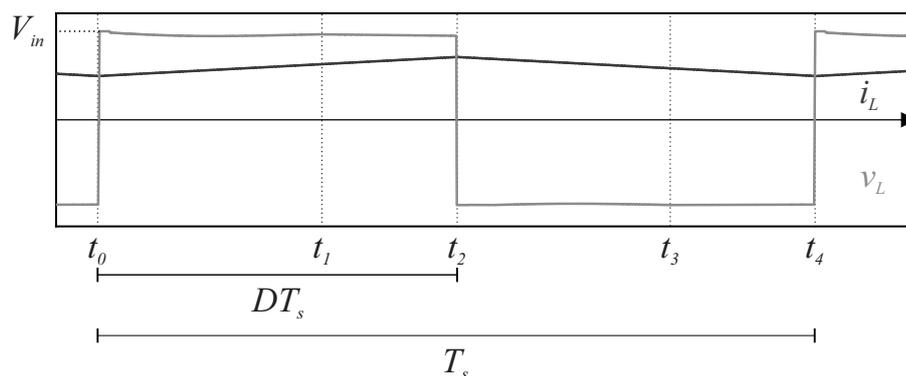
### 3.5.1 Indutor de entrada

O indutor de entrada deve ser projetado para limitar a ondulação da corrente de entrada a valores desejáveis. A equação utilizada para este propósito é obtida através da relação entre a indutância do indutor de entrada, a tensão sobre o mesmo e o *ripple* da corrente de entrada. Com o auxílio da Figura 84, a seguinte relação é verdadeira:

$$V_{in} = L \frac{\Delta i_L}{T_s D}, \quad (139)$$

em que  $\Delta i_L$  é definido em percentuais do valor da corrente média de entrada.

Figura 84 – Tensão e corrente no indutor de entrada.



Fonte: Próprio autor.

Isolando  $L$  na Equação (139), tem-se:

$$L = \frac{DV_{in}}{\Delta i_L f_s}. \quad (140)$$

Dos requisitos de projeto, tem-se que  $32,5 \text{ V} \leq V_{in} \leq 55 \text{ V}$  para  $0,30 \leq D \leq 0,65$ . Sendo assim, para que o *ripple* da corrente de entrada,  $\Delta i_L$ , seja menor que  $20\% \times I_{in,max} = 1,8 \text{ A}$  nessa faixa de operação, o valor mínimo da indutância do indutor de entrada é calculado sob a condição de operação em que  $D = 0,65$  ( $V_{in} = 32,5 \text{ V}$ ) juntamente com  $f_s = 100 \text{ kHz}$ , resultando em  $L = 96,0 \mu\text{H}$ .

O indutor de entrada foi montado utilizando o núcleo toroidal modelo C055071A2 MPP, da Magnetics Inc, resultando em uma indutância medida de  $100,1 \mu\text{H}$ , o que limita o valor máximo da ondulação da corrente de entrada a  $2,11 \text{ A}$ .

Deve ser pontuado que o interruptor do circuito de grampeamento confere ao conversor fluxo de potência bidirecional. Assim, o conversor não opera no modo descontínuo.

### 3.5.2 Projeto do indutor acoplado

#### 3.5.2.1 Relações de transformação

Com as faixas de ganho de tensão e razão cíclica definidas, pode-se utilizar a Figura 80 para determinar as relações de transformação. Também, conforme apresentado na Figura 82, as relações de transformação determinam as faixas de potência e da correspondente razão cíclica para as quais  $S_1$  comuta sob tensão nula. Mais ainda, aumentar  $n$  mantendo  $m$  constante diminui mais as zonas de operação ZVS do que aumentar  $n$  mantendo  $m$  constante. Por exemplo, para  $n = 2$  e  $m = 2$  (parâmetros do gráfico vermelho), quando  $D = 0,65$ , tem-se o limiar do ZVS de  $S_1$  em 350 W (asterisco na cor azul claro sobre o gráfico vermelho na Figura 82), sendo muito dependente dos parâmetros construtivos dos elementos magnéticos. A escolha dos parâmetros da curva azul,  $n = 2$  e  $m = 1$ , também é crítica por esse mesmo motivo.

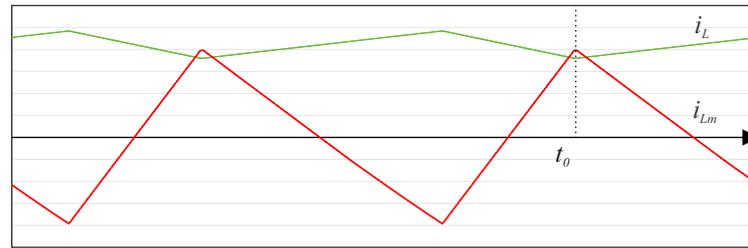
Assim, é sugestivo diminuir o valor de  $n$  ligeiramente, mantendo  $m = 2$ , e verificar se, para o  $n$  e o  $m$  escolhidos, o conversor é capaz de prover o ganho de tensão definido operando com ciclo de trabalho dentro da faixa admitida. Sendo assim, foi selecionado  $n = 1,6$  e  $m = 2$  - gráfico roxo na Figura 82.

#### 3.5.2.2 Indutância de magnetização

O valor da indutância de magnetização do indutor acoplado deve ser escolhido, principalmente, para garantir o ZVS de  $S_1$  (termo  $\frac{1}{L_m}$  na Equação (129)). Mais especificamente, deve-se projetar  $L_m$  para satisfazer a condição expressa pela Equação (127), representada graficamente na Figura 85.

Em palavras, a indutância de magnetização deve ser pequena o suficiente para garantir que o valor da corrente de magnetização ultrapasse ligeiramente o valor da corrente no indutor de entrada no instante que antecede a mudança do estado de bloqueio para o estado de condução de  $S_1$ , representado na Figura 85 por  $t_0$ .

Figura 85 – Representação gráfica da condição para o ZVS de  $S_1$ .

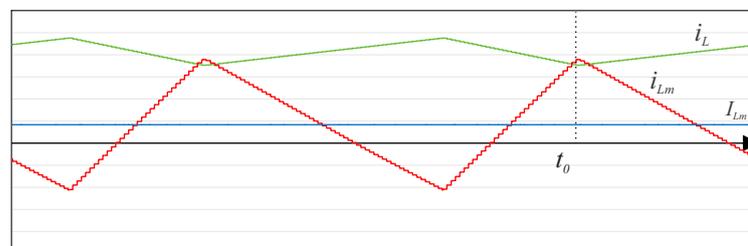


Fonte: Próprio autor.

Valores de  $L_m$  menores que o necessário para satisfazer ligeiramente a condição descrita acima implicam em maiores diferenças entre as correntes de magnetização e no indutor de entrada no instante  $t_0$ , resultando em aumento da zona de operação dentro da qual  $S_1$  comuta com tensão nula durante sua transição de *turn-on*. Porém, grandes ondulações da corrente de magnetização resulta em maiores perdas no núcleo e no enrolamento primário do indutor acoplado, e em valores elevados das correntes nos MOSFETs, tanto os eficazes quanto durante a transição de *turn-off* (devido ao fator  $\frac{1}{L_m}$  nas Equações (113) e (114)).

Pode-se minimizar a amplitude da ondulação da corrente de magnetização o suficiente para satisfazer ligeiramente a condição para o ZVS de  $S_1$  (e, portanto, reduzir consideravelmente as perdas magnética e ôhmicas do indutor acoplado, e as perdas por condução e por chaveamento durante a transição de *turn-off* dos MOSFETs.) adicionando um *offset* positivo à corrente de magnetização, como ilustrado na Figura 86. Esse valor médio positivo na corrente de magnetização é estabelecido através do terceiro enrolamento, conforme expresso pela Equação (106).

Figura 86 – Tensão e corrente sobre/no indutor de entrada.



Fonte: Próprio autor.

Pelos argumentos acima, o mínimo valor da ondulação da corrente de magnetização,  $\Delta I_{Lm}$ , para satisfazer a condição para ZVS de  $S_1$  é computado por:

$$i_{Lm}(t_0) = i_L(t_0) \Rightarrow mI_o + \frac{\Delta I_{Lm}}{2} = I_{in} - \frac{\Delta I_{in}}{2}. \quad (141)$$

Substituindo as Equações (105) e (140) na Equação (141), tem-se:

$$\Delta I_{Lm} = 2(G - m)I_o - \frac{DV_{in}}{f_s L}. \quad (142)$$

O valor mínimo de  $\Delta I_{Lm}$  é calculado sob a condição em que o *ripple* da corrente no indutor de entrada é mínimo ( $D = 0,65 \Rightarrow G \approx 12,3$  e  $V_{in} \approx 32,5$  V) e em carga plena, isto é,  $P_{out} = 350$  W  $\Rightarrow I_o \approx 0,87$  A. Substituindo esses valores juntamente com  $L \approx 100,1$   $\mu$ H,  $m = 2$  e  $f_s = 100$  kHz na Equação (142), tem-se  $\Delta I_{Lm} \approx 15,89$  A.

Das etapas de operação I e II, a seguinte equação pode ser determinada:

$$V_{in} = L_m \frac{\Delta I_{Lm}}{T_s D}, \quad (143)$$

em que  $\Delta I_{Lm}$  é definido em percentuais do valor da corrente média de entrada.

Isolando  $L_m$  na Equação (143), tem-se:

$$L_m = \frac{DV_{in}}{\Delta I_{Lm} f_s}. \quad (144)$$

Substituindo  $\Delta I_{Lm} \approx 15,89$  A,  $D = 0,65$ ,  $V_{in} = 32,5$  V,  $f_s = 100$  kHz na Equação (144), tem-se  $L_m \approx 13,3$   $\mu$ H.

O indutor acoplado foi montado utilizando o núcleo PQ 32/30 da EPCOS, resultando em uma indutância de magnetização medida de 13,9  $\mu$ H (detalhes sobre o projeto estão apresentados no Apêndice B). Seus parâmetros construtivos e medidos estão resumidos na Tabela 9.

Tabela 9 – Especificação do indutor acoplado.

	$L_m \approx 13,9$ $\mu$ H, PQ 32/30 N97
Indutor acoplado	$N_1 : N_2 : N_3 = 1 : 1,6 : 2$
de três enrolamentos	$l_{k1} \approx 0,51$ $\mu$ H; $l_{k2} \approx 0,42$ $\mu$ H; $l_{k3} \approx 0,10$ $\mu$ H
	$r_{w1} \approx 3,2$ m $\Omega$ ; $r_{w2} \approx 10,7$ m $\Omega$ ; $r_{w3} \approx 13,6$ m $\Omega$

### 3.5.3 Projeto dos Capacitores

#### 3.5.3.1 Capacitor de Saída, $C_o$

O propósito do capacitor de saída é filtrar a corrente no diodo de saída,  $D_o$ . A Equação (145), que relaciona a capacitância e a carga do capacitor  $C_o$ , é utilizada

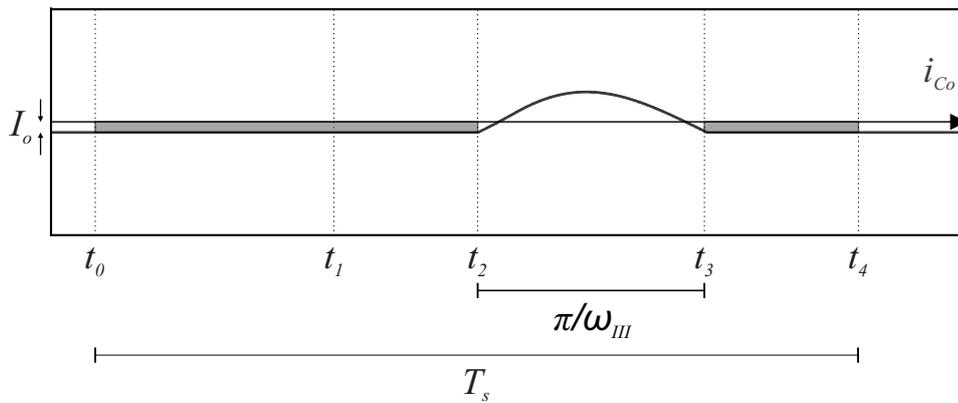
para atender ao requisito de ondulação da tensão sobre o capacitor de saída, ( $\Delta V_{C_o} = 0,05\% \times V_{C_o}$ ).

$$\Delta V_{C_o} = \frac{\Delta Q}{C_o}. \quad (145)$$

A variação de carga no capacitor,  $\Delta Q$ , pode ser encontrada de forma aproximada calculando a soma das áreas dos retângulos destacadas na Figura 87.

$$\Delta Q = I_o \left( T_s - \frac{\pi}{\omega_{III}} \right). \quad (146)$$

Figura 87 – Corrente no capacitor de saída,  $i_{C_o}$ .



Fonte: Próprio autor.

Substituindo a Equação (146) na Equação (145), tem-se:

$$\Delta V_{C_o} = \frac{I_o \left( T_s - \frac{\pi}{\omega_{III}} \right)}{C_o}. \quad (147)$$

O valor médio da corrente que circula pela carga,  $I_o$ , é dado por:

$$I_o = \frac{V_o}{R}, \quad (148)$$

em que  $R$  é a carga conectada na saída do conversor, que vale  $R = 457 \Omega$ .

Substituindo a Equação (148) na Equação (147) e reescrevendo a equação resultante de modo a isolar a expressão para o cálculo da tensão, tem-se:

$$\Delta V_{C_o} = \frac{V_o \left( T_s - \frac{\pi}{\omega_{III}} \right)}{RC_o}. \quad (149)$$

Isolando  $C_o$ , tem-se:

$$C_o = \frac{V_o \left( T_s - \frac{\pi}{\omega_{III}} \right)}{\Delta V_{C_o} R}. \quad (150)$$

Substituindo os valores anteriormente definidos ( $T_s = \frac{1}{f_s} = 1 \times 10^{-5} \text{ s}$ ,  $T_{r_{III}} = 0,7 \times 10^{-5} \text{ s} = \frac{2\pi}{\omega_{III}}$ ,  $V_o = 400 \text{ V}$ ,  $R = 457 \Omega$  e  $\Delta V_{C_o} = 0,05 \% \times V_{C_o}$ ) na Equação (150), tem-se que  $C_o \geq 28 \mu\text{F}$ . Como o valor de  $T_{r_{III}}$  utilizado para determinar  $C_o$  é estimado (o valor correto é calculado após as escolhas dos capacitores e dos elementos magnéticos), foi selecionado  $C_o = 30 \mu\text{F}$ .

### 3.5.3.2 Capacitor Chaveado, $C_m$

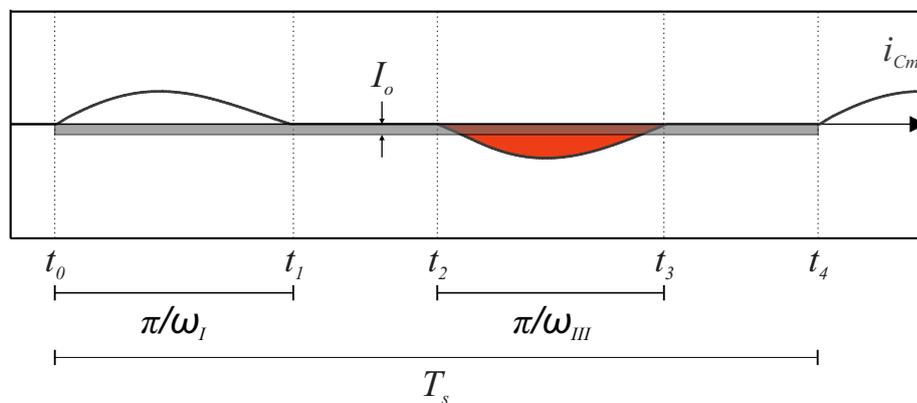
O capacitor chaveado é projetado para suprimir a oscilação de tensão sobre o mesmo. A Equação (151) é utilizada para atender ao requisito de ondulação da tensão sobre o capacitor, ( $\Delta V_{C_m} = 0,2 \% \times V_{C_m}$ ).

$$\Delta V_{C_m} = \frac{\Delta Q}{C_m}. \quad (151)$$

A variação de carga no capacitor chaveado,  $\Delta Q_m$ , pode ser encontrada de forma aproximada calculando a área destacada em vermelho na Figura 88, que é delimitada pelo eixo horizontal e a parcela de corrente correspondente a que flui através do diodo de saída, cujo valor médio é  $I_o$ . Assim, pode-se determinar a variação de carga computando a área do retângulo destacado na mesma figura, o que resulta em

$$\Delta Q = I_o T_s. \quad (152)$$

Figura 88 – Corrente no capacitor chaveado,  $i_{C_m}$ .



Fonte: Próprio autor.

Substituindo a Equação (152) na Equação (151), tem-se

$$\Delta V_{C_m} = \frac{I_o T_s}{C_m}. \quad (153)$$

Isolando  $C_m$  na Equação (153), tem-se

$$C_m = \frac{V_o}{R \Delta V_{C_m} f_s}. \quad (154)$$

Substituindo os valores anteriormente definidos ( $f_s = 100 \text{ kHz}$ ,  $V_o = 400 \text{ V}$ ,  $R = 457 \Omega$  e  $\Delta V_{C_m} = 0,2\%$ ) na Equação (154), tem-se que  $C_m \geq 27 \mu\text{F}$ . Dessa forma, foi selecionado  $C_m = 30 \mu\text{F}$ .

#### 3.5.4 Projeto do Capacitor de grampeamento, $C_{cl}$

O capacitor de grampeamento é projetado para suprimir a oscilação de tensão sobre o mesmo. A Equação (155) é utilizada para atender ao requisito de ondulação da tensão sobre o capacitor  $C_{cl}$ .

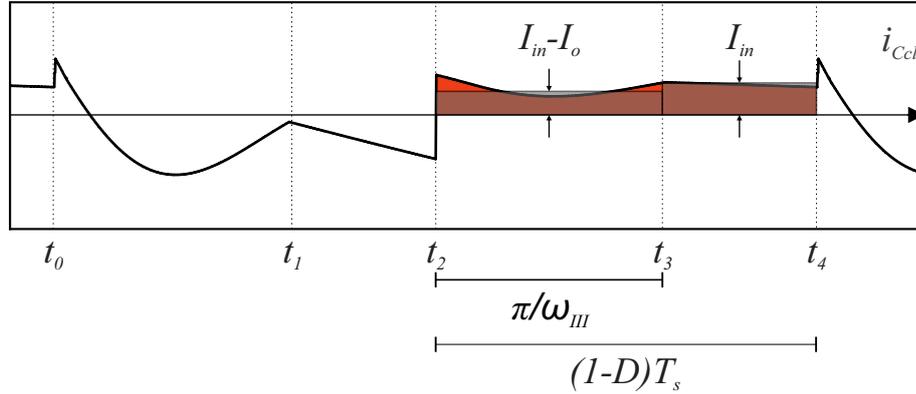
$$\Delta V_{C_{cl}} = \frac{\Delta Q_{C_{cl}}}{C_{cl}}. \quad (155)$$

A variação de carga no capacitor de grampeamento,  $\Delta Q_{C_{cl}}$ , pode ser encontrada calculando a área destacada em vermelho na Figura 89, correspondente ao intervalo de tempo durante o qual  $C_{cl}$  é carregado,  $[t_2 - t_3]$  e  $[t_3 - t_4]$ . Alternativamente, pode-se computar essa quantidade de carga em função da corrente média que flui através do capacitor  $C_{cl}$  nas etapas de operação correspondente a esses intervalos. Por inspeção do circuito equivalente das Etapas III e IV, mostrados nas Figuras 76 e 78, respectivamente, tem-se que

$$\begin{cases} I_{C_{cl}} = I_{in} - I_o, & [t_2 - t_3] \\ I_{C_{cl}} = I_{in}, & [t_3 - t_4]. \end{cases} \quad (156)$$

Então, pode-se determinar a variação de carga computando a soma das áreas dos retângulos destacados na Figura 89, o que resulta em

$$\Delta Q_{C_{cl}} = (I_{in} - I_o) \frac{\pi}{\omega_{III}} + I_{in} \left[ (1 - D) T_s - \frac{\pi}{\omega_{III}} \right]. \quad (157)$$

Figura 89 – Corrente no capacitor de grampeamento,  $i_{C_{cl}}$ .

Fonte: Próprio autor.

Considerando que não há perdas no conversor, tem-se  $I_{in} = GI_o$ , em que  $G$  é dado pela Equação (86). Assim, a Equação (157) pode ser reescrita como

$$\Delta Q_{C_{cl}} = I_o (G - 1) \frac{\pi}{\omega_{III}} + GI_o \left[ (1 - D)T_s - \frac{\pi}{\omega_{III}} \right]. \quad (158)$$

Substituindo a Equação (158) na Equação (155), tem-se

$$\Delta V_{C_{cl}} = \frac{I_o [n + m(1 - D) + 2]}{C_{cl} f_s} - \frac{I_o \pi}{C_{cl} \omega_{III}}. \quad (159)$$

Isolando  $C_{cl}$  na Equação (154), tem-se

$$C_{cl} = \frac{V_o [n + m(1 - D) + 2]}{R \Delta V_{C_{cl}} f_s} - \frac{V_o \pi}{R \Delta V_{C_{cl}} \omega_{III}}. \quad (160)$$

Substituindo os valores anteriormente definidos ( $T_s = \frac{1}{f_s} = 1 \times 10^{-5}$  s,  $T_{r_{III}} = 0,7 \times 10^{-5}$  s =  $\frac{2\pi}{\omega_{III}}$ ,  $V_o = 400$  V,  $R = 457 \Omega$ ,  $n = 1,6$ ,  $m = 2$  e  $\Delta V_{C_{cl}} = 3\% \times V_{C_{cl}}$ ) na Equação (160), tem-se que  $C_{cl} \geq 17 \mu\text{F}$ . Como o valor de  $T_{r_{III}}$  utilizado para determinar  $C_{cl}$  é estimado (o valor correto é calculado após as escolhas dos capacitores e dos elementos magnéticos), foi selecionado  $C_{cl} = 20 \mu\text{F}$ .

### 3.5.5 Capacitor de Bloqueio, $C_b$

O capacitor de bloqueio determina o modo de operação do conversor proposto. Para que o conversor opere no modo BRF durante o Etapa I, o intervalo  $DT_s$  tem que ser maior do que metade do período de ressonância correspondente a este etapa,  $T_I$ . Da mesma forma, para que o conversor opere no modo BRF durante o Etapa III, o intervalo

$(1 - D)T_s$  tem que ser maior do que metade do período de ressonância correspondente a esta etapa,  $T_{III}$ . Os limites entre os modos ORF e BRF para as Etapas I e III são dados, respectivamente, por

$$C_b \leq \frac{1}{L_{eqI} \left[ \frac{\pi f_s}{D(n+m+1)} \right]^2 - \frac{1}{C_{cl}}} \quad (161)$$

$$C_b \leq \frac{(n+1)^2}{L_{eqIII} \left[ \frac{\pi f_s}{1-D} \right]^2 - \frac{1}{C_{cl}} - \frac{1}{C_m} - \frac{1}{C_o}} \quad (162)$$

Se  $C_b$  for maior que os valores críticos acima determinados, o conversor opera no modo ORF. Caso contrário, o conversor opera no modo BRF. As indutâncias equivalentes das Etapas I e III,  $L_{eqI}$  e  $L_{eqIII}$ , estão explícitas nas Equações (19) e (50), sendo determinadas utilizando os parâmetros do indutor acoplado apresentados na Tabela 9. Sendo assim, tem-se que  $D = 0,30$  implica na condição  $C_b \leq 3,6 \mu\text{F}$  para que o conversor opere no modo BRF durante a Etapa I, e  $D = 0,65$  implica em  $C_b \leq 5,6 \mu\text{F}$  para que o conversor opere no modo BRF durante a Etapa III.

Pelas vantagens já citadas (ZCS dos diodos), é intuitivo escolher o valor de  $C_b$  inferior a  $3,6 \mu\text{F}$ . Entretanto, é interessante que, para o valor escolhido de  $C_b$ , a operação QR durante a transição *turn-off* de  $S_1$ , determinada por  $0,5T_{rI} = DT_s$  ocorra para um valor de ciclo de trabalho predominante durante a operação do conversor. Por exemplo, se  $C_b = 3,6 \mu\text{F}$ , tem-se que  $T_{rI} = 6,31 \times 10^{-6} \text{ s}$  (valor agora calculado, não mais estimado), e a operação QR *turn-off* ocorre em torno de  $D = 0,32$ .

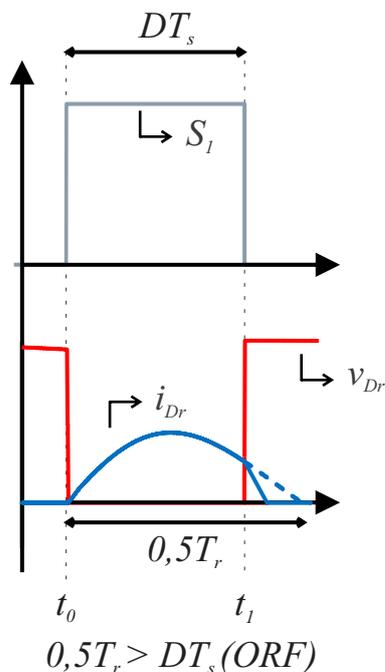
Se  $C_b = 6,8 \mu\text{F}$ , tem-se que  $T_{rI} = 8,14 \times 10^{-6} \text{ s}$  (valor agora calculado, não mais estimado), e a operação QR *turn-off* de  $S_1$  ocorre em torno de  $D = 0,41$ . Sendo assim, foi escolhido  $C_b = 6,8 \mu\text{F}$ .

É de se esperar, evidentemente, que para  $D \leq 0,41$ , não ocorra ZCS de  $D_r$ . Também, Se  $C_b = 6,8 \mu\text{F}$ , tem-se que  $T_{rIII} = 7,73 \times 10^{-6} \text{ s}$  (valor agora calculado, não mais estimado). Então, é de se esperar, através da condição explícita na Equação (138), que para  $D \geq 0,62$ , não ocorra o ZCS de  $D_o$ .

### 3.5.6 Escolha da frequência de chaveamento

Teoricamente, a frequência de chaveamento pode ser tão elevada quanto os tempos de comutação, subida e descida dos MOSFETs. Entretanto, o aumento da frequência de chaveamento pode impactar, significativamente, a operação dos diodos. Se aumentar a frequência de chaveamento mantendo os mesmos valores de capacitâncias e indutâncias previamente selecionados, ou seja, sem modificar a frequência de ressonância, o ZCS dos diodos é comprometido da forma mostrada na Figura 90: após  $t_1$ , corrente no diodo  $D_r$  deixa de ser representada pela forma de onda pontilhada, sendo representada pela forma de onda contínua. Embora mostrado para  $D_r$ , o mesmo efeito ocorre para  $D_o$ .

Figura 90 – Impacto do aumento da frequência de chaveamento na operação do diodo  $D_r$ .

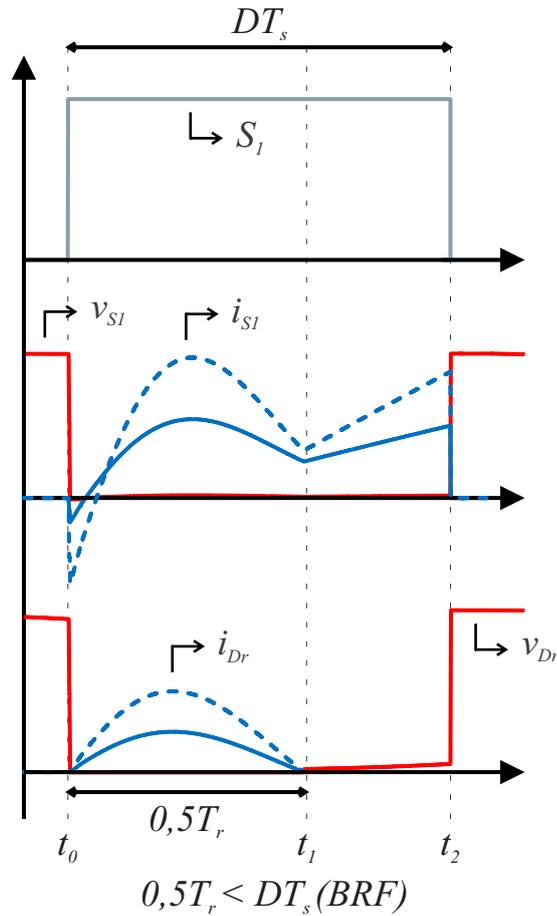


Fonte: Próprio autor.

Se os valores das capacitâncias e indutâncias forem decrescidos para aumentar a frequência de chaveamento e então preservar o ZCS dos diodos, o pico da componente ressonante também aumenta, como mostrado na Figura 91, o que resulta em maiores perdas por condução.

Assim, o aumento da frequência de chaveamento para reduzir o volume e peso do conversor, já que ambos os MOSFETs comutam com tensão-nula durante suas transições de *turn-on*, resulta em maiores perdas por condução. Como os componentes projetados

Figura 91 – Impacto do aumento da frequência de chaveamento nas formas de onda das correntes no diodo  $D_r$  e no MOSFET  $S_1$ .



Fonte: Próprio autor.

com  $f_s = 100 \text{ kHz}$  impondo que o conversor opere com ZCS dos diodos e QRO *turn-off* de  $S_1$  possuem volumes e valores razoáveis, essa será a frequência de chaveamento escolhida.

### 3.5.7 Seleção dos semicondutores

Os diodos regenerativo e de saída são selecionados considerando os esforços de corrente e tensão nos mesmos, calculados a partir das Equações (99) e (107), (101) e (108), respectivamente. Similarmente, os interruptores principal e auxiliar são selecionadas considerando as Equações (95) e (109), (97) e (110), respectivamente.

### 3.6 CONSIDERAÇÕES SOBRE O PROJETO DO CONTROLADOR

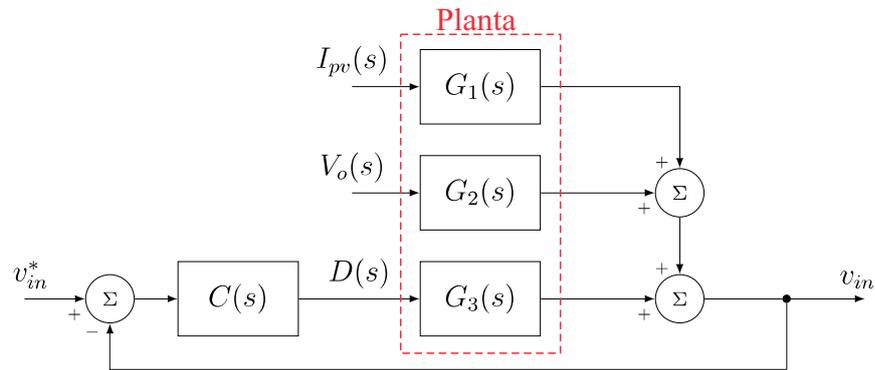
Em microinversores fotovoltaicos de dois estágios, geralmente, o conversor cc-cc controla a tensão de entrada para extrair a máxima potência instantânea do módulo fotovoltaico. A tensão de referência,  $v_{in}^*$ , correspondente ao ponto de máxima potência da curva P-V é gerada por algoritmos de MPPT. O conversor cc-ca controla a tensão do barramento cc e a corrente injetada na rede elétrica. Assim, para fins de projeto de controle do conversor cc-cc, pode-se considerar o barramento cc-cc como uma fonte de tensão constante,  $V_o$ .

Conforme apresentado em (CARVALHO, 2018), a tensão de entrada,  $v_{in}$ , do conversor cc-cc em MIC de dois estágios conectados à rede é dependente da corrente de entrada,  $I_{pv}$ , da tensão de saída,  $V_o$ , e da razão cíclica. Ainda, possíveis variações em  $I_{pv}$  e  $V_o$  são representadas como distúrbios de saída, sendo a tensão de entrada controlada exclusivamente pela razão cíclica,  $D$ .

O rastreamento da tensão de entrada – referência constante, por variar lentamente – é facilmente obtido ao adicionar um controlador integral na malha direta. Porém, a ação integral, se aplicada isoladamente, tende a diminuir as margens de estabilidade do sistema. Uma alternativa para contrapor esse efeito é adicionar uma ação proporcional em paralelo à ação integral, constituindo, dessa forma, o controlador proporcional-integral (PI) (OGATA, 2011). Também, de acordo com o princípio do modelo interno (FRANCIS; WONHAM, 1975), um sistema em malha fechada segue seu sinal de referência, sem erro em regime permanente, quando o modelo matemático dessa referência está incluído no sistema realimentado. O diagrama de blocos do sistema de controle com essas considerações está representado na Figura 92, em que  $C(s)$ , representa a função de transferência do controlador,  $G_1(s)$ ,  $G_2(s)$ ,  $G_3(s)$  representam as funções de transferência que relacionam a tensão de entrada com, respectivamente, a corrente de entrada, a tensão de saída e o ciclo de trabalho.

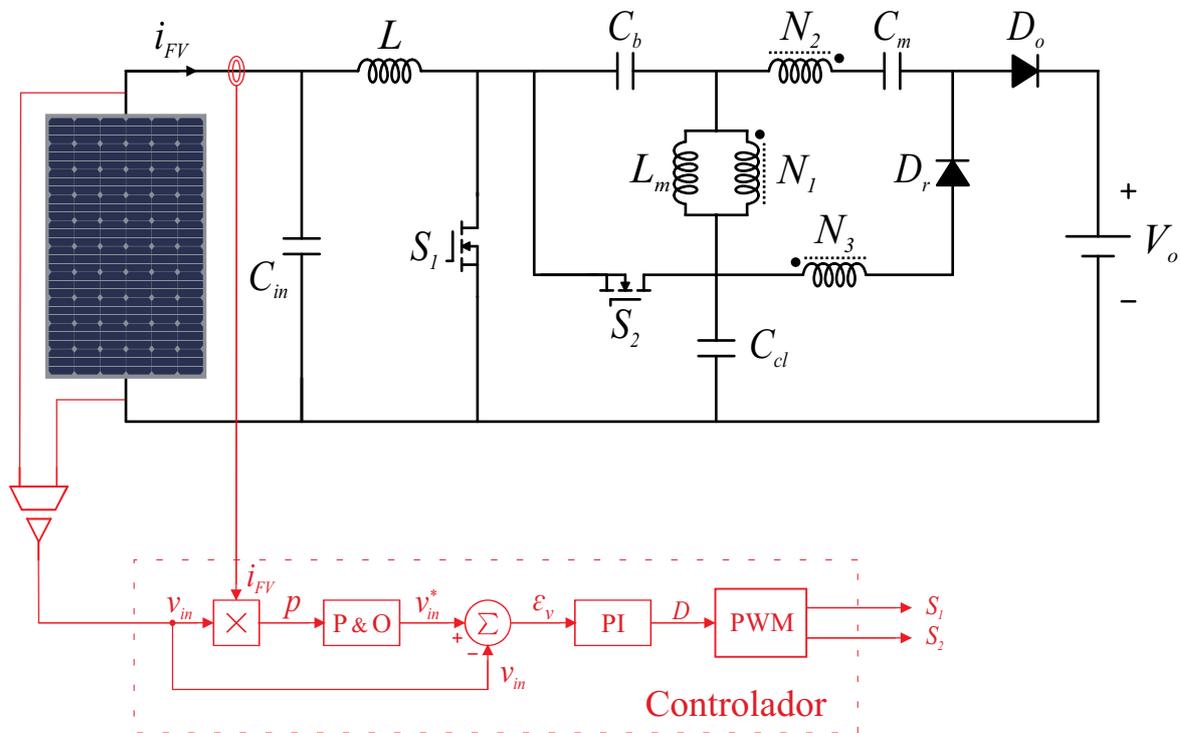
O diagrama simplificado do esquema de controle descrito acima para o conversor cc-cc proposto aplicado à MIC de dois estágios está representado na Figura 93, em que o bloco P & O na Figura 93 executa o algoritmo de MPPT perturbe e observe (do inglês, *Perturb and Observe*).

Figura 92 – Diagrama de blocos do sistema de controle.



Fonte: Próprio autor.

Figura 93 – Estratégia de controle do conversor proposto.



Fonte: Próprio autor.

As funções de transferência, necessárias para o projeto do controlador, são obtidas a partir do modelo de pequenos sinais do conversor. Poucos trabalhos abordam a modelagem de conversores de alto ganho com indutores acoplados, pois muitas topologias apresentam estágios de operação ressonantes ou variáveis de estado com ondulações que não podem ser desprezadas, o que é um requisito básico para aplicar as técnicas convencionais como modelo médio por espaço de estado (DUPONT *et al.*, 2013).

Devido à complexidade envolvida (várias etapas de operação, grandezas descontínuas e diversos elementos armazenadores de energia) algumas simplificações costumam ser

consideradas. Em (DUPONT *et al.*, 2013), é apresentado um modelo de ordem reduzida do conversor de alto ganho baseado no *boost* com célula de ganho. Nessa abordagem, o indutor ressonante é desprezado, e o modelo do circuito resultante é obtido através da técnica modelo médio por espaço de estado.

Em (CARVALHO, 2018), são apresentados dois modelos do conversor cc-cc de alto ganho baseado no *boost* com indutor acoplado e entrada intercalada, um de quarta ordem e outro de oitava ordem. No primeiro, a indutância de dispersão dos indutores acoplados é desprezada, resultando em um circuito simplificado com quatro etapas de operação (com durações calculadas facilmente em função do ciclo de trabalho). O modelo de pequenos sinais é então obtido empregando a técnica modelo médio por espaço de estado. No segundo, o acoplamento magnético não é perfeito. Conseqüentemente, o circuito apresenta cinco etapas de operação (duas com durações calculadas a partir dos parâmetros do circuito), oito variáveis de estado e grandezas descontínuas. O modelo de pequenos sinais, mais preciso, porém mais complexo, é então obtido utilizando a técnica *improved averaging method* (CARVALHO *et al.*, 2019).

Em (SCHMITZ, 2020), a técnica circuito médio equivalente é utilizada para obter modelos relativamente precisos dos conversores *boost*, *buck* e *buck-boost* com célula de ganho e operação quase-ressonante. Para simplificar os modelos, os efeitos do tempo morto e da indutância de dispersão são desconsiderados, o transformador ideal é substituído por fontes controladas de corrente e de tensão, e é suposto que as frequências de ressonância são menores ou iguais à frequência de comutação. Dessa forma, esses conversores apresentam duas etapas de operação com duração bem definida e calculadas em função do ciclo de trabalho, o que facilita a obtenção dos modelos. Posteriormente, os efeitos dinâmicos da indutância de dispersão são emulados/avaliados através de resistências inseridas no circuito médio equivalente, e então, chega-se a conclusão de que o modelo simplificado pode ser aplicado para conversores com operação quase-ressonante, como por exemplo, o conversor proposto.

### 3.7 CONCLUSÕES DO CAPÍTULO

Corroborando as ponderações feitas anteriormente, o conversor proposto contém dois interruptores e indutor de entrada. Conseqüentemente, os interruptores são comutados

com tensão nula e as ondulações da corrente de entrada são limitadas conforme critérios de projeto. Ainda, as correntes ressonantes que circulam através os diodos cessam naturalmente antes destes serem reversamente polarizados.

Também, os elementos armazenadores de energia do conversor proposto (indutor de entrada, capacitor de bloqueio e capacitor chaveado) são carregados em paralelo - particularmente, o capacitor chaveado é carregado com elevada tensão: soma das tensões sobre os três enrolamentos do indutor acoplado -, e descarregados em série com a fonte de entrada e o enrolamento secundário do indutor acoplado.

Dito isso, pode-se pontuar que o conversor proposto apresenta:

- elevado ganho de tensão;
- comutação suave (ZVS e ZCS);
- corrente de entrada com baixa ondulação;
- e terra comum.

As prominentes características mencionadas propiciam aplicar o conversor proposto em microinversores e otimizadores solar conectados em paralelo.

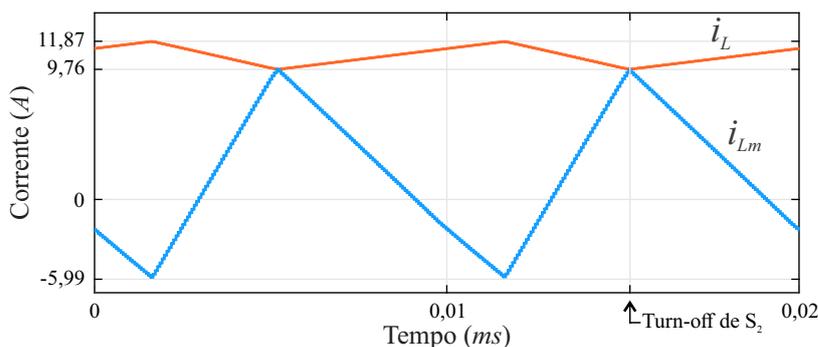
## 4 RESULTADOS DE SIMULAÇÃO E ANÁLISE DE DESEMPENHO

Neste capítulo, são apresentados os resultados obtidos de simulação do conversor proposto para validar a descrição das etapas de operação, as equações desenvolvidas durante a análise em regime permanente e o projeto dos componentes, como também verificar as reduções dos valores eficazes das correntes que fluem através dos dois MOSFETs, do valor da corrente em  $S_1$  no instante que antecede sua transição de *turn-off*, e da ondulação da corrente de magnetização quando o indutor acoplado é constituído por três enrolamentos. As perdas nos componentes do conversor proposto são descritas, calculadas e apresentadas individualmente em tabelas, e separadas por tipo em gráficos para diversos percentuais da potência nominal de saída do conversor. Por fim, as características construtivas e operacionais do conversor proposto e de dois conversores previamente descritos são comparadas por meio de diferentes figuras de mérito.

### 4.1 VALIDAÇÃO DE PROJETO DOS COMPONENTES E DA ANÁLISE ESTÁTICA

Antes de iniciar a descrição dos resultados simulados referentes a esta seção, deve ser pontuado que o valor da indutância de magnetização calculado a partir da Equação (144) (com a ondulação determinada pela Equação (142) e sob a condição de operação  $D = 0,65 \Rightarrow V_{in} = 32,5 \text{ V}$ ) é de  $L_m \approx 13,3 \mu\text{H}$ , que resulta na igualdade entre as correntes no indutor de entrada e na indutância de magnetização no instante em que o MOSFET  $S_2$  é comandado a bloquear, quando o conversor opera na potência nominal com  $D = 0,65$ . Dessa forma, não flui corrente através do diodo anti-paralelo do MOSFET principal, o que compromete o ZVS *turn-on* de  $S_1$ . Este cenário está mostrado na Figura 94.

Figura 94 – Correntes no indutor de entrada e na indutância de magnetização, com  $D = 0,65$  e  $P_{out} = 350 \text{ W}$ .



Fonte: Próprio autor.

Pelas razões acima, as simulações que seguem, realizadas no MATLAB/Simulink, são obtidas sob a condição de operação com  $D = 0,65$  e  $V_{in} = 32,5$  V, mas com  $P_{out} = 350$  W. Alternativamente, para visualizar claramente o ZVS *turn-on* de  $S_1$ , poder-se-ia: reduzir, ligeiramente, o valor da indutância de magnetização calculada ou reduzir o valor da razão cíclica. Estas opções, porém, diferem da condição de operação estabelecida para projetar os componentes. Os valores dos componentes e das condições de operação utilizados para validar o projeto dos componentes e a análise de regime permanente estão apresentados na Tabela 10.

Tabela 10 – Valores dos componentes e condições operacionais utilizados na simulação da Seção 4.1.

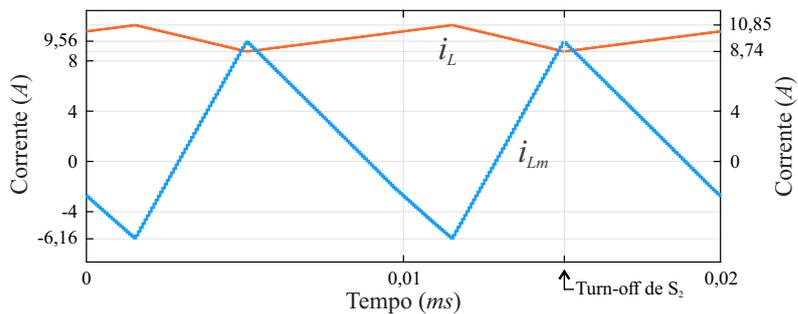
Componente / Parâmetro	Valor
Frequência de chaveamento ( $f_s$ )	100 kHz
Razão cíclica ( $D$ )	0,65
Potência de saída ( $P_{out}$ )	315 W
Tensão de entrada ( $V_{in}$ )	32,5 V
Tensão de saída ( $V_{out}$ )	400 V
Capacitor de bloqueio ( $C_b$ )	6,8 $\mu$ F
Capacitor de grampeamento ( $C_{cl}$ )	20 $\mu$ F
Capacitor chaveado ( $C_m$ )	30 $\mu$ F
Capacitor de saída ( $C_o$ )	30 $\mu$ F
Indutor de entrada	100,1 $\mu$ H
Indutor acoplado	$L_m = 13,3$ $\mu$ H; $N_1 : N_2 : N_3 = 1 : 1,6 : 2$ $l_{k1} \approx 0,51$ $\mu$ H; $l_{k2} \approx 0,42$ $\mu$ H; $l_{k3} \approx 0,10$ $\mu$ H

Os valores dos esforços de tensão e corrente nos semicondutores, e das ondulações de tensão sobre os capacitores e de corrente sobre as indutâncias obtidos de simulação e calculados utilizando as equações desenvolvidas durante a análise de regime permanente estão apresentados na Tabela 11. As principais formas de onda estão apresentadas na Figura 95.

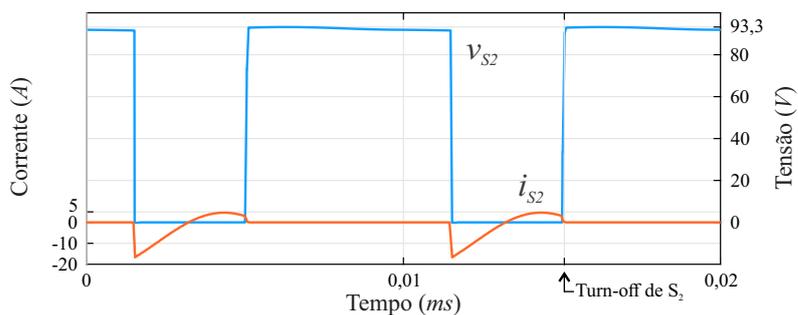
Da Figura 95a, observa-se que a corrente de magnetização é superior a corrente no indutor de entrada no instante em que  $S_2$  é comandado a bloquear. Consequentemente, neste instante, conforme mostrado na Figura 95b, a corrente em  $S_2$  é positiva, requisito que garante o ZVS *turn-on* de  $S_1$ , destacado na Figura 95c.

Conforme mencionado no final da Subseção 3.5.5, para os valores dos parâmetros projetados, que estão apresentados na Tabela, o ZCS do diodo de saída é comprometido para  $D \geq 0,62$ . Isso significa que, para  $D = 0,62$ , a corrente ressonante que circula através do diodo de saída decresce, alcançando valores bastante próximos à zero no instante

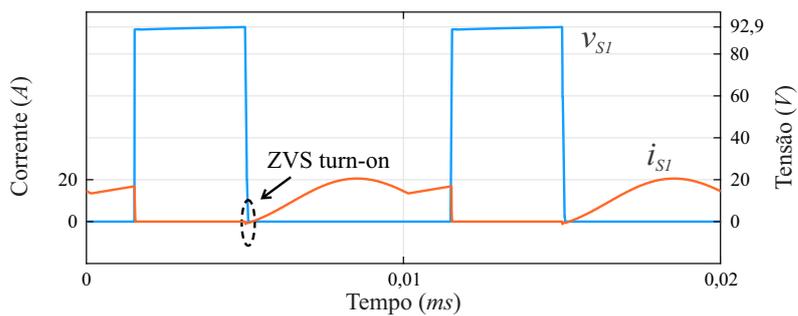
Figura 95 – Resultados simulados



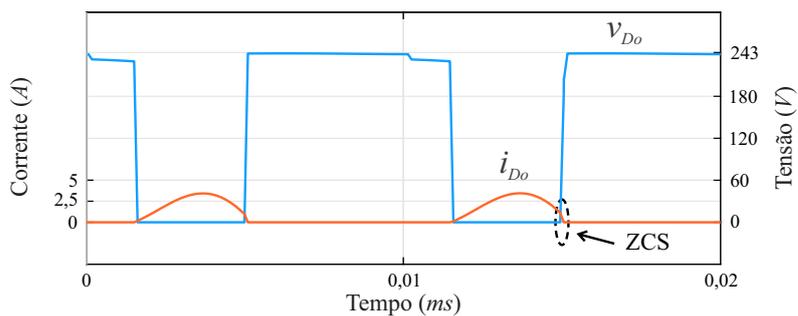
(a) Correntes no indutor de entrada e na indutância de magnetização.



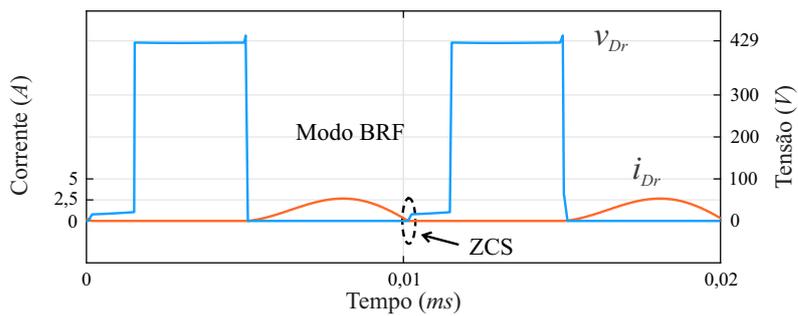
(b) Tensão e corrente no MOSFET  $S_2$ .



(c) Tensão e corrente no MOSFET  $S_1$ .

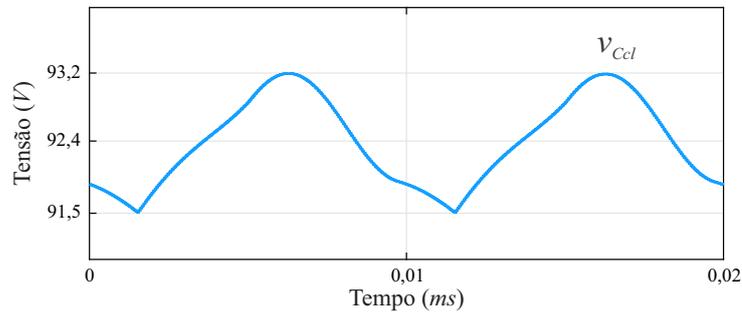


(d) Tensão e corrente no diodo de saída.

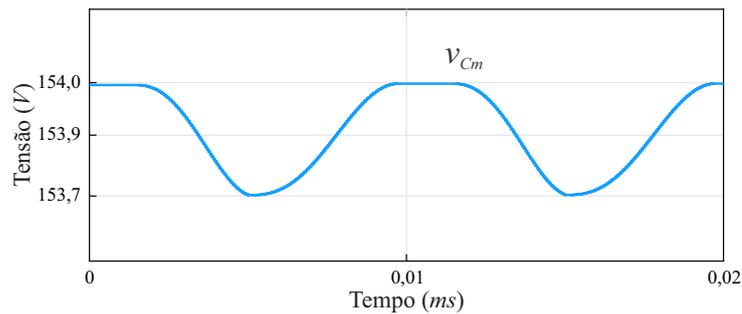


(e) Tensão e corrente no diodo regenerativo.

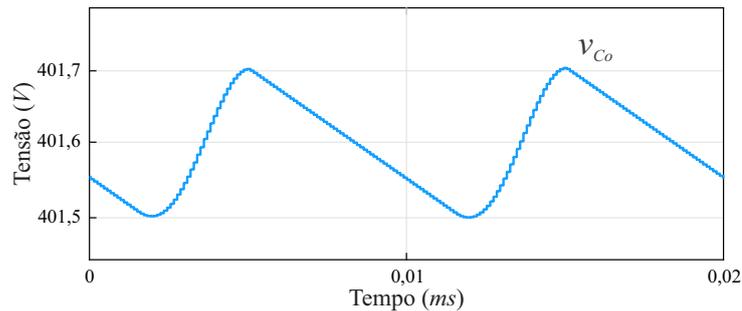
Figura 95 – Resultados simulados



(f) Ondulação da tensão sobre o capacitor de grampeamento.



(g) Ondulação da tensão sobre o capacitor chaveado.



(h) Ondulação da tensão sobre o capacitor de saída.

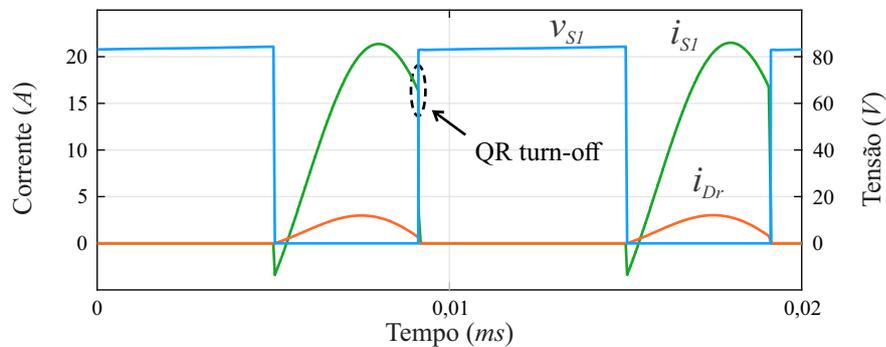
que antecede imediatamente a polarização reversa do diodo de saída. Esta condição está mostrada na Figura 95d, o que atesta o valor do período de ressonância da Etapa III calculado. Desta mesma subseção, depreende-se que, para os valores apresentados na Tabela 10, o conversor opera no limite entre os modos de operação ORF e BRFB durante a Etapa I quando  $D = 0,41$ . Isso implica que, para  $D = 0,65$ , o conversor opera no modo BRFB, resultado mostrado na Figura 95e.

Pelos argumentos acima, entende-se que, para  $D = 0,41$ , o MOSFET  $S_1$  opera com QR *turn-off*. O resultado obtido com  $D = 0,41 \Rightarrow V_{in} = 49,4 \text{ V}$  e com  $P_{out} = 315 \text{ W}$  está apresentado na Figura 96. Da forma de onda da corrente no diodo regenerativo, deve ser notado que metade do período de ressonância da Etapa I é igual ao intervalo de tempo em que  $S_1$  conduz, o que garante a operação *quasi-resonant* durante o *turn-off* de

Tabela 11 – Comparação entre os valores dos parâmetros medidos e calculados.

Grandeza	Valor simulado	Valor calculado - Equação
$V_{S1,max}$	92,9 V	92,86 V - (95)
$I_{S1,ef}$	12,11 A	11,90 A - (113)
$V_{S2,max}$	93,3 V	92,86 V - (97)
$I_{S2,ef}$	4,26 A	4,10 A - (114)
$V_{Dr,max}$	429,0 V	427,1 V - (99)
$I_{Dr,ef}$	1,33 A	1,36 A - (118)
$V_{Do,max}$	243,0 V	241,4 V - (101)
$I_{Do,ef}$	1,47 A	1,40 A - (119)
$\Delta I_{Lm}$	15,72 A	15,80 A - (142)
$\Delta I_L$	2,11 A	2,20 A - (140)
$V_{Ccl}$	92,4 V	92,86 V - (78)
$\Delta V_{Ccl}$	1,70 V	1,54 V - (159)
$V_{Cm}$	153,9 V	149,5 V - (83)
$\Delta V_{Cm}$	0,30 V	0,26 V - (153)
$V_{Co}$	401,6 V	399,3 V - (86)
$\Delta V_{Co}$	0,20 V	0,16 V - (149)

$S_1$ . Diretamente, esse resultado assegura o valor do período de ressonância da Etapa I projetado.

Figura 96 – *Quasi-resonant turn-off* de  $S_1$ .

Fonte: Próprio autor.

A conformidade dos períodos de ressonância das Etapas I e III com os valores projetados, por sua vez, validam o projeto do capacitor de bloqueio.

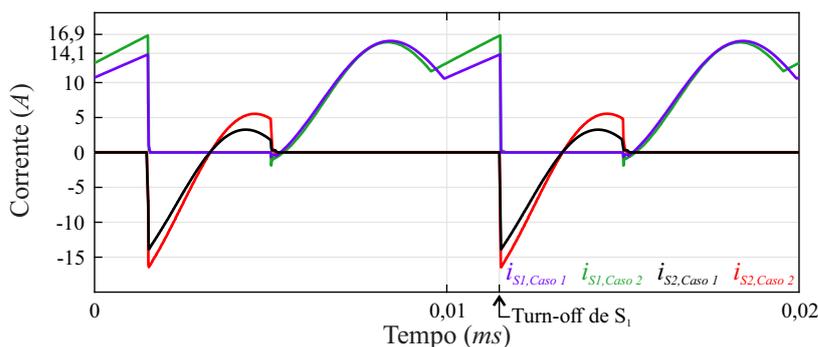
#### 4.2 EFEITO DO TERCEIRO ENROLAMENTO

Para verificar o desempenho do conversor quando se utiliza o indutor acoplado constituído por três enrolamentos, foram realizadas duas simulações, referenciadas como Caso 1 e Caso 2. Na simulação do Caso 1, o indutor acoplado foi projetado contendo

os três enrolamentos, tal que  $\frac{N_2}{N_1} = 1,0$ ,  $\frac{N_3}{N_1} = 1,4$  e  $L_m = 20,8 \mu\text{H}$ ; na simulação do Caso 2, o indutor acoplado foi projetado contendo os enrolamentos primário e secundário apenas, tal que  $\frac{N_2}{N_1} = 1,5$  e  $L_m = 17,4 \mu\text{H}$ . Essas razões de transformação e indutâncias de magnetização foram assim projetadas para, em ordem, resultar em um ganho de tensão de 10 com razão cíclica de 0,65, e para satisfazer ligeiramente a condição de ZVS do MOSFET  $S_1$  na potência nominal do conversor, o que significa que a diferença entre a corrente de magnetização e a corrente no indutor de entrada no instante que antecede o *turn-on* de  $S_1$  deve ser positiva, porém próxima a zero, em 350 W.

Os Casos 1 e 2 foram simulados com  $V_{in} = 40 \text{ V}$ ,  $P_{out} = 315 \text{ W}$ . Na Figura 97, pode-se observar as reduções do valor da corrente no MOSFET  $S_1$  no instante que antecede o seu *turn-off* e das áreas delimitadas pelas formas de ondas das correntes nos dois MOSFETs com o eixo horizontal ocasionadas pela inserção do terceiro enrolamento.

Figura 97 – Correntes nos MOSFETs para os Casos 1 e 2.



Fonte: Próprio autor.

Os valores das correntes nos MOSFETs, indutância de magnetização, enrolamento primário e terciário, relacionadas às perdas por condução e magnética, estão apresentados na Tabela 12. As correntes nos demais componentes não dependem da relação de transformação e da indutância de magnetização, e, portanto, são iguais para os dois casos.

## 4.3 CONTROLE DA TENSÃO DE ENTRADA

### 4.3.1 Função de transferência estimada

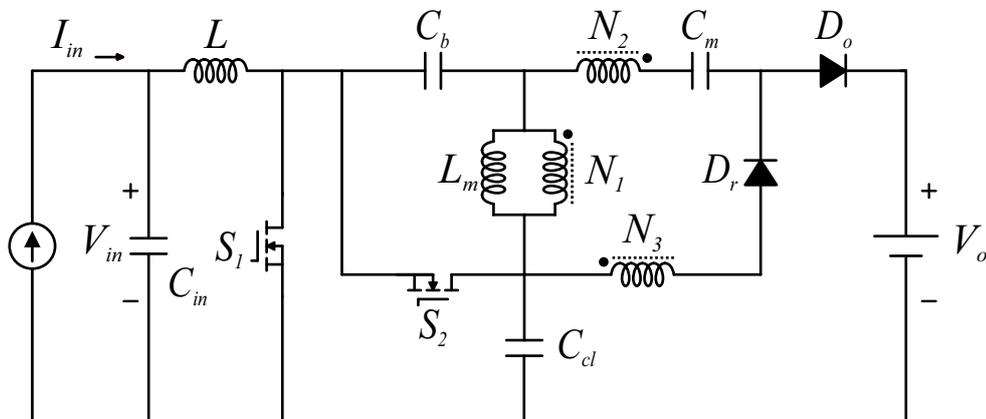
Conforme explicado na Seção 3.6, para controlar a tensão de entrada do conversor cc-cc, é suficiente obter apenas a função de transferência que relaciona a tensão de entrada com o ciclo de trabalho. A resposta em frequência do circuito do conversor proposto,

Tabela 12 – Parâmetros medidos.

Correntes	Caso 1	Caso 2
$I_{S_1,ef}$	9,5 A	9,9 A
$i_{S_1,@ turn-off}$	14,1 A	16,9 A
$I_{S_2,ef}$	3,5 A	4,5 A
$I_{L_m,ef}$	3,51 A	4,48 A
$I_{L_m}$	1,1 A	-
$I_{L_m,pk-pk}$	12,2 A	15,5 A
$I_{l_{k1},ef}$	4,6 A	5,5 A
$I_{N_3,ef}$	1,3 A	-

mostrado na Figura 98, foi obtida através do *software* PSIM. A variação da frequência do sinal de ciclo de trabalho foi implementada através da função AC SWEEP. Sua amplitude foi mantida constante e igual a 1% da componente CC. Os valores dos componentes e condições operacionais utilizados na simulação estão apresentados na Tabela 13. O diagrama de Bode está apresentado na Figura 99 - gráfico azul.

Figura 98 – Circuito simulado no PSIM.



Fonte: Próprio autor.

Analisando a Figura 99, pode-se caracterizar a resposta em frequência do conversor proposto através de um sistema de segunda ordem, subamortecido (par de pólo complexos conjugados) e com ganho negativo. A forma canônica da função transferência de um sistema com essas características é apresentada abaixo:

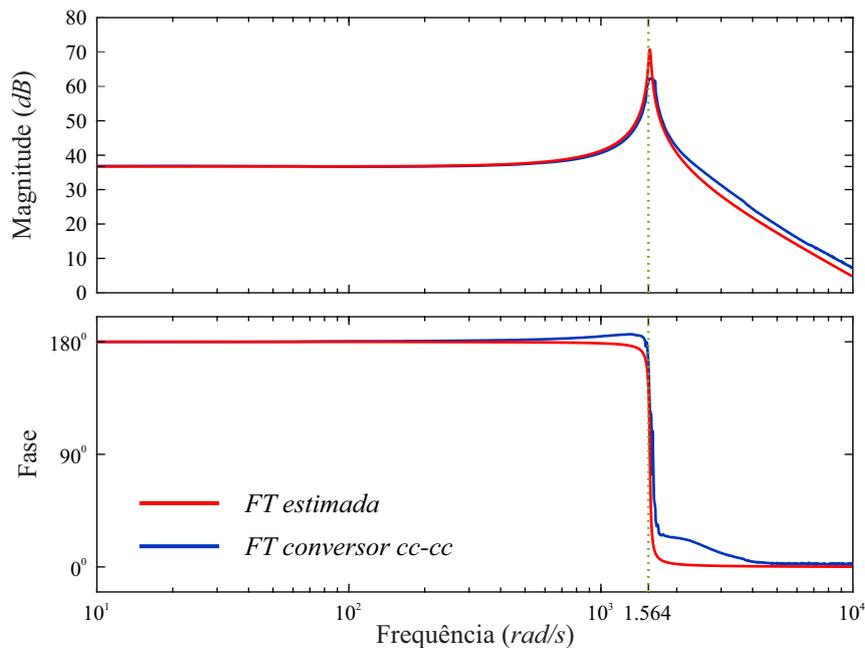
$$FT_{est} = \frac{-K_0\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}. \quad (163)$$

O diagrama de Bode da função transferência dada pela Equação (163) com  $\omega_n = 1.564 \frac{rad}{s}$ ,  $K_0 = 36,72$  dB e  $\zeta = 0,01$  está mostrado na Figura 99 - gráfico vermelho. Os

Tabela 13 – Valores dos componentes e condições operacionais utilizados na simulação do PSIM.

Componente / Parâmetro	Valor
Frequência de chaveamento ( $f_s$ )	100 kHz
Razão cíclica ( $D$ )	0,40
Tensão de saída ( $V_{out}$ )	400 V
Tensão de entrada ( $I_{in}$ )	7 A
Capacitor de entrada ( $C_{in}$ )	100 $\mu$ F
Capacitor de bloqueio ( $C_b$ )	6,8 $\mu$ F
Capacitor de grampeamento ( $C_{cl}$ )	20 $\mu$ F
Capacitor chaveado ( $C_m$ )	30 $\mu$ F
Capacitor de saída ( $C_o$ )	30 $\mu$ F
Indutor de entrada	100,1 $\mu$ H
Indutor acoplado	$L_m = 13,3 \mu\text{H}$ ; $N_1 : N_2 : N_3 = 1 : 1,6 : 2$ $l_{k1} \approx 0,51 \mu\text{H}$ ; $l_{k2} \approx 0,42 \mu\text{H}$ ; $l_{k3} \approx 0,10 \mu\text{H}$

Figura 99 – Diagrama de Bode.



Fonte: Próprio autor.

parâmetros  $\omega_n$  e  $K_0$  foram obtidos através da leitura do diagrama de Bode do gráfico azul, enquanto que  $\zeta$  foi assim escolhido para melhor representar o amortecimento do sistema.

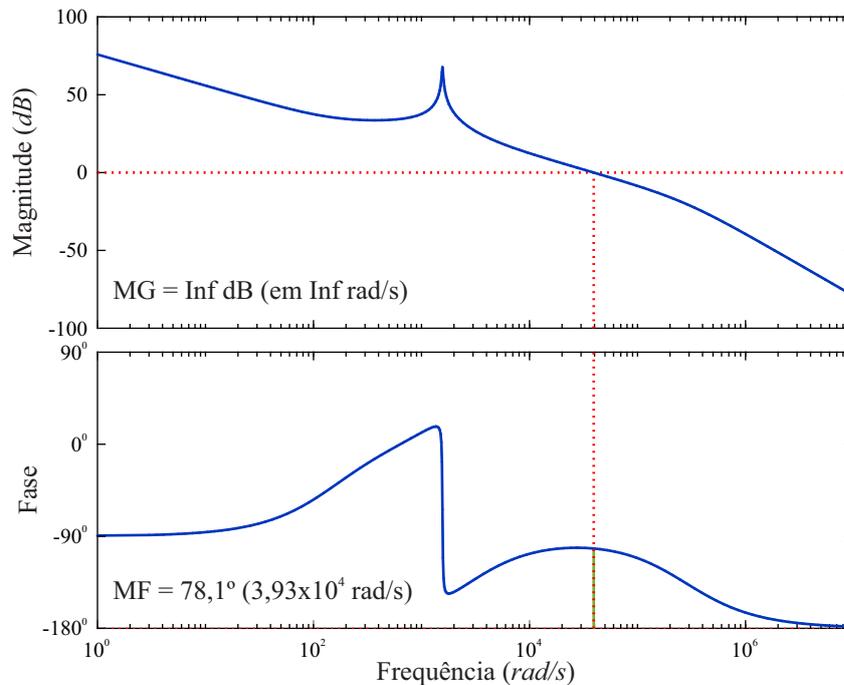
Pelos motivos apresentados na Seção 3.6, o controlador proporcional-integral é adequado para rastrear a tensão de entrada de conversores cc-cc em aplicações fotovoltaicas. Deve ser observado que, para contrapor o ganho negativo da função de transferência, o ganho do controlador deve ser também negativo. Além dessas ponderações, define-se, como critério de projeto, margem de fase mínima de  $70^\circ$  para tornar o sistema mais amortecido.

A função de transferência do controlador projetado para atender a esses requisitos está apresentada a seguir:

$$C_s = -65,6 \times \frac{s + 150}{s} \times \underbrace{\frac{s + 2,56 \times 10^3}{s + 2,78 \times 10^5}}_{\text{Avanço de fase}}. \quad (164)$$

Deve ser pontuado que o ganho proporcional foi ajustado para resultar em um tempo de acomodação de, aproximadamente, 1 ms. Esse requisito foi satisfeito escolhendo a frequência de cruzamento por 0 dB próxima a 40 kHz. Também, a margem de fase desejada foi obtida acrescentando um avanço de fase ao controlador. O diagrama de Bode da função de transferência de malha aberta (FTMA) está apresentado na Figura 100.

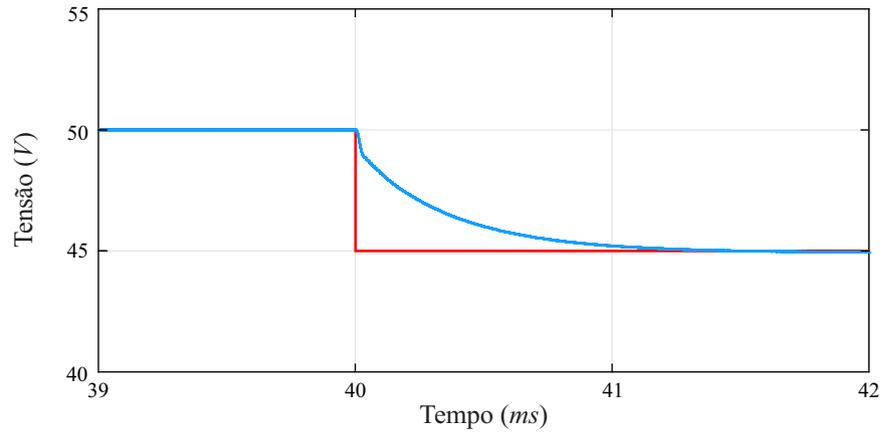
Figura 100 – Diagrama de Bode da FTMA.



Fonte: Próprio autor.

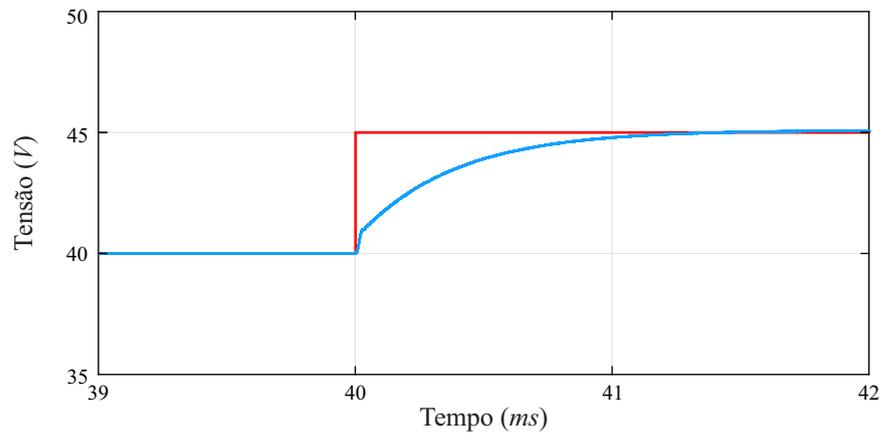
O conversor operando em malha fechada foi simulado no MATLAB/Simulink, utilizando uma fonte de corrente constante de 7 A para emular o módulo FV. As respostas ao degrau na tensão de entrada do circuito do conversor estão apresentadas nas Figuras 101 e 102. Pode-se observar que o tempo de acomodação é inferior a 1 ms e que a resposta não apresenta oscilações, o que facilita a implementação de algoritmos de MPPT.

Figura 101 – Resposta ao degrau na tensão de entrada:  $V_{in} = 50\text{ V} \rightarrow V_{in} = 45\text{ V}$ .



Fonte: Próprio autor.

Figura 102 – Resposta ao degrau na tensão de entrada:  $V_{in} = 40\text{ V} \rightarrow V_{in} = 45\text{ V}$ .



Fonte: Próprio autor.

#### 4.4 ANÁLISE DE PERDAS

Nesta seção, as expressões para estimar a potência/energia dissipada (doravante chamada de perda) em cada componente do conversor proposto são desenvolvidas - perdas por condução, perdas por comutação dos semicondutores e perdas magnéticas - e então calculadas para a condição de operação  $V_{in} = 45\text{ V}$ ,  $V_{out} = 400\text{ V}$  e  $D \approx 0,48$ , com os valores dos componentes e da frequência de chaveamento projetados na Seção 3.5 e apresentados na Tabela 14.

Tabela 14 – Especificações dos componentes e parâmetros selecionados.

Componente / Parâmetro	Especificações
$f_s$	100 kHz
$C_{cl}$	2 x 10 $\mu$ F, 250 V, $ESR = 1,2 \text{ m}\Omega$ , Capacitores de poliéster
$C_b$	6,8 $\mu$ F, 100 V, $ESR = 3,5 \text{ m}\Omega$ , Capacitor de poliéster
$C_m$ e $C_o$	30 $\mu$ F, 700 V, $ESR = 4,5 \text{ m}\Omega$ , Capacitor de filme
$S_1$ e $S_2$	IPP048N12N3 G - 120 V, 100 A, 4,8 $\text{m}\Omega$ , $t_f = 19 \text{ ns}$
$D_o$	STTH3R04 - 400 V, 3 A, $R_{on,D_o} = 83 \text{ m}\Omega$ , $V_{f,D_o} = 0,9 \text{ V}$
$D_r$	31GF6-E3 - 600 V, 3 A, $R_{on,D_r} = 100 \text{ m}\Omega$ , $V_{f,D_r} = 0,75 \text{ V}$
Indutor de entrada	100,1 $\mu$ H, $r_{w,L} \approx 51 \text{ m}\Omega$ , $N_L = 40$ , C055071A2 MPP
Indutor acoplado	$L_m \approx 13,9 \mu\text{H}$ , PQ 32/30 N97
	$N_1 : N_2 : N_3 = 1 : 1,6 : 2$
	$l_{k1} \approx 0,510 \mu\text{H}$ ; $l_{k2} \approx 0,420 \mu\text{H}$ ; $l_{k3} \approx 0,100 \mu\text{H}$
	$r_{w1} \approx 3,2 \text{ m}\Omega$ ; $r_{w2} \approx 10,7 \text{ m}\Omega$ ; $r_{w3} \approx 13,6 \text{ m}\Omega$

#### 4.4.1 Perdas nos MOSFETs

As perdas nos MOSFETs ocorrem durante sua condução e o seu chaveamento. Para o conversor proposto, esta última é resultante, exclusivamente, da transição do estado de condução para o estado de bloqueio (como ambos MOSFETs são comandados a conduzir com tensão nula, as perdas durante as transições do estado de bloqueio para o estado de condução são desprezadas). Dessa forma, tem-se

$$P_{S_1} = P_{S_1,cond} + P_{S_1,chav} \quad (165)$$

$$P_{S_2} = P_{S_2,cond} + P_{S_2,chav}$$

As perdas por condução e chaveamento em  $S_1$  são computadas por:

$$P_{S_1,cond} = R_{DS_{on},S_1} \times I_{S_1,ef}^2 \quad (166)$$

$$P_{S_1,chav} = \frac{V_{S_1} i_{S_1}^{II}(t = DT_s) \Delta t_{off}}{6T_s}. \quad (167)$$

Utilizando a Equação (36) para calcular o valor da corrente que flui através de  $S_1$  no instante  $DT_s$  e substituindo a expressão resultante, juntamente com a Equação (95), na Equação (167), tem-se:

$$P_{S_1,chav} = \frac{V_{in}}{1-D} \frac{\Delta t_{off}}{6T_s} \left[ \frac{V_{in}D}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) + (G-m)I_o \right]. \quad (168)$$

Similarmente, as perdas por condução e chaveamento em  $S_2$  são computadas por:

$$P_{S_2,cond} = R_{DS_{on},S_2} \times I_{S_2,ef}^2 \quad (169)$$

$$P_{S_2,chav} = \frac{V_{S_2} i_{S_2}^{IV}(t = (1 - D)T_s) \Delta t_{off}}{6T_s}. \quad (170)$$

Utilizando a Equação (69) para calcular o valor da corrente que flui através de  $S_2$  no instante  $(1 - D)T_s$  e substituindo a expressão resultante, juntamente com a Equação (95), na Equação (167), tem-se:

$$P_{S_2,chav} = \frac{V_{in}}{1 - D} \frac{\Delta t_{off}}{6T_s} \left[ \frac{V_{in} D}{2f_s} \left( \frac{1}{L} + \frac{1}{L_m} \right) - (G - m)I_o \right] \quad (171)$$

O parâmetro  $\Delta t_{off}$  nas Equações (168) e (171) é o intervalo de tempo correspondente à transição do estado de condução para o estado de bloqueio do MOSFET, disponível em seu *datasheet*. O MOSFET modelo IPP048N12N3 foi selecionado para  $S_1$  e  $S_2$ , para o qual  $\Delta t_{off} = 19 \text{ ns}$  e  $R_{DS(on)} = 4,8 \text{ m}\Omega$ . As expressões para computar os valores eficazes das correntes nos MOSFETs já foram apresentadas, são elas: Equações (113) e (114). Os valores eficazes das correntes e as correspondentes perdas nos MOSFETs para diferentes potências de saída estão agrupadas na Tabela 15.

Tabela 15 – Correntes eficazes e perdas nos MOSFETs.

$P_{out}$	$I_{S_1,ef}$	$P_{S_1,cond}$	$P_{S_1,chav}$	$P_{S_1}$	$I_{S_2,ef}$	$P_{S_2,cond}$	$P_{S_2,chav}$	$P_{S_2}$
35 W	3,66 A	64,6 mW	266,1 mW	330,7 mW	3,69 A	65,4 mW	233,2 mW	298,6 mW
70 W	3,98 A	76,1 mW	282,5 mW	358,6 mW	3,58 A	61,2 mW	216,7 mW	277,9 mW
105 W	4,53 A	98,7 mW	299,0 mW	397,7 mW	3,49 A	58,4 mW	200,3 mW	258,7 mW
140 W	5,25 A	132,2 mW	315,4 mW	447,6 mW	3,42 A	56,0 mW	183,9 mW	239,9 mW
175 W	6,07 A	176,8 mW	331,8 mW	508,6 mW	3,37 A	54,5 mW	167,4 mW	221,9 mW
210 W	6,96 A	232,4 mW	348,3 mW	580,7 mW	3,34 A	53,5 mW	151,0 mW	204,5 mW
245 W	7,89 A	299,0 mW	364,7 mW	663,7 mW	3,34 A	53,5 mW	134,5 mW	188,0 mW
280 W	8,86 A	376,6 mW	381,2 mW	757,8 mW	3,36 A	54,1 mW	118,1 mW	172,2 mW
315 W	9,84 A	465,1 mW	397,6 mW	862,7 mW	3,40 A	55,5 mW	101,7 mW	157,2 mW
350 W	10,84 A	564,7 mW	414,1 mW	978,8 mW	3,47 A	57,7 mW	85,2 mW	142,9 mW

#### 4.4.2 Perdas nos Diodos

Nos diodos do conversor proposto, as perdas são, exclusivamente, por condução. Não há perdas por chaveamento, pois os diodos são reversamente-polarizados com ZCS. Dessa forma, tem-se:

$$P_{Dr} = R_{on,Dr} \times I_{Dr,ef}^2 + V_{f,Dr} \times I_{Dr} \quad (172)$$

$$P_{Do} = R_{on,Do} \times I_{Do,ef}^2 + V_{f,Do} \times I_{Do}$$

em que  $R_{on}$  e  $V_f$  são a resistência de condução e a queda de tensão direta do diodo, disponíveis no seu *datasheet*. O diodo  $D_r$  selecionado é o 31GF6-E3, para o qual  $R_{on,D_r} = 100 \text{ m}\Omega$  e  $V_{f,D_r} = 0,75 \text{ V}$ , enquanto que o diodo  $D_o$  selecionado é o STTH3R04, para o qual  $R_{on,D_o} = 83 \text{ m}\Omega$  e  $V_{f,D_o} = 0,9 \text{ V}$ . Os valores médios das correntes que fluem através dos diodos são iguais e dados pela Equação (102). As expressões para computar os valores eficazes das correntes nos diodos já foram apresentadas, são elas: Equações (118) e (119). Os valores eficazes e médios das correntes e as correspondentes perdas nos diodos para diferentes potências de saída estão agrupadas na Tabela 16.

Tabela 16 – Correntes eficazes e médias, e perdas nos diodos.

$P_{out}$	$I_{D_r} = I_{D_o}$	$I_{D_r,ef}$	$P_{D_r}$	$I_{D_o,ef}$	$P_{D_o}$
35 W	87,5 mA	151,7 mA	67,9 mW	155,4 mA	80,8 mW
70 W	175,0 mA	303,3 mA	140,5 mW	310,7 mA	165,6 mW
105 W	262,5 mA	455,0 mA	217,6 mW	466,1 mA	254,3 mW
140 W	350,0 mA	606,7 mA	299,4 mW	621,4 mA	347,1 mW
175 W	437,5 mA	758,4 mA	385,7 mW	776,8 mA	444,0 mW
210 W	525,0 mA	910,0 mA	476,7 mW	932,2 mA	544,8 mW
245 W	612,5 mA	1,06 A	572,2 mW	1,09 A	649,6 mW
280 W	700,0 mA	1,21 A	672,4 mW	1,24 A	758,4 mW
315 W	787,5 mA	1,37 A	777,2 mW	1,40 A	871,2 mW
350 W	875,0 mA	1,52 A	886,5 mW	1,55 A	988,1 mW

#### 4.4.3 Perdas no indutor de entrada

No filtro indutivo, há perda magnética no núcleo e perda por condução no cobre do enrolamento. Dessa forma, tem-se:

$$P_L = P_{L,core} + P_{L,cond} \quad (173)$$

A perda por condução  $P_{L,cond}$  é dada por:

$$P_{L,cond} = r_{w,L} \times I_{L,ef}^2, \quad (174)$$

em que  $r_{w,L}$  é a resistência do enrolamento, que vale  $r_{w,L} = 51 \text{ m}\Omega$ , e o valor eficaz da corrente no indutor de entrada é calculado pela Equação (124).

Conforme indicado no *datasheet* do núcleo magnético escolhido para o filtro de entrada (Magnetics Inc., modelo C055071A2), a perda no núcleo magnético,  $P_{L,core}$ , é calculada através da equação de Steinmetz, ou seja:

$$P_{L,core} = a \times \left( \frac{\Delta B}{2} \right)^b \left( \frac{f_s}{1000} \right)^c V_E, \quad (175)$$

em que  $a$ ,  $b$  e  $c$  são constantes que dependem do material e da sua permeabilidade magnética,  $\left( \frac{\Delta B}{2} \right)$  é a metade da variação de fluxo magnético, e  $V_E$  é o volume equivalente do núcleo magnético.

Para o núcleo C055071A2,  $a = 72,15$ ,  $b = 2,103$  e  $c = 1,449$ , e  $V_E = 5,34 \text{ mm}^3$ . Para determinar a variação da densidade de fluxo magnético, deve-se, primeiramente, calcular a intensidade de fluxo magnético máxima ( $H_{max}$ ) e mínima ( $H_{min}$ ), que são dadas por:

$$H_{max} = 4\pi \frac{N_L}{l_e} \left( I_{in} + \frac{\Delta I_L}{2} \right) \quad (176)$$

$$H_{min} = 4\pi \frac{N_L}{l_e} \left( I_{in} - \frac{\Delta I_L}{2} \right), \quad (177)$$

em que  $\Delta I_L$  é a ondulação da corrente no indutor de entrada, dada implicitamente pela Equação (140), e  $I_{in} = GI_o$ . Ainda, tem-se que  $N_L = 40$  e  $l_e = 81,4 \text{ mm}$  para o núcleo C055071A2.

A partir de  $H_{max}$  e  $H_{min}$ , pode-se computar os valores máximos e mínimos da densidade de fluxo magnético utilizando as equações abaixo (também disponíveis no seu *datasheet*):

$$B_{max} = \left( \frac{a_1 + b_1 \times H_{max} + c_1 \times H_{max}^2}{1 + d_1 \times H_{max} + e_1 \times H_{max}^2} \right)_1^x \quad (178)$$

$$B_{min} = \left( \frac{a_1 + b_1 \times H_{min} + c_1 \times H_{min}^2}{1 + d_1 \times H_{min} + e_1 \times H_{min}^2} \right)_1^x, \quad (179)$$

em que  $a_1$ ,  $b_1$ ,  $c_1$ ,  $d_1$ ,  $e_1$  e  $x_1$  são constantes que dependem do material e da sua permeabilidade magnética. Para o núcleo C055071A27,  $a_1 = 3,933 \times 10^{-2}$ ,  $b_1 = 1,371 \times 10^{-2}$ ,  $c_1 = 5,727 \times 10^{-4}$ ,  $d_1 = 5,1 \times 10^{-2}$ ,  $e_1 = 5,216 \times 10^{-4}$  e  $x_1 = 1,528$ .

Os valores eficazes da corrente e as correspondentes perdas no indutor de entrada para diferentes potências de saída estão agrupadas na Tabela 17.

Tabela 17 – Corrente eficaz e perdas no indutor de entrada.

$P_{out}$	$I_{L,ef}$	$P_{L,cond}$	$P_{L,core}$
35 W	0,99 A	50,4 mW	198,1 mW
70 W	1,67 A	143,1 mW	293,1 mW
105 W	2,41 A	297,4 mW	344,9 mW
140 W	3,17 A	513,5 mW	365,5 mW
175 W	3,94 A	791,0 mW	365,4 mW
210 W	4,70 A	1,13 W	352,8 mW
245 W	5,48 A	1,53 W	333,0 mW
280 W	6,25 A	2,00 W	309,7 mW
315 W	7,02 A	2,52 W	285,2 mW
350 W	7,80 A	3,11 W	261,6 mW

#### 4.4.4 Perdas no indutor acoplado de três enrolamentos

No indutor acoplado de três enrolamentos (do inglês, *Three Winding Coupled Inductor* - TWCI), há perda magnética no núcleo e perda por condução no cobre dos enrolamentos. Dessa forma, tem-se:

$$P_{TWCI} = P_{TWCI,core} + P_{TWCI,cond} \quad (180)$$

A perda por condução  $P_{TWCI,cond}$  é dada por

$$P_{TWCI,cond} = r_{w1} \times I_{w1,ef}^2 + r_{w2} \times I_{N2,ef}^2 + r_{w3} \times I_{N3,ef}^2, \quad (181)$$

em que  $r_{w1}$ ,  $r_{w2}$  e  $r_{w3}$  são as resistências dos enrolamentos primário, secundário e terciário, que valem, respectivamente,  $r_{w1} \approx 3,2 \text{ m}\Omega$ ,  $r_{w2} \approx 10,7 \text{ m}\Omega$  e  $r_{w3} \approx 13,6 \text{ m}\Omega$ . As expressões para computar os valores eficazes das correntes nos enrolamentos do indutor acoplado já foram apresentadas, são elas: Equações (115), (120) e (121) - deve ser notado que  $I_{w1,ef} = I_{l_{k1},ef}$ .

Conforme explicado em (HURLEY; WÖLFLE, 2013), para excitação não-senoidal, as perdas no núcleo do transformador híbrido são calculadas através da equação de Steinmetz aprimorada, apresentada abaixo na sua forma simplificada:

$$P_v = k_i |\Delta B|^\beta \frac{1}{T_s^\alpha} [D^{(1-\alpha)} + (1-D)^{(1-\alpha)}] \quad (182)$$

em que

$$k_i = \frac{K_c}{2^{\beta-1} \pi^{\alpha-1} \left(1, 1044 + \frac{6,8244}{\alpha+1,354}\right)} \quad (183)$$

Os parâmetros  $k_c$ ,  $\alpha$  e  $\beta$  são extraídos das curvas  $P_{loss}$  versus  $B_{pk}$  fornecidas no *datasheet* do núcleo. Para  $T = 40^\circ\text{C}$  e 100 kHz, tem-se  $k_c = 4,59$ ,  $\alpha = 1,36$  e  $\beta = 2,55$ . Substituindo-os em (183), tem-se  $k_i = 0,2868$ .

A variação de fluxo magnético é calculada através da Lei de Farady como segue:

$$\Delta B = \frac{1}{2} \frac{\int V_{Lm} dt}{N_1 A_e}, \quad (184)$$

em que  $V_{Lm}$  é a tensão sobre a indutância de magnetização,  $N_1$  é o número de espiras do enrolamento primário, e  $A_e$  é a área equivalente da seção transversal do núcleo. Desprezando a queda de tensão na indutância de dispersão e a resitência do enrolamento primário, a Equação (184) pode ser reescrita como segue:

$$\Delta B = \frac{1}{2} \frac{\int V_{in} dt}{N_1 A_e} = \frac{1}{2} \frac{V_{in} D T_s}{N_1 A_e}. \quad (185)$$

Para  $V_{in} = 45\text{ V}$ ,  $D \approx 0,48$ ,  $N_1 = 5$  e  $A_e = 153,8\text{ mm}^2$ , tem-se  $\Delta B \approx 280\text{ mT}$ . Substituindo esses valores na Equação (182) e multiplicando o resultado pelo volume do núcleo, tem-se  $P_{TWCI,core} = 1,69\text{ W}$ .

Ainda, como pode ser observado nas equações da corrente de magnetização dependentes do tempo válidas para as Etapas I e II, são elas:

$$i_{Lm}^{I,II}(t) = m I_o + \frac{V_{in} D}{2 f_s L_m} - \frac{V_{in}}{L_m} (t - t_0), \quad (186)$$

há uma componente cc presente, com valor igual a  $m I_o$ , que, para o material utilizado, interfere nas perdas no núcleo. Em (MUHLETHALER *et al.*, 2010), é apresentado um estudo das perdas magnéticas sob a influência de componentes cc para diferentes materiais. Através de ensaios experimentais, o estudo aponta que o parâmetro  $\alpha$  não é alterado sob esta condição, diferentemente dos parâmetros  $k_i$  e  $\beta$ , os quais precisam ser corrigidos e, então, substituídos em (182) para computar as perdas no núcleo por unidade de volume. O resultado deste procedimento, juntamente com os valores eficazes das correntes e das perdas por condução total nos enrolamentos do transformador híbrido, estão apresentados na Tabela 18.

Tabela 18 – Corrente eficaz e perdas no indutor acoplado.

$P_{out}$	$I_{w1,ef}$	$I_{N2,ef}$	$I_{N3,ef}$	$P_{TWCI,cond}$	$P_{TWCI,core}$
35 W	4,56 A	217,1 mA	151,7 mA	67,4 mW	1,80 W
70 W	4,53 A	434,2 mA	303,3 mA	69,0 mW	1,91 W
105 W	4,57 A	651,3 mA	455,0 mA	74,2 mW	2,09 W
140 W	4,68 A	868,5 mA	606,7 mA	83,2 mW	2,30 W
175 W	4,86 A	1,09 A	758,4 mA	96,0 mW	2,58 W
210 W	5,09 A	1,30 A	910,0 mA	112,4 mW	2,89 W
245 W	5,38 A	1,52 A	1,06 A	132,7 mW	3,26 W
280 W	5,71 A	1,74 A	1,21 A	156,7 mW	3,68 W
315 W	6,08 A	1,95 A	1,37 A	184,4 mW	4,15 W
350 W	6,47 A	2,17 A	1,52 A	215,9 mW	4,67 W

#### 4.4.5 Perdas nos capacitores

As perdas por condução nos capacitores ( $C_b$ ,  $C_{cl}$ ,  $C_m$  e  $C_o$ ) são computadas por:

$$\begin{aligned}
 P_{C_b} &= ESR_{C_b} I_{C_b,ef}^2 \\
 P_{C_{cl}} &= ESR_{C_{cl}} I_{C_{cl},ef}^2 \\
 P_{C_m} &= ESR_{C_m} I_{C_m,ef}^2 \\
 P_{C_o} &= ESR_{C_o} I_{C_o,ef}^2,
 \end{aligned} \tag{187}$$

em que  $ESR$  é a resistência série equivalente, disponível no *datasheet*. Para os capacitores selecionados,  $ESR_{C_b} = 3,5 \text{ m}\Omega$ ,  $ESR_{C_{cl}} = 1,2 \text{ m}\Omega$ ,  $ESR_{C_m} = 4,5 \text{ m}\Omega$  e  $ESR_{C_o} = 4,5 \text{ m}\Omega$  e as expressões para computar os valores eficazes das correntes nos capacitores já foram desenvolvidas, resultando nas Equações (116), (117), (123) e (122). Os valores eficazes das correntes e as correspondentes perdas nos capacitores para diferentes potências de saída estão agrupadas na Tabela 19.

#### 4.4.6 Perdas totais

Pode-se computar as perdas totais somando as perdas em cada componente do conversor proposto determinadas previamente. Sendo assim, tem-se:

$$P_{losses,Total} = P_{S_1} + P_{S_2} + P_{D_r} + P_{D_o} + P_L + P_{TWCI} + P_{C_b} + P_{C_{cl}} + P_{C_m} + P_{C_o} \tag{188}$$

Os valores das perdas totais e da eficiência computadas para frações da potência nominal de saída do conversor proposto estão agrupados na Tabela 20.

Tabela 19 – Correntes eficazes e perdas nos capacitores.

$P_{out}$	$I_{C_b,ef}$	$P_{C_b}$	$I_{C_{cl},ef}$	$P_{C_{cl}}$	$I_{C_m,ef}$	$P_{C_m}$	$I_{C_o,ef}$	$P_{C_o}$
35 W	4,53 A	72,2 mW	3,18 A	12,0 mW	0,22 A	-	0,13 A	-
70 W	4,54 A	72,3 mW	3,24 A	12,5 mW	0,43 A	-	0,26 A	-
105 W	4,67 A	76,7 mW	3,44 A	14,1 mW	0,65 A	1,9 mW	0,38 A	-
140 W	4,94 A	85,5 mW	3,75 A	16,8 mW	0,87 A	3,4 mW	0,51 A	1,1 mW
175 W	5,30 A	98,7 mW	4,15 A	20,5 mW	1,08 A	5,3 mW	0,64 A	1,8 mW
210 W	5,75 A	116,1 mW	4,61 A	25,3 mW	1,30 A	7,6 mW	0,77 A	2,6 mW
245 W	6,27 A	138,0 mW	5,12 A	31,3 mW	1,52 A	10,4 mW	0,90 A	3,6 mW
280 W	6,84 A	164,2 mW	5,66 A	38,3 mW	1,74 A	13,6 mW	1,03 A	4,7 mW
315 W	7,45 A	194,7 mW	6,23 A	46,3 mW	1,95 A	17,2 mW	1,15 A	6,0 mW
350 W	8,09 A	229,6 mW	6,82 A	55,5 mW	2,17 A	21,2 mW	1,28 A	7,4 mW

Tabela 20 – Perdas e eficiência calculadas do conversor proposto.

$P_{out}$	$P_{losses,Total}$	Eficiência
35 W	2,98 W	91,50 %
70 W	3,45 W	95,07 %
105 W	4,03 W	96,17 %
140 W	4,71 W	96,64 %
175 W	5,52 W	96,85 %
210 W	6,45 W	96,93 %
245 W	7,52 W	96,93 %
262,5 W	8,14 W	96,90 %
280 W	8,73 W	96,88 %
315 W	10,08 W	96,80 %
350 W	11,57 W	96,69 %

Pode-se, então, computar a eficiência ponderada proposta pela Comissão de Energia da Califórnia (CEC), dada por:

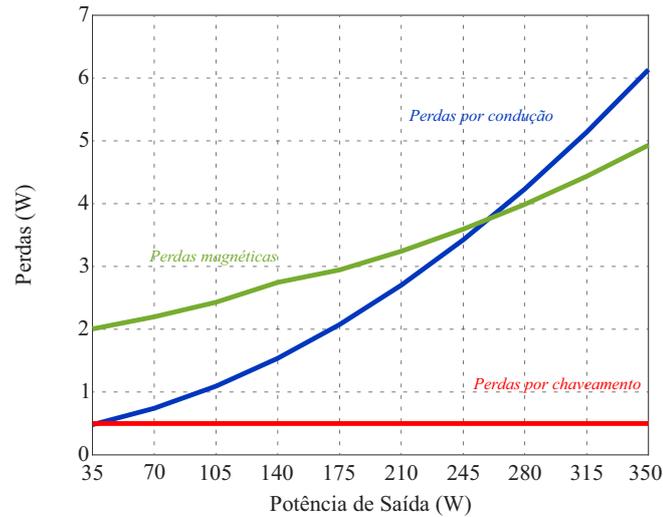
$$\eta_{CEC} = 0,04\eta_{10\%} + 0,05\eta_{20\%} + 0,12\eta_{30\%} + 0,21\eta_{50\%} + 0,53\eta_{75\%} + 0,05\eta_{100\%} = 96,48\% \quad (189)$$

As distribuições de perdas separadas por tipo e perdas separadas por tipo em cada componente em função da potência de saída estão mostradas nas Figuras 103 e 104.

#### 4.5 ANÁLISE COMPARATIVA

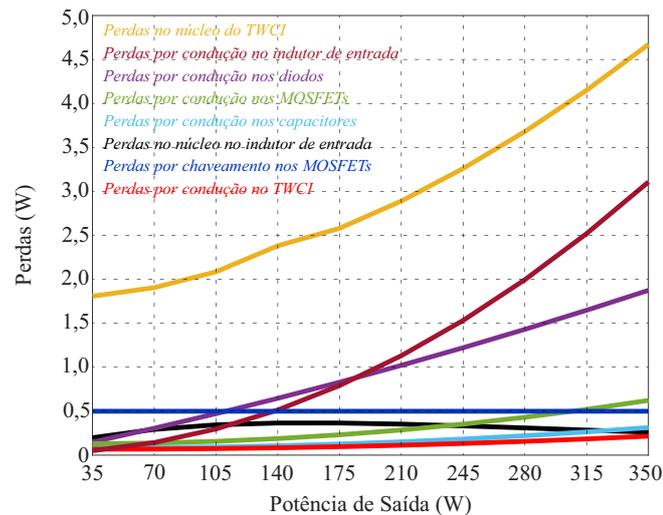
Nesta seção, o conversor proposto é comparado com duas topologias que também integram as técnicas acoplamento magnético e capacitor chaveado, e empregam dois MOSFETs, porém para propósitos distintos: em (Gu *et al.*, 2015) o MOSFET auxiliar provê ZVS para o MOSFET principal e vice-versa, e em (BARBOSA *et al.*, 2021), através da

Figura 103 – Distribuição de perdas separadas por tipo com  $V_{in} = 45\text{ V}$  e  $V_{out} = 400\text{ V}$ .



Fonte: Próprio autor.

Figura 104 – Distribuição de perdas separadas por tipo e componente com  $V_{in} = 45\text{ V}$  e  $V_{out} = 400\text{ V}$ .

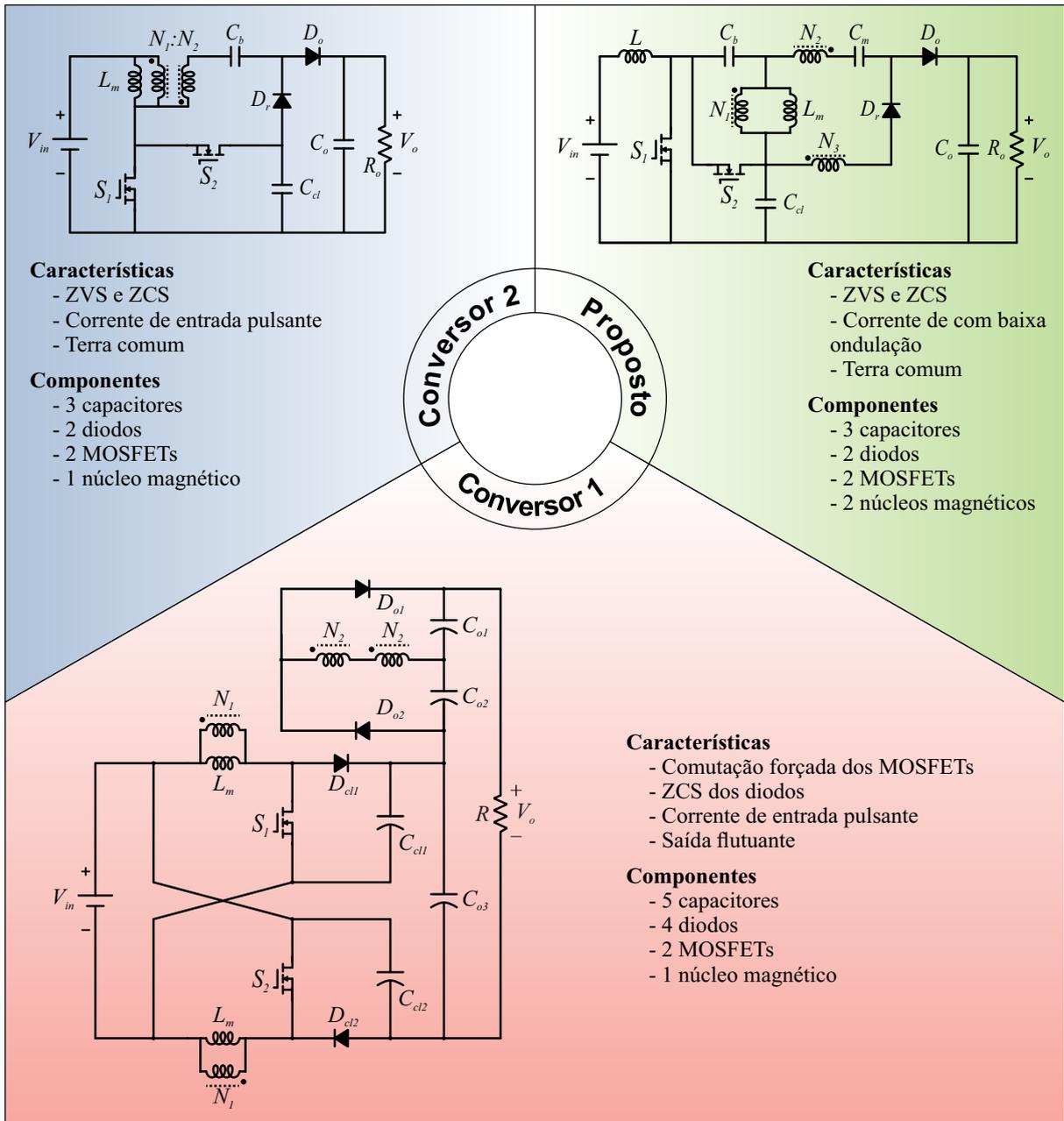


Fonte: Próprio autor.

operação síncrona dos MOSFETs, a corrente média de entrada é dividida igualmente entre esses dois dispositivos para reduzir as perdas por condução. As topologias e principais características construtivas e operacionais dos três conversores estão apresentadas na Figura 105, em que Conversor 1 e Conversor 2 referem-se aos apresentados em (BARBOSA *et al.*, 2021) e (Gu *et al.*, 2015), nessa ordem.

As figuras de mérito comparadas, da mesma forma que em (SCHMITZ, 2020), são ganho estático, esforços de tensão sobre os dispositivos semicondutores, fator de utilização dos dispositivos semicondutores, volume do indutor acoplado e regulação de potência.

Figura 105 – Resumo das principais características construtivas e operacionais das topologias comparadas.



Fonte: Próprio autor.

#### 4.5.1 Ganho estático

O ganho estático de tensão dos conversores está apresentado na Tabela 21. Para uma comparação justa, as relações de transformação do indutor acoplado nas três topologias foram ajustadas para resultar em um ganho estático igual a 10, com razão cíclica igual a 0,5. Essa condição resultou nas relações de transformação  $\frac{N_2}{N_1} = n = \frac{7}{4}$  para o Converter 1,  $\frac{N_2}{N_1} = n = 3$  para o Converter 2 e  $\frac{N_2}{N_1} = n = 2$  e  $\frac{N_3}{N_1} = m = 2$  para o Proposto.

Tabela 21 – Ganho estático de tensão dos conversores comparados.

Conversor	Ganho de tensão
Conversor 1	$\frac{1+2n+D}{1-D}$
Conversor 2	$\frac{n+2}{1-D}$
Proposto	$\frac{n+2}{1-D} + m$

As curvas do ganho estático dos três conversores estão apresentadas na Figura 106. Pode-se observar que o ganho estático do Conversor 1 é superior ao ganho estático do Conversor 2 e do Proposto para  $D \geq 0,5$ , consequência diretamente relacionada à quantidade de capacitores e diodos empregados por essas topologias.

Ainda, mesmo a expressão do ganho de tensão do conversor Proposto contendo um termo positivo adicional (razão de transformação  $m$ ) em relação à do Conversor 2, devido à condição imposta para determinar as relações de transformação, o ganho de tensão do Conversor 2 é superior ao do conversor Proposto para  $D \geq 0,5$ , decorrência do terceiro enrolamento no conversor Proposto ser empregado/projetado para, primordialmente, inserir um valor médio na corrente de magnetização, e não para prover elevado ganho de tensão. Para este propósito, utiliza-se o segundo enrolamento.

Por fim, deve-se observar que os três conversores são capazes de prover elevado ganho de tensão sem operar sob condições extremas de ciclo de trabalho, por exemplo,  $G \geq 12$  com  $D = 0,6$ .

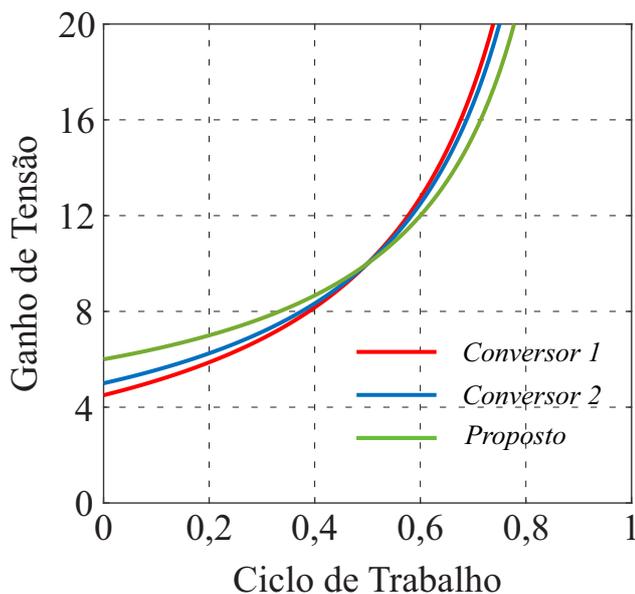
#### 4.5.2 Esforços de tensão sobre os semicondutores

Os valores das tensões de pico sobre os dispositivos semicondutores em função da tensão de saída e do ciclo de trabalho das três topologias estão apresentados na Tabela 22.

Tabela 22 – Esforços de tensão sobre os semicondutores.

Conversor	MOSFETs	Diodos
Conversor 1	$\hat{V}_{S_{1,2}} = \frac{V_o}{1+2n+D}$	$\hat{V}_{D_{c1,c2}} = \frac{V_o}{1+2n+D}; \hat{V}_{D_{o1,o2}} = \frac{2nV_o}{1+2n+D}$
Conversor 2	$\hat{V}_{S_{1,2}} = \frac{V_o}{(2+n)}$	$\hat{V}_{D_{r,o}} = \frac{(1+n)V_o}{(2+n)}$
Proposto	$\hat{V}_{S_{1,2}} = \frac{V_o}{2+n+m(1-D)}$	$\hat{V}_{D_r} = \frac{(1+n+m)V_o}{2+n+m(1-D)}; \hat{V}_{D_o} = \frac{(1+n)V_o}{2+n+m(1-D)}$

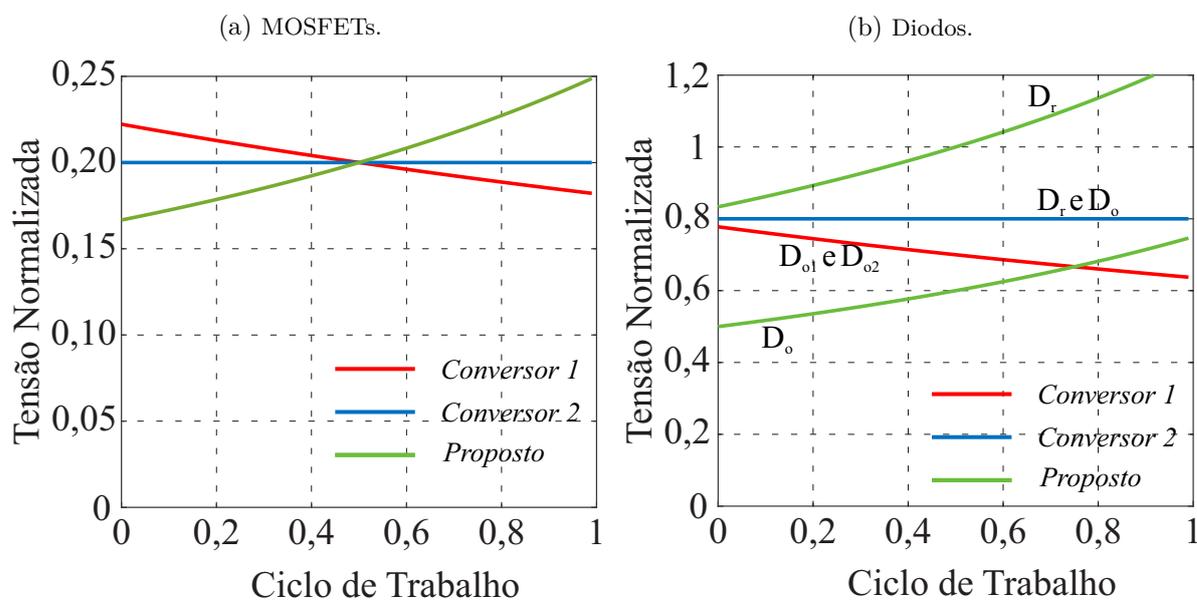
Figura 106 – Ganho estático dos conversores.



Fonte: Próprio autor.

As curvas dos esforços de tensão sobre os semicondutores normalizados pela tensão de saída estão apresentadas na Figura 106. Novamente, as razões de transformação dos conversores foram ajustadas para resultar em um ganho estático igual a 10, com razão cíclica igual a 0,5.

Figura 107 – Esforços de tensão normalizados em função do ciclo de trabalho.



Fonte: Próprio autor.

Da forma como as equações estão apresentadas na Tabela 22, está implícito que os esforços de tensão sobre os semicondutores são inversamente proporcionais ao ganho de

tensão, que diferem para o mesmo valor de ciclo de trabalho. Conseqüentemente, como apresentado na Figura 107a, os esforços de tensão sobre os MOSFETs do Conversor 1 são inferiores aos do Conversor 2 e aos do Proposto para  $D \geq 0,5$ . Porém, para toda a faixa de ciclo de trabalho, a diferença máxima entre as tensões sobre os MOSFETs é inferior a aproximadamente  $0,075 \times V_o$ .

Os esforços de tensão sobre os diodos estão apresentados na Figura 107b. Pode-se observar que a tensão sobre o diodo  $D_r$  do conversor Proposto é superior à dos Conversores 1 e 2. Porém, a tensão sobre o diodo de saída do conversor Proposto é inferior ao valor da tensão sobre os diodos de saída dos Conversores 1 e 2 para valores de ciclos de trabalho práticos. Ainda, a tensão sobre os diodos do Conversor 2 são iguais e independentes do ciclo de trabalho. Por fim, não estão apresentadas na Figura 107b a tensão sobre os diodos de grampeamento do Conversor 1, que são iguais a tensão sobre os MOSFETs dessa topologia - curva vermelha da Figura 107a.

#### 4.5.3 Fator de utilização dos dispositivos semicondutores

A viabilidade das topologias de conversores para determinada aplicação é mensurada pelo fator de utilização dos dispositivos semicondutores (do inglês, *power device utilization* - PDU). Um maior valor de PDU indica a possibilidade de utilizar menor área de silício para os dispositivos semicondutores do conversor, diminuindo os custos. O PDU é definido como (Gu *et al.*, 2015):

$$PDU = \frac{P_{out,max}}{\sum_{j=1}^k V_j I_j} \quad (190)$$

em que  $V_j$  é a tensão de pico, e  $I_j$  é a corrente eficaz ou a corrente de pico no dispositivo semicondutor  $j$ .

Os esforços de tensão dos dispositivos semicondutores estão apresentados na Tabela 22. Os valores da corrente de pico nos semicondutores estão apresentados na Tabela 23.

Tabela 23 – Correntes de pico nos semicondutores.

<b>Conversor</b>	$\hat{I}_{S_{1,2}}$	$I_D$
Conversor 1	$\frac{(G+1)I_o}{2} + \frac{V_o(1-D)DT_s}{2(1+2n+D)L_m}$	$I_o$
Conversor 2	$GI_o + \frac{V_o(1-D)DT_s}{2(2+n)L_m}$	$I_o$
Proposto	$(G - m)I_o + \frac{V_o(1-D)DT_s}{2[2+n+m(1-D)]L_m}$	$I_o$

Os PDUs dos três conversores em função do ciclo de trabalho, computados sob a condição de operação  $V_o = 400\text{ V}$ ,  $P_{out,max} = 350\text{ W}$ ,  $f_s = 100\text{ kHz}$  e  $L_m = 10\text{ }\mu\text{H}$ , estão apresentados na Figura 108.

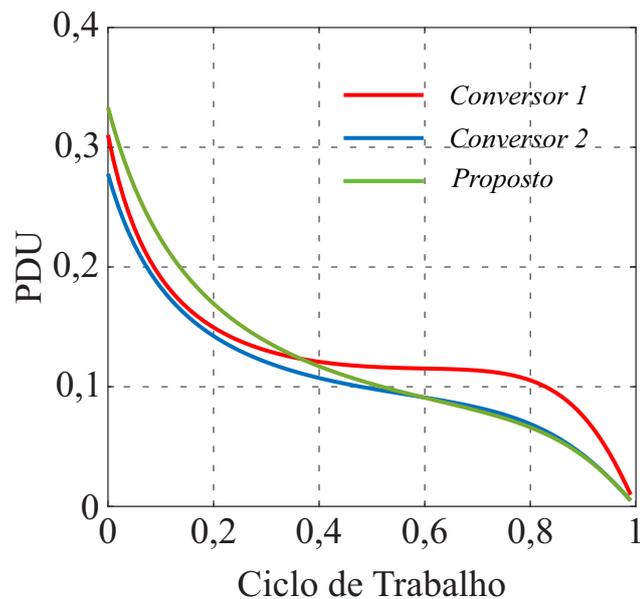
Pode-se observar que, para  $D \gtrsim 0,4$ , os semicondutores no Conversor 1 são melhores utilizados, resultado da condução simultânea dos MOSFETs nessa topologia, o que divide o valor médio na expressão de  $\hat{I}_S$  entre esses dois dispositivos. O PDU do conversor Proposto é superior ao do Conversor 2 para  $D \lesssim 0,5$ . Para o ciclo de trabalho complementar, os PDUs dos Conversores 2 e Proposto são praticamente iguais.

É importante salientar que os Conversores 2 e Proposto empregam um MOSFET auxiliar para prover ZVS ao MOSFET principal. Assim, as perdas por comutação nesses dois conversores são significativamente menores que no Conversor 1.

#### 4.5.4 Volume do indutor acoplado

Um fator dominante do volume dos conversores cc-cc é o componente magnético (Gu *et al.*, 2015) e (SCHMITZ, 2020). Um dos critérios de seleção do núcleo magnético é o

Figura 108 – Fator de utilização dos semicondutores.



Fonte: Próprio autor.

produto das áreas  $A_e A_w$ , que é proporcional à energia armazenada no núcleo magnético, ou seja,

$$A_e A_w \propto \frac{1}{2} L_m I_{Lm} (I_{Lm} + \frac{\Delta I_{Lm}}{2}), \quad (191)$$

em que  $A_e$  é a área da seção transversal do núcleo,  $A_w$  é a área da janela do núcleo,  $L_m$  é a indutância de magnetização,  $I_{Lm}$  é o valor médio da corrente de magnetização e  $\Delta I_{Lm}$  é a ondulação da corrente de magnetização. O valor médio e a ondulação da corrente de magnetização das três topologias estão apresentados na Tabela 24.

Tabela 24 – Valor médio e ondulação da corrente de magnetização.

<b>Conversor</b>	$I_{Lm}$	$\Delta I_{Lm}$
Conversor 1	$\frac{1+n}{1-D} I_o$	$\frac{(1-D)D}{1+2n+D} \frac{V_o}{f_s L_m}$
Conversor 2	$\frac{2+n}{1-D} I_o$	$\frac{(1-D)D}{2+n} \frac{V_o}{f_s L_m}$
Proposto	$m I_o$	$\frac{(1-D)D}{2+n+m(1-D)} \frac{V_o}{f_s L_m}$

Sob as mesmas condições de operação e para um mesmo valor de frequência de chaveamento e indutância de magnetização, pode-se normalizar a Equação (191) da forma escrita abaixo:

$$\overline{A_e A_w} \propto \frac{\frac{1}{2} L_m \overline{I_{Lm}} (\overline{I_{Lm}} + \overline{\Delta I_{Lm}})}{\frac{1}{2} L_m}, \quad (192)$$

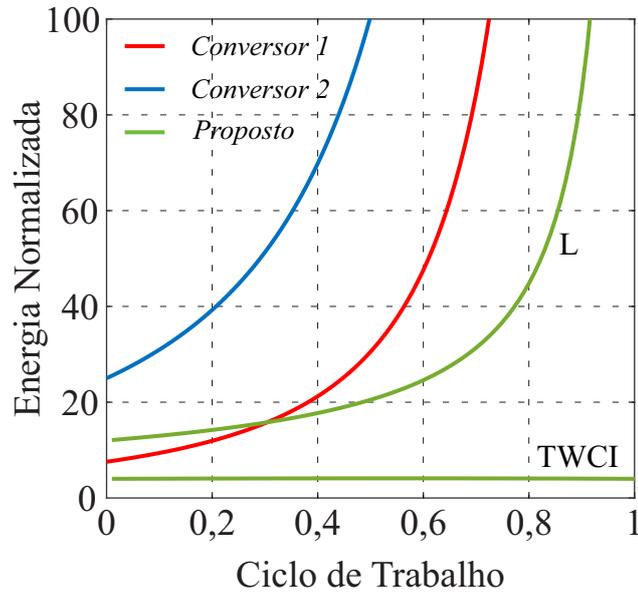
em que as equações da Tabela 24 podem ser normalizadas como segue:

$$\begin{aligned} \overline{I_{Lm}} &= \frac{I_{Lm}}{I_o} \\ \overline{\Delta I_{Lm}} &= \frac{2 \Delta I_{Lm} f_s L_m}{V_o}. \end{aligned} \quad (193)$$

Substituindo as Equações em (193) na Equação (192), pode-se expressar a energia armazenada no núcleo magnético do indutor acoplado em função das relações de transformação e do ciclo de trabalho. As curvas da energia armazenada normalizada nos indutores acoplados dos três conversores em função do ciclo de trabalho estão mostradas na Figura 109

Deve ser notado que há dois gráficos na Figura 109 relacionados aos componentes magnéticos do conversor proposto: o gráfico “TWCI”, representa a energia armazenada no indutor acoplado de três enrolamentos, e o gráfico identificado por “L”, representa a energia armazenada no indutor de entrada, calculada através da Equação (192) adaptada

Figura 109 – Energia magnética normalizada.



Fonte: Próprio autor.

para indutor simples (substituindo o subíndice  $L_m$  por  $L$  e supondo que os valores das indutâncias são iguais para padronizar os fatores de normalização), resultando na equação abaixo:

$$\overline{A_e A_w} \propto \overline{I_L} (\overline{I_L} + \overline{\Delta I_L}), \quad (194)$$

em que  $\overline{I_L}$  e  $\overline{\Delta I_L}$  são a corrente média e a ondulação da corrente no indutor de entrada normalizadas da forma descrita pelas Equações em (193) - novamente adaptadas para indutor simples -, resultando em:

$$\begin{aligned} \overline{I_L} &= \frac{n+2}{1-D} + m \\ \overline{\Delta I_L} &= \frac{2(1-D)D}{2+n+m(1-D)}. \end{aligned} \quad (195)$$

Da Figura 109, observa-se que a energia armazenada nos componentes magnéticos do conversor Proposto é muito menor do que a energia armazenada no indutor de acoplado do Conversor 2, e menor do que a energia armazenada no indutor acoplado do Conversor 1 para valores de ciclos de trabalho práticos.

#### 4.5.5 Regulação de potência

A regulação de potência dos conversores é um dos critérios determinantes para selecionar microcontroladores para a implementação de estratégias de controle. Por exemplo,

em conversores de ganho de tensão elevado, uma pequena variação do ciclo de trabalho resulta em uma grande variação do ganho estático e, conseqüentemente, da potência entregue à carga. Sendo assim, as estratégias de controle nesses conversores devem ser implementadas em microcontroladores de alta resolução e conseqüente maior custo.

A regulação de potência é obtida calculando a derivada da potência de saída em relação ao ciclo de trabalho,  $\frac{\Delta P_o}{\Delta D}$ , em que:

$$P_o = \frac{G^2 V_{in}^2}{R_o}. \quad (196)$$

A regulação de potência normalizada pela potência de saída em função da variação do ciclo de trabalho dos conversores está apresentada na Tabela 25.

Tabela 25 – Regulação de potência.

Conversor	$\frac{\Delta P_o}{P_o}$
Conversor 1	$4 \frac{(n+1)}{(1+2n+D)} \frac{\Delta D}{(1-D)}$
Conversor 2	$2 \frac{\Delta D}{1-D}$
Proposto	$\frac{\left[ \frac{2(n+2)^2}{(1-D)^2} + 2m \frac{n+2}{1-D} \right] \frac{\Delta D}{1-D}}{\left[ \frac{(n+2)^2}{(1-D)^2} + 2m \frac{n+2}{1-D} + m^2 \right]}$

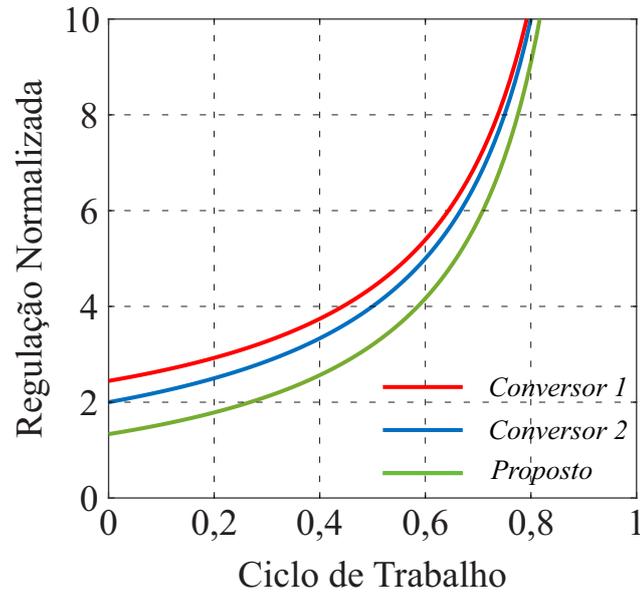
As curvas da regulação de potência normalizada em função do ciclo de trabalho dos três conversores estão apresentadas na Figura 110. Pode-se observar que, comparado aos Conversores 1 e 2, o conversor Proposto apresenta a melhor regulação de potência, o que possibilita implementar estratégias de controle empregando microcontroladores de menor resolução.

#### 4.6 CONCLUSÕES DO CAPÍTULO

Os resultados simulados validam o projeto dos componentes e as expressões desenvolvidas para computar os esforços de tensão sobre os semicondutores e capacitores. Também, pode-se observar: 1 - os mecanismos de comutação suave (ZVS dos MOSFETs e ZCS dos diodos) descritos durante as explicações das etapas de operação do conversor proposto - Capítulo 3; 2 - e a operação *quasi-resonant turn-off* de  $S_1$  para o valor de razão cíclica determinado pelo projeto do capacitor de bloqueio.

A adição do terceiro enrolamento estabelece uma componente cc na corrente de magnetização, diminuindo a diferença entre as formas de onda da corrente de magnetização

Figura 110 – Regulação de potência normalizada em função do ciclo de trabalho.



Fonte: Próprio autor.

e da corrente no indutor no instante em que o MOSFET  $S_2$  é comandado a bloquear. Assim, pode-se aumentar o valor de projeto da indutância de magnetização do indutor acoplado para que a ondulação da corrente de magnetização seja ligeiramente superior ao valor da corrente no indutor de entrada no *turn-off* de  $S_2$ , condição que garante o ZVS de  $S_1$ . Conseqüentemente, os valores eficazes das correntes nos MOSFETs, no enrolamento primário do indutor acoplado, o valor da corrente em  $S_1$  na sua transição de *turn-off* e a ondulação da corrente de magnetização diminuem, o que resulta em menores perdas por condução, perdas por chaveamento e, se utilizado núcleo magnético de material nos quais as perdas devido à componente cc da corrente de magnetização são desprezíveis (por exemplo, MPP).

As perdas calculadas para todos os componentes do conversor proposto permite pontuar que:

- as perdas magnéticas são dominadas pelas perdas no indutor acoplado;
- as perdas por condução são dominadas pelas perdas no enrolamento do indutor de entrada;
- para toda a faixa de potência, as perdas por chaveamento são próximas a 0,5 W, resultado da comutação sob tensão nula dos MOSFETs, da operação com valor de razão cíclica próximo ao calculado para operação *quasi-resonant* no *turn-off* de  $S_1$ , e dos ZCSs dos diodos;

- para potências inferiores a 245 W, as maiores perdas são magnéticas, enquanto que na potência nominal, as perdas por condução prevalecem;
- e as perdas por condução nos enrolamentos do indutor acoplado são comparativamente as menores em toda faixa de potência.

Essa última observação indica que, mesmo quando se projeta a indutância de magnetização de modo que a ondulação da corrente de magnetização seja grande o suficiente para satisfazer ligeiramente a condição de ZVS de  $S_1$ , os consequentes elevados valores eficazes das correntes nos enrolamentos são contrabalanceados pela baixa resistência dos enrolamentos resultante da menor quantidade de espiras.

Calculadas as perdas totais, pode-se constatar que o conversor proposto é capaz de prover alto ganho de tensão com elevada eficiência, sobretudo em percentuais da potência nominal com maior peso nas expressões que computam a eficiência européia e californiana.

Da análise comparativa, pode-se pontuar que, em relação aos Conversores 2 e Proposto, o Conversor 1 contém dois capacitores e dois semicondutores adicionais, o que resulta em um maior ganho de tensão em detrimento de maior complexidade. Os níveis de tensão sobre os MOSFETs nos três conversores são próximos, o que permite utilizar MOSFETs com baixa resistência de condução. Quanto aos esforços de tensão sobre os diodos, os elevados níveis de tensão sobre o diodo regenerativo são equilibrados pelos baixos níveis de tensão sobre o diodo de saída do conversor Proposto. Esses resultados são quantificados pelo fator de utilização dos dispositivos semicondutores - o PDU do conversor Proposto foi maior do que o PDU do Conversor 2, mas inferior ao PDU do Conversor 1 para  $D \gtrsim 0,4$ . Entretanto, devido à característica ZVS, as perdas por comutação nos Conversores 2 e Proposto são menores, o que possibilita que esses conversores operem com elevada frequência de chaveamento para aumentar a densidade de potência.

A energia armazenada nos componentes magnéticos do conversor proposto é significativamente menor do que a energia armazenada no indutor acoplado dos Conversores 1 e 2, indicando que o volume do conversor Proposto é o menor entre os comparados, mesmo o Proposto empregando um componente magnético adicional para limitar a ondulação da corrente de entrada a valores desejáveis. Por fim, o conversor Proposto apresenta a melhor regulação de potência entre os conversores comparados, o que permite utilizar microcontroladores de menor custo.

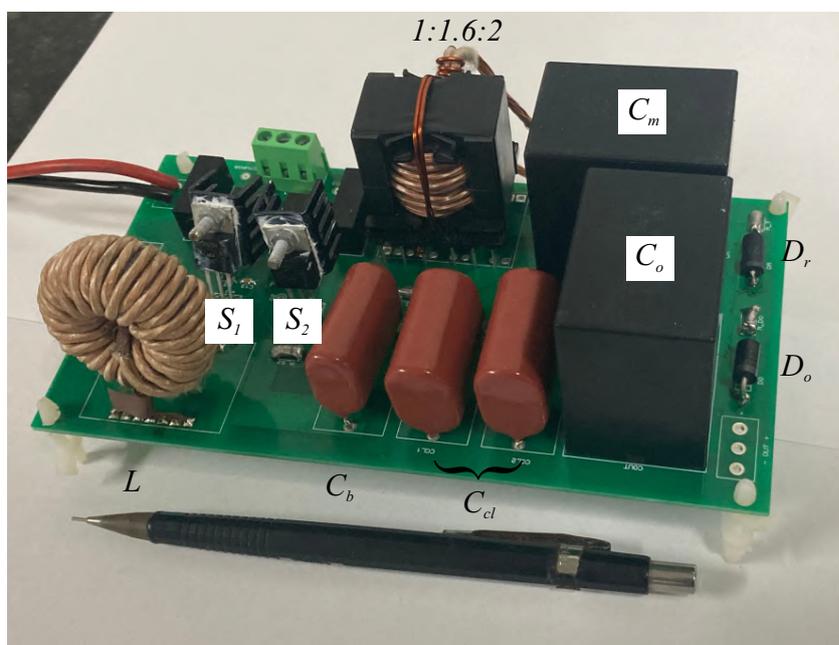
## 5 RESULTADOS EXPERIMENTAIS

Neste capítulo, os resultados experimentais obtidos através do protótipo montado em laboratório são apresentados para validar o desempenho do conversor proposto e a análise teórica previamente desenvolvida. Em seguida, é apresentado o protótipo do conversor publicado em (BARBOSA *et al.*, 2021) - Conversor 1 analisado no Capítulo 4, Seção 4.5 -, montado para comparação de eficiência em laboratório com o conversor proposto.

### 5.1 PROTÓTIPO DO CONVERSOR PROPOSTO E PRINCIPAIS FORMAS DE ONDA

O protótipo do conversor cc-cc proposto montado em laboratório para validação teórica está mostrado na Figura 111. Os componentes utilizados foram projetados na Seção 3.5, e estão descritos na Tabela 26. As especificações elétricas e operacionais do protótipo estão apresentadas na Tabela 27. É importante salientar que o protótipo poderia ser montado utilizando menores valores de tensão, e conseqüentemente menor volume, dos capacitores chaveado e de saída. Entretanto, esses componentes foram assim selecionados por disponibilidade de estoque no momento da confecção do protótipo.

Figura 111 – Protótipo de 350 W do conversor proposto (164,4 mm x 87 mm).



Fonte: Próprio autor.

Os resultados experimentais mostrados nas Figuras 112, 113 e 114 foram obtidos para  $P_{out} = 245 \text{ W}$ , com diferentes valores de ciclo de trabalho:  $D = 0,30$ ,  $D = 0,45$  e

Tabela 26 – Especificações dos componentes utilizados no protótipo.

Componente	Descrição
$C_{cl}$	2 x 10 $\mu$ F, 250 V, Capacitores de poliéster
$C_b$	6,8 $\mu$ F, 100 V, Capacitor de poliéster
$C_m$ e $C_o$	30 $\mu$ F, 700 V, Capacitor de filme
$S_1$ e $S_2$	IPP048N12N3 G / 120 V, 100 A
$D_o$	STTH3R04 / 400 V, 3 A
$D_r$	31GF6-E3 / 600 V, 3 A
Indutor acoplado	$L_m \approx 13,9 \mu$ H, PQ 32/30 N97 $N_1 : N_2 : N_3 = 1 : 1,6 : 2$
Indutor de entrada	100,1 $\mu$ H, C055071A2 MPP

Tabela 27 – Especificações elétricas e operacionais do protótipo.

Frequência de chaveamento	$f_s$	100 kHz
Potência nominal de saída	$P_{out}$	350 W
Tensão de entrada	$V_{in}$	32,5 – 55 V
Tensão de saída	$V_{out}$	400 V
Tempo morto	$\Delta_{t_d}$	1,5 % $\times T_s$

$D = 0,60$ . As tensões e correntes nos MOSFETs e diodos estão mostradas nas Figuras 112a - 112c e 113a - 113c, nesta ordem. As correntes nos enrolamentos do indutor acoplado e no indutor de entrada estão mostradas nas Figuras 114a - 114c.

Para todos os casos de ciclo de trabalho mostrados na Figura 112,  $i_{S_2}$  é positiva antes do MOSFET  $S_2$  ser comandado a bloquear. Após este evento,  $v_{S_1}$  decai a zero, polarizando diretamente o diodo de roda livre de  $S_1$ , que começa a conduzir antes mesmo do comando *turn-on* do MOSFET  $S_1$ . O fato de  $i_{S_1}$  ser positiva apenas após  $V_{S_1}$  decair completamente a zero significa que o tempo morto é suficiente para carregar e descarregar simultaneamente as capacitâncias parasitas dos interruptores. Análise similar é válida para o ZVS de  $S_2$ . Portanto, ambas as condições para ZVS dos interruptores anteriormente apresentadas são satisfeitas.

Quando  $D = 0,30$ , o conversor proposto está operando no modo ORF durante a Etapa I, isto é,  $0,5T_r > DT_s$ . Assim, como mostrado na Figura 113a, o diodo regenerativo não é reversamente-polarizado com corrente-nula, diferentemente do diodo de saída - esse efeito é explicado pelo valor da escolha do capacitor  $C_b$  na subseção 3.5.5. Também, como mostrado na Figura 112a, o valor da corrente que flui através de  $S_1$  antes da sua transição *turn-off* não é o menor possível, o que resulta em perdas por chaveamento durante a essa transição.

Quando  $D = 0,45$ , o conversor proposto está operando próximo ao limite entre os modos ORF e BRFF, isto é,  $0,5T_r = DT_s$ . Assim, como mostrado na Figura 113b, as correntes que fluem através dos diodos decaem naturalmente a zero antes destes serem reversamente-polarizados, o que significa que não há perdas relacionadas à recuperação reversa. Também, como mostrado na Figura 112b,  $S_1$  é comandado a bloquear com operação *quasi-resonant*, isto é, o valor da corrente que flui através de  $S_1$  antes da sua transição *turn-off* é o menor possível, o que resulta em menores perdas por chaveamento durante a essa transição.

Quando  $D = 0,65$ , o conversor proposto está operando no modo BRFF, isto é,  $0,5T_r < DT_s$ . Assim, como mostrado na Figura 113c, ambos os diodos são reversamente-polarizados com ZCS, o que significa que não há perdas relacionadas à recuperação reversa dos diodos. Deve ser observado na Figura 113c que, para este valor de ciclo de trabalho, o diodo de saída opera no limite do modo BRFF, ou seja, prestes a operar no modo ORF para ciclo de trabalhos maiores, isto é,  $D > 0,65$  - esse efeito é explicado pelo valor da escolha do capacitor  $C_b$  na subseção 3.5.5. Também, como mostrado na Figura 112c, o valor da corrente que flui através de  $S_1$  antes da sua transição *turn-off* não é o menor possível, o que resulta em perdas por chaveamento durante a essa transição.

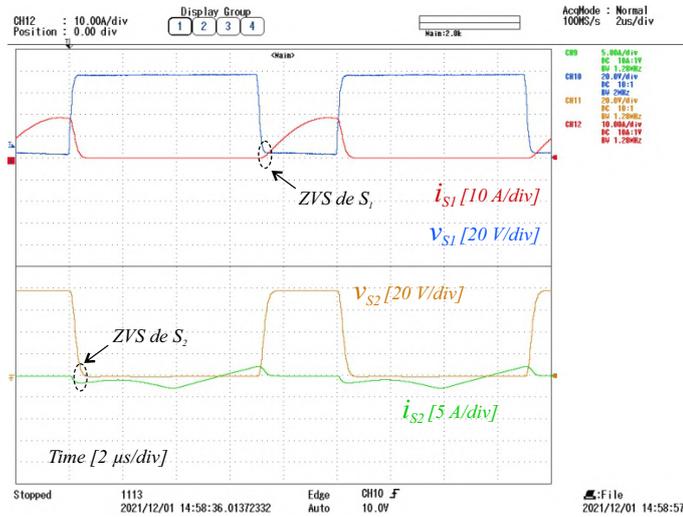
Através da Figura 114, pode-se observar que, para todos os casos de ciclo de trabalho apresentado, o fator de escalonamento das correntes nos enrolamentos do indutor acoplado alterna entre  $m + n = 3,6$  e  $n = 1,6$  durante os intervalos em que os diodos,  $D_r$  e  $D_o$ , respectivamente, conduzem. Ainda, apenas as componentes ressonantes das correntes fluem através dos enrolamentos do indutor acoplado. Também, a corrente de magnetização é bidirecional e a corrente de entrada é contínua, com baixa ondulação.

A partir da análise das formas de onda da corrente e tensão nos MOSFETs obtidas para  $P_{out} = 350$  W,  $P_{out} = 140$  W e  $P_{out} = 70$  W, mostradas na Figura 115, pode-se observar que  $S_1$  e  $S_2$  são sempre comandados a conduzir com tensão nula independentemente do valor da potência de saída.

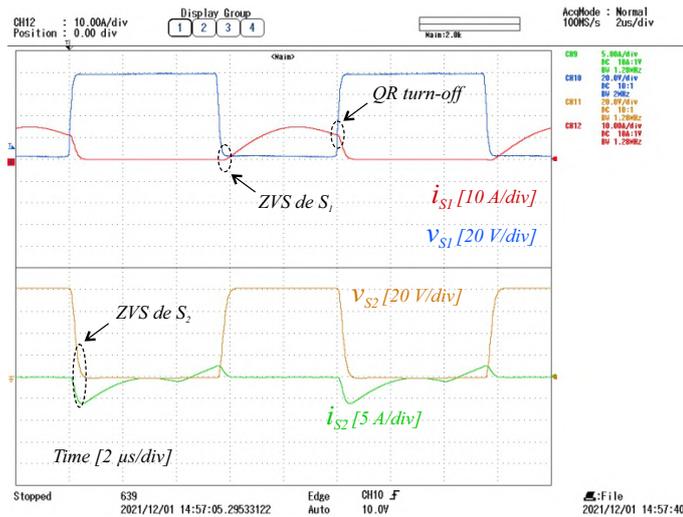
O ganho de tensão do conversor medidos na potência nominal para  $D = 0,30$ ,  $D = 0,45$  e  $D = 0,60$  estão mostrados nas Figuras 116a - 116c. A comparação com o ganho calculado está apresentada na Tabela 28.

Figura 112 – Resultados experimentais obtidos com  $P_{out} = 245\text{ W}$ . Tensões e correntes nos MOSFETs.

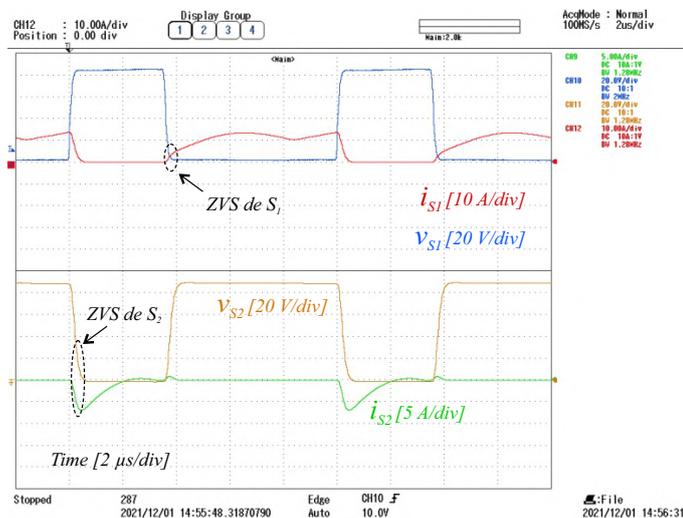
(a)  $D = 30\%$ .



(b)  $D = 45\%$ .



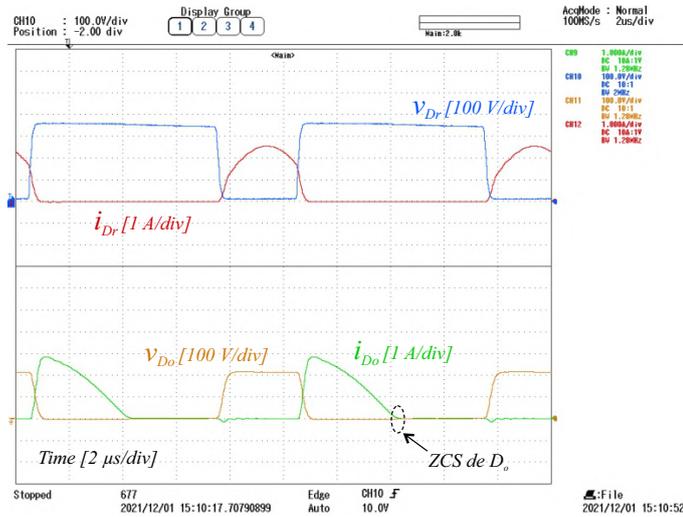
(c)  $D = 65\%$ .



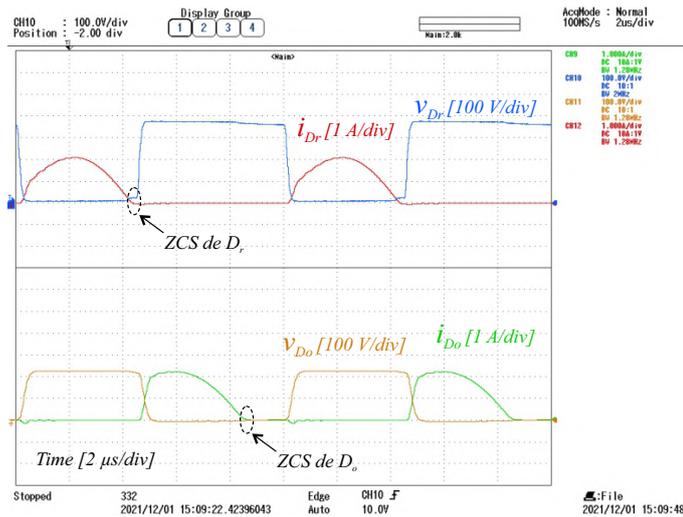
Fonte: Próprio autor.

Figura 113 – Resultados experimentais obtidos com  $P_{out} = 245 \text{ W}$ . Tensões e correntes nos diodos.

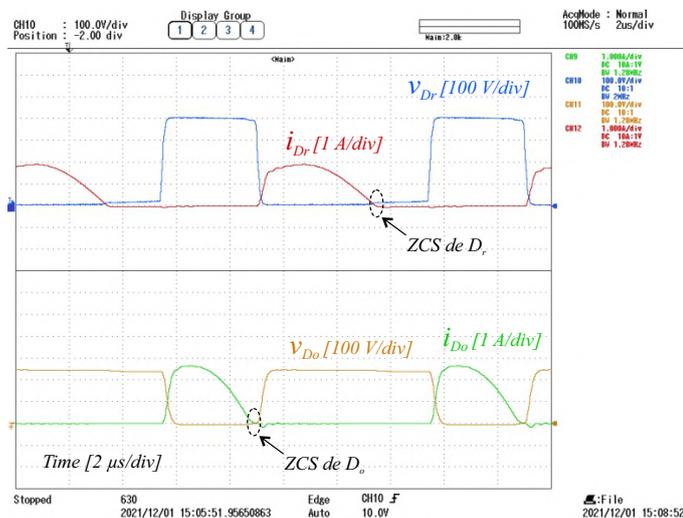
(a)  $D = 30 \%$ .



(b)  $D = 45 \%$ .



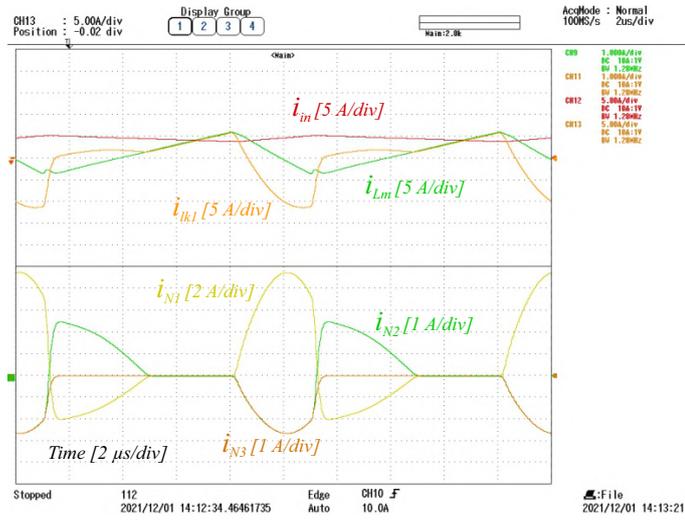
(c)  $D = 65 \%$ .



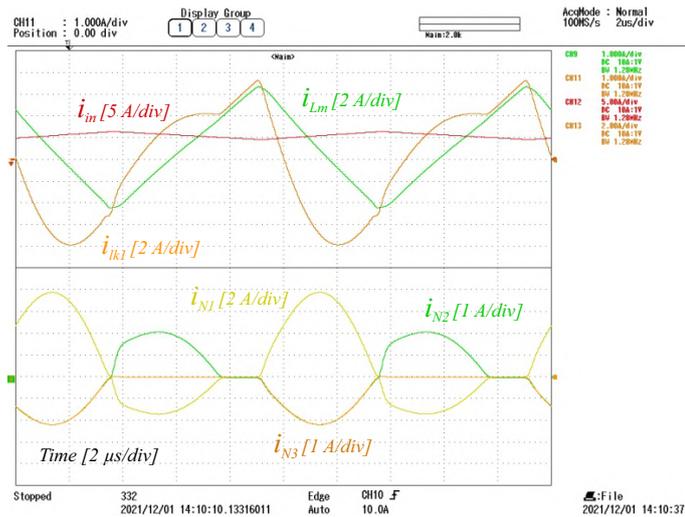
Fonte: Próprio autor.

Figura 114 – Resultados experimentais obtidos com  $P_{out} = 245 \text{ W}$ . Correntes nos elementos magnéticos.

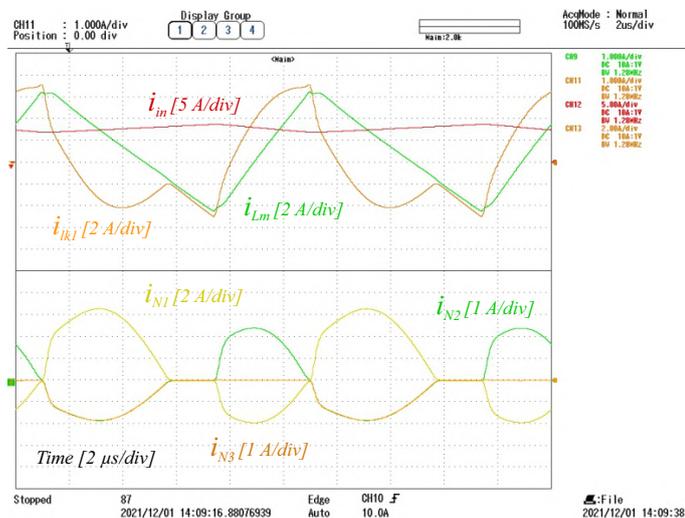
(a)  $D = 30 \%$ .



(b)  $D = 45 \%$ .



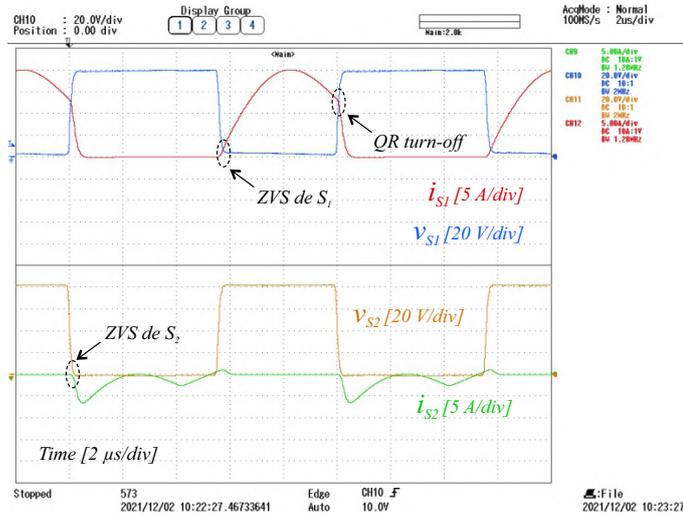
(c)  $D = 65 \%$ .



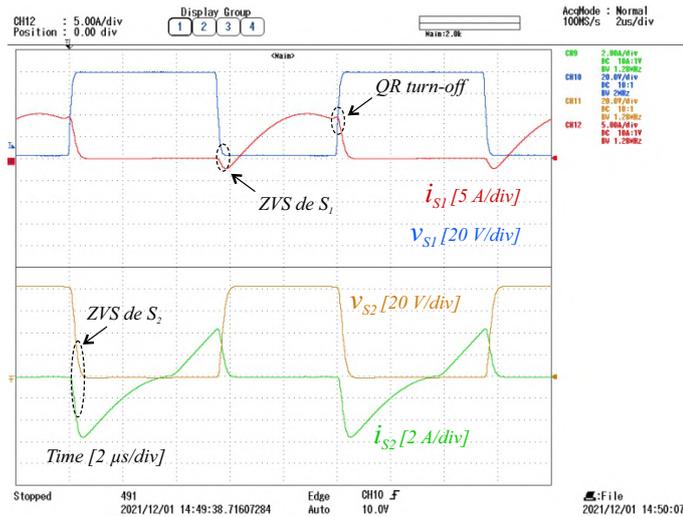
Fonte: Próprio autor.

Figura 115 – Resultados experimentais obtidos com  $D = 45\%$  - ZVS dos MOSFETs em ampla faixa de potência.

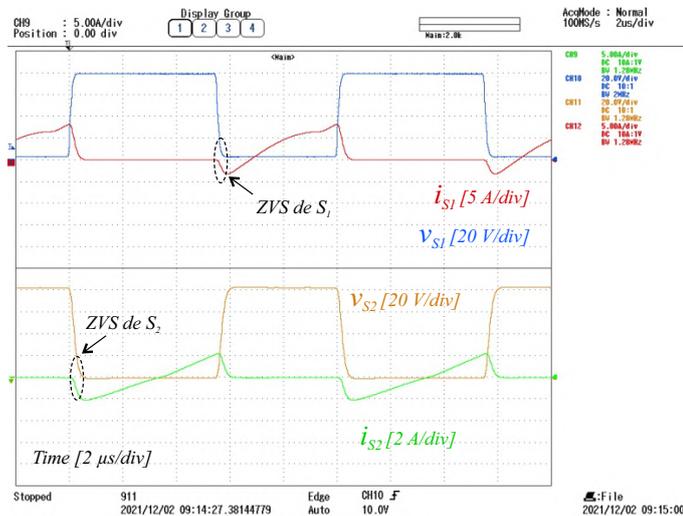
(a)  $P_{out} = 350\text{ W}$ .



(b)  $P_{out} = 140\text{ W}$ .



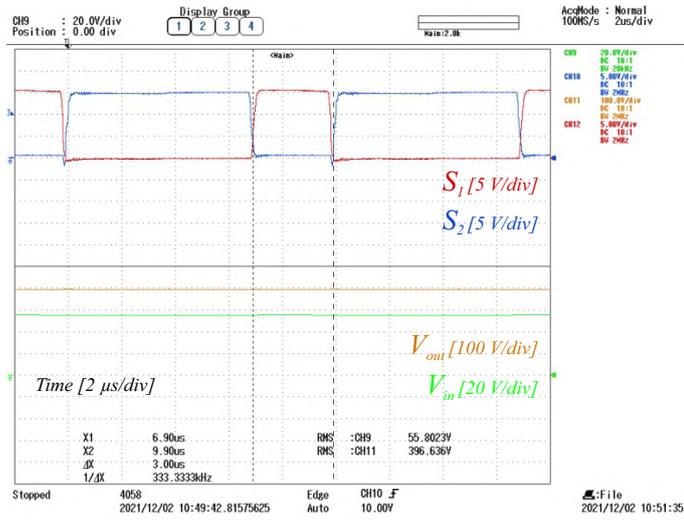
(c)  $P_{out} = 70\text{ W}$ .



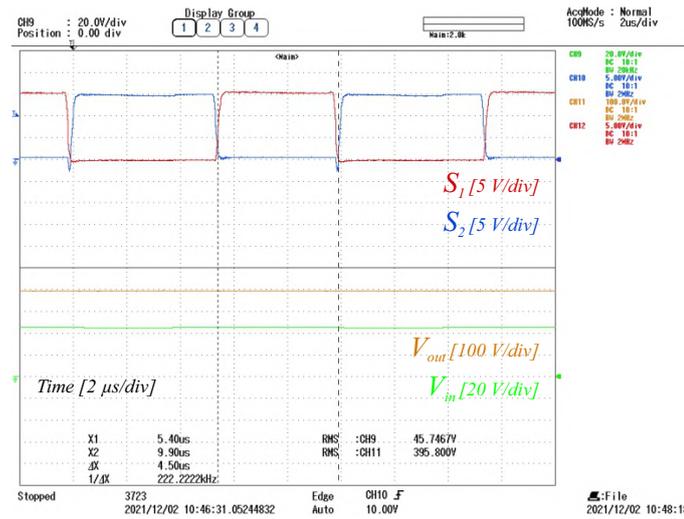
Fonte: Próprio autor.

Figura 116 – Resultados experimentais. Ganhos de tensão medidos em  $P_{out} = 350\text{ W}$ .

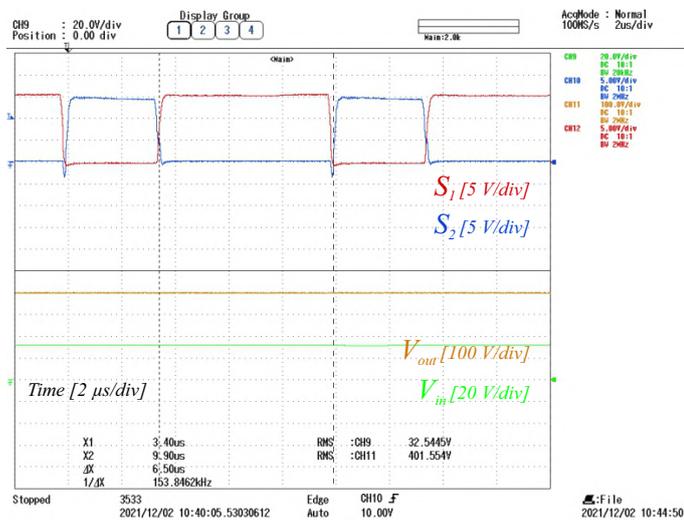
(a)  $D = 30\%$ .



(b)  $D = 45\%$ .



(c)  $D = 65\%$ .



Fonte: Próprio autor.

Tabela 28 – Comparação dos ganhos de tensão medido e calculado.

Ganho de tensão	$D = 0,30$	$D = 0,45$	$D = 0,65$
Medido	7,11	8,65	12,34
Calculado	7,14	8,55	12,29

## 5.2 COMPARAÇÃO ENTRE AS PRINCIPAIS FORMAS DE ONDA TEÓRICAS E SIMULADAS

Para validar os eventos descritos anteriormente e atestar a operação do conversor proposto na potência nominal de saída, as principais formas de onda experimentais e teóricas (simuladas no MATLAB/Simulink) são comparadas. Os resultados mostrados na Figura 117 foram obtidos com  $P_{out} = 350 \text{ W}$ ,  $D = 0,45$  e  $V_{in} \approx 45 \text{ V}$ . As tensões e correntes nos MOSFETs e diodos, e as correntes nos enrolamentos do indutor acoplado e no indutor de entrada obtidas do experimento e da simulação estão mostradas nas Figuras 117a - 117b, 117c - 117d e 117e - 117f, nesta ordem.

Pode-se observar o ZVS dos MOSFETs e ZCS dos diodos quando o conversor opera na potência nominal. Novamente, corroborando a análise teórica, o MOSFET principal do conversor proposto opera com *quasi-resonant turn-off* para  $D = 0,45$ . Também, pode-se observar a semelhança entre as formas de onda teóricas e simuladas, o que valida a operação do conversor proposto, o projeto dos componentes e a execução/montagem dos elementos magnéticos.

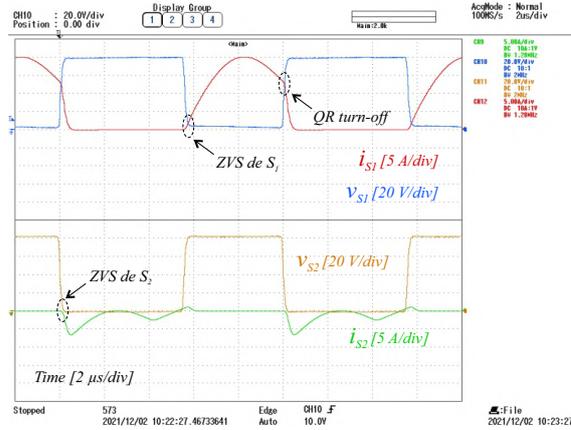
## 5.3 EFICIÊNCIA DO CONVERTOR PROPOSTO

A eficiência do conversor proposto, medida com o analisador de potência WT1800, da Yokogawa, juntamente com a eficiência calculada para diferentes potência de saída com  $V_{in} \approx 45 \text{ V}$  e  $V_{out} \approx 400 \text{ V}$ , estão apresentadas na Tabela 29 e mostradas na Figura 118. Como pode ser observado, a máxima eficiência medida é de 96,7% em  $P_{out} \approx 206 \text{ W}$ . As eficiências medida e estimada do conversor proposto são 96,5% e 96,7% em  $P_{out} \approx 350 \text{ W}$ . Ainda, a eficiência californiana foi de 96,03%.

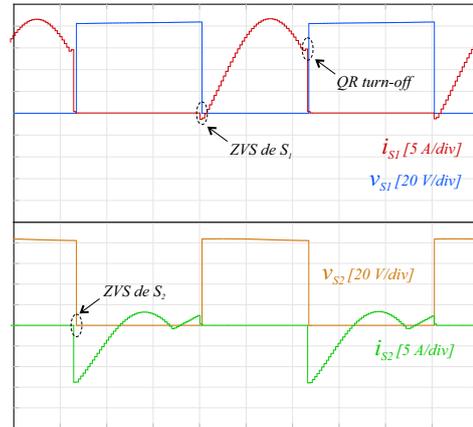
A curva de eficiência *versus* ciclo de trabalho com  $V_{out} \approx 400 \text{ V}$  e  $P_{out} = 350 \text{ W}$  está mostrada na Figura 121. Como pode ser observado, a máxima eficiência medida é superior a 95,0% para uma ampla faixa de tensão de entrada. Ainda, em conformidade com as

Figura 117 – Resultados obtidos com  $P_{out} = 350\text{ W}$ ,  $D = 0,45$  e  $V_{in} \approx 45\text{ V}$ .

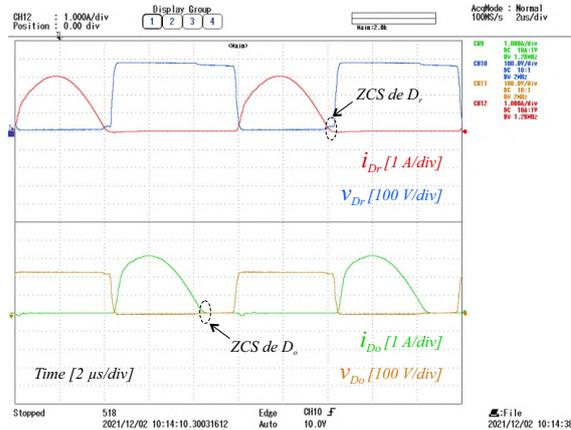
(a) Experimento. Tensões e correntes nos MOSFETs.



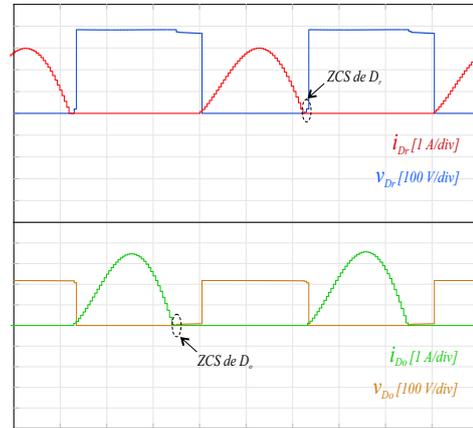
(b) Simulação. Tensões e correntes nos MOSFETs.



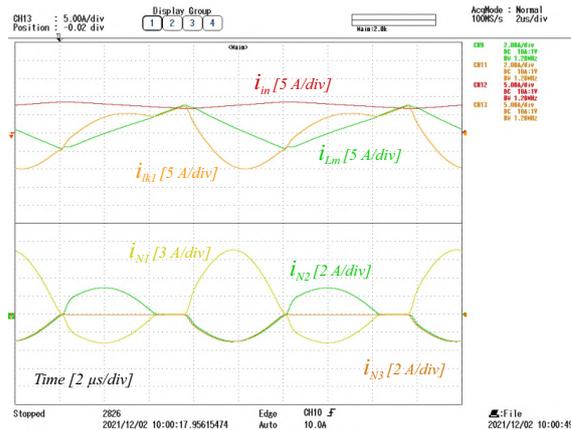
(c) Experimento. Tensões e correntes nos diodos.



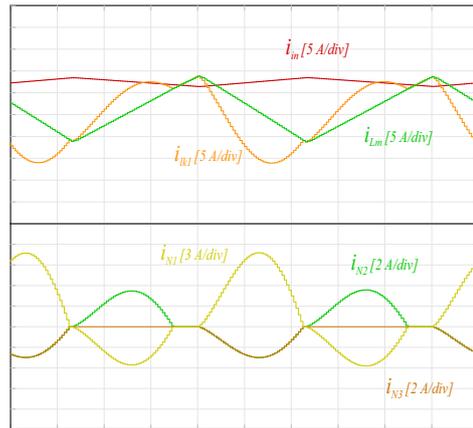
(d) Simulação. Tensões e correntes nos diodos.



(e) Experimento. Correntes nos elementos magnéticos.



(f) Simulação. Correntes nos elementos magnéticos.



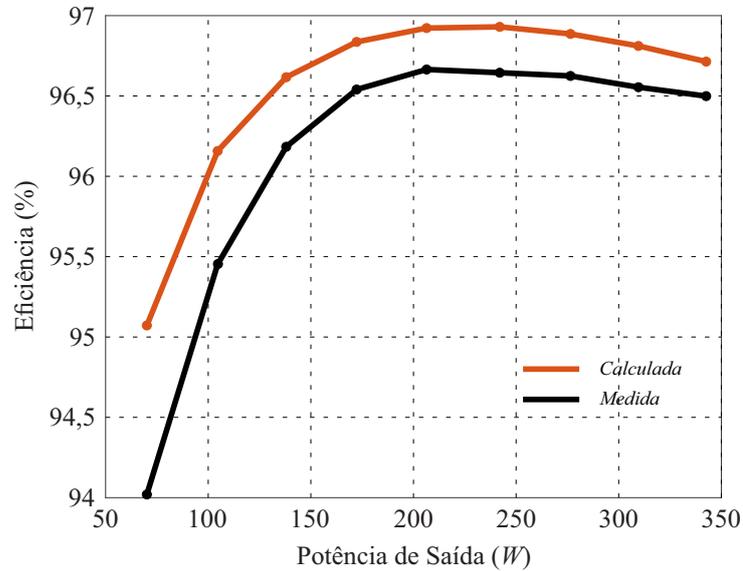
Fonte: Próprio autor.

ponderações feitas anteriormente, o conversor opera com maior eficiência com razão cíclica próxima a 0,41, pois assim tem-se as operações *QR turn-off* de  $S_1$  e BRF para ambos os diodos.

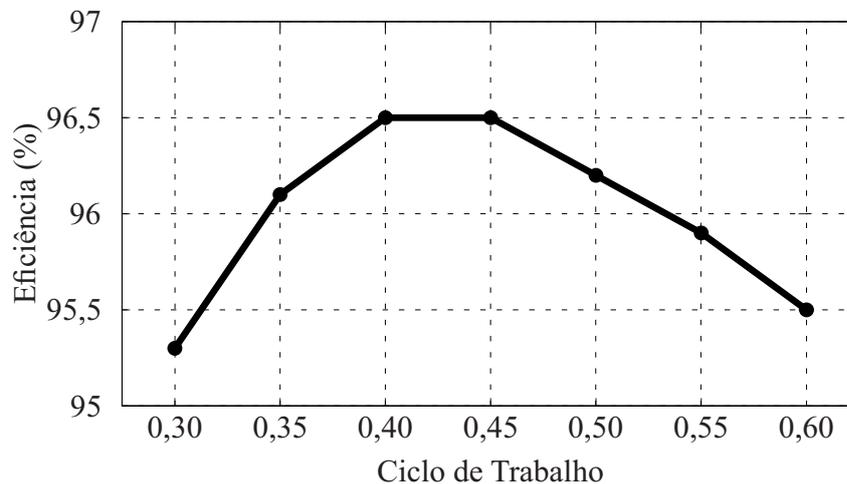
Tabela 29 – Eficiências medida e calculada.

Eficiência	35,2 W	70,1 W	104,6 W	138,0 W	173,0 W	206,4 W	242,0 W	264,2 W	276,5 W	309,6 W	342,6 W
Medida	89,06 %	94,02 %	95,45 %	96,18 %	96,52 %	96,66 %	96,64 %	96,63 %	96,62 %	96,55 %	96,50 %
Calculada	91,63 %	95,07 %	96,16 %	96,61 %	96,83 %	96,92 %	96,93 %	96,90 %	96,88 %	96,81 %	96,71 %

Figura 118 – Eficiências medida e calculada.



Fonte: Próprio autor.

Figura 119 – Curva de eficiência medida experimentalmente para diferentes ciclos de trabalho com  $V_{out} = 400\text{ V}$  e  $P_{out} = 350\text{ W}$ .

Fonte: Próprio autor.

#### 5.4 COMPARAÇÃO DE EFICIÊNCIA

Para fins de comparação de eficiência em laboratório, o protótipo do conversor publicado em (BARBOSA *et al.*, 2021) - Conversor 1 analisado no Capítulo 4, Seção 4.5 - foi projetado para atender as especificações elétricas apresentadas na Tabela 27. O

protótipo montado e a topologia com os componentes rotulados estão mostrados na Figura 120. As descrições dos componentes utilizados estão apresentadas na Tabela 30. Deve ser pontuado que os dois indutores acoplados foram montados em apenas um único conjunto de núcleo magnético. Também, em ambos conversores, utilizou-se: 1 - o mesmo condutor nos enrolamentos primário (fio de litz 14 x 25 AWG) e secundário (fio de litz 6 x 25 AWG); 2 - os mesmos diodos e MOSFETs; 3 - e capacitores de poliéster.

Tabela 30 – Especificações dos componentes utilizados no protótipo do Conversor 1.

Componente	Descrição
$C_{o1}$ , $C_{o2}$ e $C_{o3}$	10 $\mu$ F, 250 V, Capacitor de poliéster
$C_{cl1}$ e $C_{cl2}$	1,0 $\mu$ F, 100 V, Capacitor de poliéster
$S_1$ e $S_2$	IPP048N12N3 G - 120 V, 100 A
$D_{o1}$ , $D_{o2}$ , $D_{c1}$ e $D_{c2}$	STTH3R04 - 400 V, 3 A
Indutores acoplados	$L_m = 76 \mu$ H, $N_p : N_s = 1 : 2$ NEE-55/28/21-496-IP12R Thornton

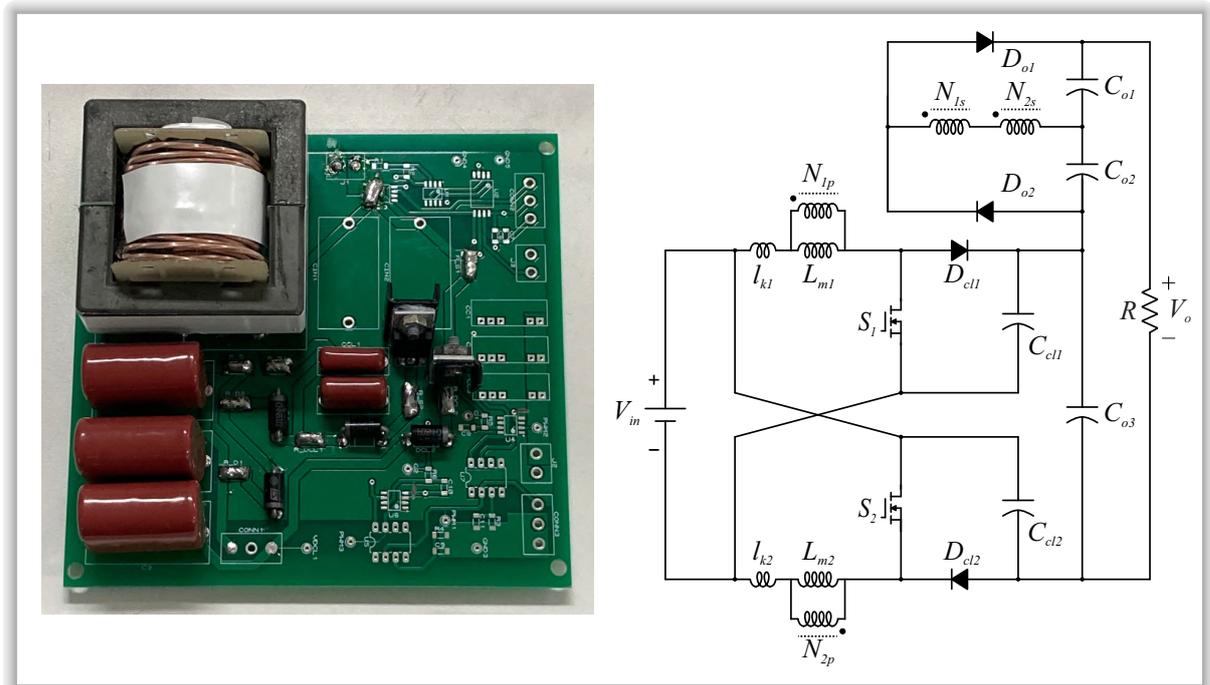
Para uma comparação fidedigna, o conversor foi submetido as mesmas condições de operação e metodologia de ensaio adotada para o conversor proposto, ou seja, com tensões de entrada e de saída fixas em  $V_{in} \approx 45$  V e  $V_{out} \approx 400$  V, mas com a potência de saída variando de 70 W a 350 W, em incrementos de 10% da potência nominal dos conversores. Da mesma forma que para o conversor proposto, a eficiência do conversor comparativo foi medida com o analisador de potência WT1800, da Yokogawa. As curvas de eficiência dos dois conversores estão apresentadas na Figura 121.

Da Figura 121, observa-se que, ambos os conversores são capazes de prover elevado ganho de tensão com alta eficiência - para ambos os conversores, a eficiência é superior a 95,5% em percentuais da potência de saída com maior peso na expressão que computa a eficiência CEC. Também, mesmo contendo um filtro indutivo na entrada que, conforme explicado na Seção do Capítulo, domina as perdas por condução, o conversor proposto possui eficiência superior .

## 5.5 CONCLUSÕES DO CAPÍTULO

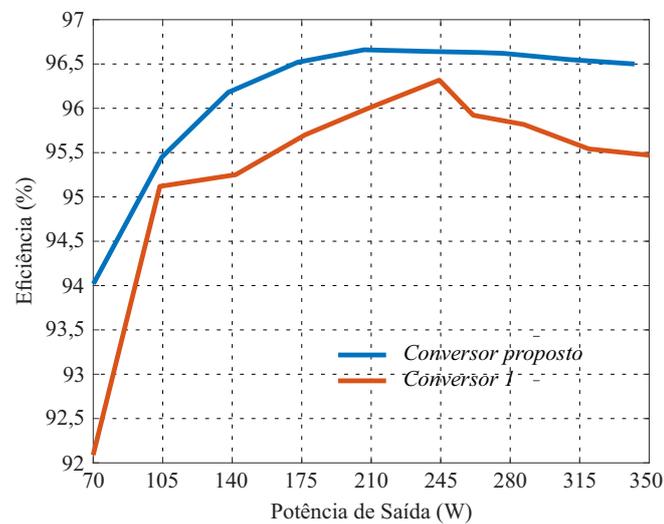
A semelhança entre as formas de onda teóricas e experimentais validam os eventos descritos nas quatro etapas de operação como também o projeto dos componentes do conversor proposto. Mais especificamente, pode-se observar o ZVS dos MOSFETs e ZCS

Figura 120 – Protótipo do Conversor 1 montado para comparação de eficiência.



Fonte: Próprio autor.

Figura 121 – Curvas de eficiência medida experimentalmente para diferentes potências de saída com  $V_{in} = 45\text{ V}$  e  $V_{out} = 400\text{ V}$ .



Fonte: Próprio autor.

dos diodos para diferentes valores de ciclo de trabalho e de potência de saída. Corroborando a análise teórica, o MOSFET principal do conversor proposto opera com *quasi-resonant turn-off* para valores de ciclo de trabalho próximos a 0,45.

A capacidade do conversor proposto de prover alto ganho de tensão sem operar sob condições extremas de ciclo de trabalho e o alta eficiência em ampla faixa de tensão de entrada e potência de saída foram verificadas experimentalmente.

A eficiência do conversor proposto foi superior ao do Conversor 1 para todos os valores de potência ensaiados, mesmo o conversor proposto contendo um componente magnético adicional e o Conversor 1 operando com ciclo de trabalho menor (consequência do seu maior ganho de tensão). Essa diferença é atribuída às menores perdas por chaveamento no conversor proposto e às maiores perdas por condução nos diodos do Conversor 1.

Esses atributos, somados à corrente de entrada contínua, com baixa ondulação, e terra comum atestam a viabilidade de empregar o conversor proposto nas arquiteturas “MPPT por módulo”.

## 6 CONSIDERAÇÕES FINAIS

Este trabalho apresentou um conversor cc-cc de alto ganho destinado, sobretudo, a otimizadores solares com terminais de saída conectados em paralelo e microinversores de dois estágios. Por essa razão, no Capítulo 1, foram apresentados dados e números que justificam a necessidade de dedicar esforços e pesquisas voltadas a desenvolver tecnologias para aprimorar e/ou viabilizar a utilização da energia solar fotovoltaica em diferentes locais. As arquiteturas de sistemas fotovoltaicos conectados à rede foram exploradas, destacando suas principais características, vantagens, desvantagens e aplicações.

No Capítulo 2, foi apresentada uma extensa revisão bibliográfica, enfatizando os requisitos necessários dos conversores cc-cc para propósitos de aplicação em microinversores de dois estágios ou otimizadores solares com terminais de saída conectados em paralelo. São eles: alto ganho de tensão, elevada eficiência, não-isolados (em situações em que o isolamento galvânico não é obrigatório) e terra comum. Os problemas relacionados à corrente de fuga em sistemas fotovoltaicos conectados à rede foram expostos detalhadamente. As características de comutação dos MOSFETs foram abordadas, indicando quais são efetivas para a redução de perdas durante as transições de *turn-on* e *turn-off*. Foram apresentadas as principais técnicas elevadoras de tensão, pontuando suas vantagens e desvantagens.

Várias topologias de conversores cc-cc de alto ganho e alta eficiência baseados em acoplamento magnético e capacitor chaveado foram apresentados para evidenciar/compreender seus mecanismos relacionados ao ganho de tensão (na Parte I) e à comutação dos transistores (na Parte II). As características construtivas desses conversores foram apresentadas e então confrontadas para evidenciar quais as técnicas são empregadas quando se deseja obter baixa ondulação da corrente de entrada, elevado ganho de tensão e comutação suave.

No Capítulo 3, foi apresentado o conversor proposto. Suas principais características são alto ganho de tensão, baixa ondulação da corrente de entrada, terra comum e comutação não dissipativa através dos mecanismos ZVS dos interruptores e ZCS dos diodos, o que possibilita aumentar a frequência de chaveamento e então reduzir o peso e volume dos elementos armazenadores de energia. Para atenuar as consideráveis perdas por condução típicas dos conversores com este último atributo (conversores ressonantes), foi adicionado um terceiro enrolamento na malha em que a corrente média é igual a corrente média de saída, e um dos terminais do enrolamento primário do indutor acoplado foi isolado,

em termos médio, por dois capacitores. Essa estratégia insere uma componente cc na corrente de magnetização proporcional à quantidade de espiras do enrolamento terciário. Assim, pode-se projetar o indutor acoplado com maior indutância de magnetização para satisfazer a condição de ZVS do interruptor principal, o que possibilita reduzir a ondulação da corrente de magnetização e conseqüentemente o valor eficaz das correntes sobre os semicondutores, resultando em menores perdas magnéticas e perdas por condução.

Os eventos relacionados às etapas de operação do conversor foram descritos, e as equações para computar os valores instantâneos da corrente nos elementos do circuito e os valores dos esforços de tensão e de corrente nos semicondutores foram desenvolvidas. Além disso, foram discutidas as condições necessárias para obtenção de comutação suave nos dispositivos semicondutores e apresentadas as considerações de projeto dos componentes do conversor. Embora essa análise tenha sido elaborada para o conversor proposto, a mesma pode ser adaptada para outros conversores ressonantes com características semelhantes.

No Capítulo 4, foram apresentados os resultados de simulação, que validaram, sobretudo, as equações e o projeto dos componentes do circuito do conversor proposto. Foram verificadas a comutação suave dos interruptores e a operação *quasi-resonant turn-off* do MOSFET principal para um valor fixo de ciclo de trabalho. Pode-se observar que o terceiro enrolamento reduz os valores eficazes das correntes nos MOSFETs e a ondulação da corrente de magnetização.

As correntes eficazes e as perdas nos componentes do circuito foram computadas para valores da potência de saída correspondentes a incrementos de 10% da potência nominal. Assim, pode-se constatar que as perdas no núcleo do indutor acoplado, dominadas pela componente cc da corrente de magnetização, são significativas. Porém, é importante salientar que, se utilizado núcleo magnético como por exemplo o MPP, as perdas no núcleo do indutor acoplado diminuem consideravelmente. Outro critério de seleção do núcleo do indutor acoplado é a sua permeabilidade magnética: é desejável núcleo com elevada permeabilidade magnética para que poucas espiras estabeleçam o valor da indutância de magnetização projetada, o que permite reduzir as perdas por condução, principalmente no enrolamento primário, e a indutância de dispersão.

Ainda, foi elaborada uma comparação teórica entre a topologia proposta e duas já publicadas na literatura. Foram comparados o ganho estático, os esforços de tensão sobre os dispositivos semicondutores, o fator de utilização dos dispositivos semicondutores,

o volume do indutor acoplado e a regulação de potência. Em termos gerais, a topologia proposta mostrou-se competitiva, até se sobressaindo em algumas dessas figuras de mérito em relação as demais topologias comparadas.

No Capítulo 5, foram apresentados os resultados experimentais obtidos do protótipo de 350 W. Para os valores dos ciclos de trabalho ensaiados, pode-se observar os diferentes modos de operação do conversor proposto, ORF, BRF e QRO, em conformidade com a fundamentação teórica. Pode-se observar, também, as condições necessárias para o ZVS de  $S_1$  sendo satisfeitas antes da sua transição do estado de bloqueio para o estado de condução. As eficiências medidas e calculadas foram próximas, o que corrobora a análise de perdas desenvolvida. A eficiência californiana do conversor proposto foi de 96,03 %.

Por fim, foi montando um protótipo de conversor cc-cc com entrada diferencial para propósitos de comparação de eficiência com o conversor proposto. Optou-se por montar este conversor para que ambos fossem ensaiados sob as mesmas condições e as eficiências medidas através do mesmo equipamento. Para toda a faixa de potência, a eficiência do conversor proposto foi superior.

## 6.1 TRABALHOS FUTUROS

Este trabalho abre perspectiva para que novos conversores ressonantes sejam propostos com mecanismos que visem não apenas prover alto ganho de tensão, mas também diminuir os valores eficazes das correntes, o que implica em menores perdas por condução. Assim, sugere-se:

- avaliar a possibilidade de utilizar um indutor acoplado de dois enrolamentos em conversores baseados no SEPIC e inserir o enrolamento secundário de modo que este seja projetado para, simultaneamente, atender os requisitos de ganho de tensão e inserir uma componente cc na corrente de magnetização, a fim de reduzir a ondulação necessária para satisfazer os requisitos de ZVS do interruptor principal.

Como proposta de continuidade deste trabalho, sugere-se: 1 - desenvolver o modelo dinâmico de pequenos sinais e projetar um controlador para rastrear o ponto de máxima potência de módulos fotovoltaicos; 2 - e empregar o conversor proposto com seus terminais

de saída conectados aos terminais de entrada de um conversor cc-ca para constituir um microinversor de dois estágios, e então injetar corrente na rede elétrica.

## 6.2 TRABALHOS PUBLICADOS

Artigos publicados em periódicos durante o doutorado no tema da tese:

**de Carvalho, M.R.S.**; Neto, R.C.; Barbosa, E.J.; Limongi, L.R.; Bradaschia, F.; Cavalcanti, M.C. **An Overview of Voltage Boosting Techniques and Step-Up DC-DC Converters Topologies for PV Applications**. *Energies* 2021, 14, 8230. doi: 10.3390/en14248230.

**M. R. S. de Carvalho**, E. A. O. Barbosa, F. Bradaschia, L. R. Limongi and M. C. Cavalcanti. **Soft-Switching High Step-Up DC–DC Converter Based on Switched-Capacitor and Autotransformer Voltage Multiplier Cell for PV Systems**. *IEEE Transactions on Industrial Electronics*, vol. 69, no. 12, pp. 12886-12897, Dec. 2022, doi: 10.1109/TIE.2022.3142432.

## REFERÊNCIAS

- ABSOLAR. **Energia Solar Fotovoltaica no Brasil**. 2021. [Online; Acessado em 24-03-2021]. Disponível em: <<https://www.absolar.org.br/mercado/infografico/>>.
- ABSOLAR. **Energia Solar Fotovoltaica no Brasil**. 2022. [Online; Acessado em 27-06-2022]. Disponível em: <<https://www.absolar.org.br/mercado/infografico/>>.
- ABU-RUB, H.; MALINOWSKI, M.; AL-HADDAD, K. **Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications**. Wiley, 2014. (IEEE Press). ISBN 9781118755501. Disponível em: <<https://books.google.com.br/books?id=TWq8AwAAQBAJ>>.
- Ai, J.; Lin, M. Ultralarge gain step-up coupled-inductor dc–dc converter with an asymmetric voltage multiplier network for a sustainable energy system. **IEEE Transactions on Power Electronics**, v. 32, n. 9, p. 6896–6903, 2017.
- ALAVI, P. *et al.* An ultra-high step-up dc–dc converter with extendable voltage gain and soft-switching capability. **IEEE Transactions on Industrial Electronics**, v. 67, n. 11, p. 9238–9250, 2020.
- ANDRADE, A. M. S. S.; MARTINS, M. L. d. S. Quadratic-boost with stacked zeta converter for high voltage gain applications. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 5, n. 4, p. 1787–1796, 2017.
- ANDRADE, A. M. S. S.; MARTINS, M. L. da S. Isolated boost converter based high step-up topologies for pv microinverter applications. **IET Power Electronics**, v. 13, n. 7, p. 1353–1363, 2020.
- ANDRADE, J. M. d. **Conversores cc-cc não-isolados elevadores baseados na conexão diferencial de conversores com tensão de saída de mesma polaridade**. Tese (Tese) — Universidade Federal de Santa Catarina, Centro Tecnológico, Florianópolis, 2022.
- ANDRADE, J. M. de *et al.* General method for synthesizing high gain step-up dc–dc converters based on differential connections. **IEEE Transactions on Power Electronics**, v. 35, n. 12, p. 13239–13254, 2020.
- ANEEL. **RESOLUÇÃO NORMATIVA Nº 482, DE 17 DE ABRIL DE 2012**. 2012. [Online; Acessado em 24-03-2021]. Disponível em: <<http://www2.aneel.gov.br/cedoc/bren2012482.pdf>>.
- ANEEL. **Micro e Minigeração Distribuída - Sistema de Compensação de Energia**. 2016. [Online; Acessado em 24-03-2021]. Disponível em: <<http://www.aneel.gov.br/documents/656877/14913578/Caderno+tematico+Micro+e+Minigeraç~ao+Distribuida+-+2+edicao/716e8bb2-83b8-48e9-b4c8-a66d7f655161>>.
- ANEEL. **Procedimentos de Distribuição de Energia Elétrica - PRODIST**. 2021. [Online; Acessado em 16-03-2021]. Disponível em: <[http://www.aneel.gov.br/documents/656827/14866914/Módulo\\_8-Revis~ao\\_10/2f7cb862-e9d7-3295-729a-b619ac6baab9](http://www.aneel.gov.br/documents/656827/14866914/Módulo_8-Revis~ao_10/2f7cb862-e9d7-3295-729a-b619ac6baab9)>.
- ANZALCHI, A.; SARWAT, A. Overview of technical specifications for grid-connected

photovoltaic systems. **Energy Conversion and Management**, v. 152, p. 312–327, 2017. ISSN 0196-8904.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. **NBR 16690**: Considerações em relação à temperatura de operação. Rio de Janeiro, 2019. 22 p.

AXELROD, B.; BERKOVICH, Y.; IOINOVICI, A. Switched-capacitor/switched-inductor structures for getting transformerless hybrid dc–dc pwm converters. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 55, n. 2, p. 687–696, 2008.

BARBOSA, E. A. O. *et al.* High-gain high-efficiency dc–dc converter with single-core parallel operation switched inductors and rectifier voltage multiplier cell. **Energies**, v. 14, n. 15, 2021.

BLAABJERG, F.; CHEN, Z.; KJAER, S. Power electronics as efficient interface in dispersed power generation systems. **IEEE Transactions on Power Electronics**, v. 19, n. 5, p. 1184–1194, 2004.

CARVALHO, M. **Modelagem de Conversor cc-cc de Alto Ganho e Alta Eficiência Baseado no Boost com Indutor Acoplado e Entrada Intercalada para Integração em Módulos Fotovoltaicos**. Dissertação (Mestrado) — UFPE, 2018.

CARVALHO, M. R. Santos de *et al.* Modeling and control design of the symmetrical interleaved coupled-inductor-based boost dc-dc converter with clamp circuits. **Energies**, v. 12, n. 18, 2019.

COUGO, B.; KOLAR, J. W. Integration of leakage inductance in tape wound core transformers for dual active bridge converters. In: **2012 7th International Conference on Integrated Power Electronics Systems (CIPS)**. [S.l.: s.n.], 2012. p. 1–6.

Deng, Y. *et al.* Single-switch high step-up converters with built-in transformer voltage multiplier cell. **IEEE Transactions on Power Electronics**, v. 27, n. 8, p. 3557–3567, 2012.

DIN. **DIN VDE V 0126–1–1 – Automatic disconnection device between a generator and the public low-voltage grid**. 2013.

DUPONT, F. H. *et al.* Reduced-order model and control approach for the boost converter with a voltage multiplier cell. **IEEE Transactions on Power Electronics**, v. 28, n. 7, p. 3395–3404, 2013.

ERICKSON, R. Fundamentals of power electronics. Springer, p. 1000 – 1003, 10 2010.

FIGUEREDO, R. S. **Corrente de fuga em inversores monofásicos sem transformador para conexão de sistemas fotovoltaicos à rede de distribuição de energia elétrica: análise e proposta de filtro passivo integrado de modo comum e diferencial**. Dissertação (Dissertação) — Escola Politécnica, Universidade de São Paulo, São Paulo, 2015.

Forouzesh, M. *et al.* High-efficiency high step-up dc–dc converter with dual coupled inductors for grid-connected photovoltaic systems. **IEEE Transactions on Power Electronics**, v. 33, n. 7, p. 5967–5982, 2018.

Forouzesh, M. *et al.* Step-up dc–dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9143–9178, 2017.

FOROUZESH, M. *et al.* Single-switch high step-up converter based on coupled inductor and switched capacitor techniques with quasi-resonant operation. **IET Power Electronics**, v. 10, 06 2016.

FOTOVOLT, R. Janeiro-fevereiro 2022. Aranda, v. 26, Janeiro-fevereiro 2022. ISSN 2447-1615.

FRANCIS, B.; WONHAM, W. The internal model principle for linear multivariable regulators. **Applied Mathematics and Optimization**, v. 2, n. 2, p. 170–194, Jun. 1975.

FREITAS, L. C. d. **Modelagem dos conversores CC-CC PWM e ressonantes para a análise dinamica sob perturbações de pequenas e grandes amplitudes**. Tese (Tese) — Universidade Federal de Santa Catarina, Centro Tecnológico, Florianópolis, 1992.

GAAFAR, M. A. *et al.* Common-ground photovoltaic inverters for leakage current mitigation: Comparative review. **Applied Sciences**, v. 11, n. 23, 2021. ISSN 2076-3417. Disponível em: <<https://www.mdpi.com/2076-3417/11/23/11266>>.

GALDINO, M.; PINHO, J. **Manual de Engenharia para Sistemas Fotovoltaicos**. [S.l.: s.n.], 2014.

Gu, B. *et al.* Hybrid transformer zvs/zcs dc–dc converter with optimized magnetics and improved power devices utilization for photovoltaic module applications. **IEEE Transactions on Power Electronics**, v. 30, n. 4, p. 2127–2136, 2015.

GULES, R. *et al.* A modified sepic converter with high static gain for renewable applications. **IEEE Transactions on Power Electronics**, v. 29, n. 11, p. 5860–5871, 2014.

HAJI-ESMAEILI, M. M.; BABAEI, E.; SABAH, M. High step-up quasi-z source dc–dc converter. **IEEE Transactions on Power Electronics**, v. 33, n. 12, p. 10563–10571, 2018.

HASANPOUR, S.; BAGHRAMIAN, A.; MOJALLALI, H. A modified sepic-based high step-up dc–dc converter with quasi-resonant operation for renewable energy applications. **IEEE Transactions on Industrial Electronics**, v. 66, n. 5, p. 3539–3549, 2019.

HASANPOUR, S. *et al.* A novel full soft-switching high-gain dc/dc converter based on three-winding coupled-inductor. **IEEE Transactions on Power Electronics**, v. 36, n. 11, p. 12656–12669, 2021.

Hassan, W.; Lu, D. D.; Xiao, W. Single-switch high step-up dc–dc converter with low and steady switch voltage stress. **IEEE Transactions on Industrial Electronics**, v. 66, n. 12, p. 9326–9338, 2019.

HE, L.; ZHENG, Z.; GUO, D. High step-up dc–dc converter with active soft-switching and voltage-clamping for renewable energy systems. **IEEE Transactions on Power Electronics**, v. 33, n. 11, p. 9496–9505, 2018.

HURLEY, W.; WÖLFLE, W. **Transformers and Inductors for Power Electronics: Theory, Design and Applications**. Wiley, 2013. (EngineeringPro collection). ISBN 9781118544679. Disponível em: <<https://books.google.com.br/books?id=KAsshIYbQKoC>>.

IEC. **IEC 62109-2 - Safety of power converters for use in photovoltaic power systems**. 2011.

JANG, S.-J. *et al.* Fuel cell generation system with a new active clamping current-fed half-bridge converter. **IEEE Transactions on Energy Conversion**, v. 22, n. 2, p. 332–340, 2007.

JIAO, Y.; LUO, F.; ZHU, M. Voltage-lift-type switched-inductor cells for enhancing dc-dc boost ability: Principles and integrations in Luo converter. **Power Electronics, IET**, v. 4, p. 131–142, 01 2011.

KEREKES, T. **Analysis and Modeling of Transformerless Photovoltaic Inverter Systems**. Tese (Doutorado), 2009.

KEREKES, T.; TEODORESCU, R.; LISERRE, M. Common mode voltage in case of transformerless pv inverters connected to the grid. In: **2008 IEEE International Symposium on Industrial Electronics**. [S.l.: s.n.], 2008. p. 2390–2395.

KILANI, D. *et al.* An 83% efficiency, 0.6v to 1v output switched-capacitor dc-dc converter for micro-watt power applications. In: **2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS)**. [S.l.: s.n.], 2016. p. 1–4.

Kouro, S. *et al.* Grid-connected photovoltaic systems: An overview of recent research and emerging pv converter technology. **IEEE Industrial Electronics Magazine**, v. 9, n. 1, p. 47–61, 2015.

LAW, K.; CHENG, K.; YEUNG, Y. Design and analysis of switched-capacitor-based step-up resonant converters. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 52, n. 5, p. 943–948, 2005.

LEE, F. High-frequency quasi-resonant converter technologies. **Proceedings of the IEEE**, v. 76, n. 4, p. 377–390, 1988.

LUQUE, A.; HEGEDUS, S. **Handbook of Photovoltaic Science and Engineering**. [S.l.]: Wiley, 2003.

MACKENZIE, W. **Wood Mackenzie: Solar on Course to Become Cheapest Source of New Power**. 2021. [Online; Acessado em 16-03-2022]. Disponível em: <<https://solarindustrymag.com/wood-mac-solar-on-course-to-become-cheapest-source-of-new-power>>.

MAKSIMOVIC, D.; CUK, S. General properties and synthesis of pwm dc-to-dc converters. In: **20th Annual IEEE Power Electronics Specialists Conference**. [S.l.: s.n.], 1989. p. 515–525 vol.2.

Meier, M. B. *et al.* Soft-switching high static gain dc-dc converter without auxiliary switches. **IEEE Transactions on Industrial Electronics**, v. 65, n. 3, p. 2335–2345, 2018.

- MIZOGUCHI, T. *et al.* Single-switch dc-dc converter with zero-voltage-switching and clamped voltage. In: **Proceedings of IEEE Power Electronics Specialist Conference - PESC '93**. [S.l.: s.n.], 1993. p. 344–350.
- MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power Electronics. Converters, Applications and Design**. third. [S.l.]: John Wiley and Sons, Inc, 2003.
- MOHSENI, P. *et al.* An optimal structure for high step-up nonisolated dc-dc converters with soft-switching capability and zero input current ripple. **IEEE Transactions on Industrial Electronics**, v. 69, n. 5, p. 4676–4686, 2022.
- MUHLETHALER, J. *et al.* Core losses under dc bias condition based on steinmetz parameters. In: **The 2010 International Power Electronics Conference - ECCE ASIA**. [S.l.: s.n.], 2010. p. 2430–2437.
- Nouri, T. *et al.* An interleaved high step-up converter with coupled inductor and built-in transformer voltage multiplier cell techniques. **IEEE Transactions on Industrial Electronics**, v. 66, n. 3, p. 1894–1905, 2019.
- OGATA, K. **Engenharia de controle moderno**. [S.l.]: Pearson Prentice Hall, 2011.
- PONT, N.; VECCHIA, M.; LAZZARIN, T. Cascade connection of the ladder switched capacitor cell. **Eletrônica de Potência**, v. 26, p. 1–11, 12 2021.
- POORALI, B.; ADIB, E. Soft-switched high step-up quasi-z-source dc-dc converter. **IEEE Transactions on Industrial Electronics**, v. 67, n. 6, p. 4547–4555, 2020.
- PRODUCTS - Downloads - PV-module DC DC Converter (VBoost) - eIQ Energy. 2021. [Online; Acessado em 25-03-2021]. Disponível em: <<http://eiqenergy.com/assets/eiq-energy-vb300x.pdf>>.
- PRODUCTS - Downloads - PV-module DC DC Converter (VBoost) - eIQ Energy. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <<http://eiqenergy.com/assets/eiq-energy-inc.pdf>>.
- PRODUCTS - Microinverter - 4-in-1. 2021. [Online; Acessado em 25-03-2021]. Disponível em: <<https://www.hoymiles.com/keqiao/products/4-in-1>>.
- PRODUTOS - ABB string inverters. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <<https://new.abb.com/products/6AGC069546/3p869901000a>>.
- PRODUTOS - INVERSOR 125,0 KW - RENO-125K-NG - TRIF - 600V/60HZ. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <<https://renovigi.com.br/produto/inversores/inversor-125-0-kw-reno-125k-ng-trif-600v-60hz>>.
- PRODUTOS - INVERSOR 3,0 KW - RENO-3K-HC - MONO - 220V/60HZ. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <<https://renovigi.com.br/produto/inversores/inversor-3-0-kw-reno-3k-hc-mono-220v-60hz>>.
- PRODUTOS - Otimizadores de Potência - SolarEdge. 2021. [Online; Acessado em 25-03-2021]. Disponível em: <<https://www.solaredge.com/br/products/power-optimizer>>.
- PRODUTOS - Otimizadores de Potência - SolarEdge. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <<https://www.solaredge.com/sites/default/files/se-p-series-commercial-add-on-power-optimizer-datasheet.pdf>>.

PRODUTOS - THREE-PHASE STRING INVERTER 125 KW. 2022. [Online; Acessado em 10-02-2022]. Disponível em: <[https://www.canadiansolar.com/wp-content/uploads/2020/04/Canadian-Solar\\_Datasheet\\_Inverter\\_125KW\\_SEA.pdf](https://www.canadiansolar.com/wp-content/uploads/2020/04/Canadian-Solar_Datasheet_Inverter_125KW_SEA.pdf)>.

ROSAS-CARO, J. C. *et al.* Single-inductor resonant switched capacitor voltage multiplier with safe commutation. In: **2014 IEEE Energy Conversion Congress and Exposition (ECCE)**. [S.l.: s.n.], 2014. p. 4051–4058.

SCHMITZ, L. **Metodologia para concepção de conversores CC-CC de alto ganho baseados em topologias básicas com indutor acoplado e células multiplicadoras de tensão**. Tese (Tese) — Universidade Federal de Santa Catarina, Centro Tecnológico, Florianópolis, 2020.

SILVA, R. M. da. **ENERGIA SOLAR NO BRASIL: dos incentivos aos desafios**. 2015. [Online; Acessado em 24-03-2021]. Disponível em: <<https://www12.senado.leg.br/publicacoes/estudos-legislativos/tipos-de-estudos/textos-para-discussao/td166>>.

Siwakoti, Y. P.; Blaabjerg, F. Single switch nonisolated ultra-step-up dc–dc converter with an integrated coupled inductor for high boost applications. **IEEE Transactions on Power Electronics**, v. 32, n. 11, p. 8544–8558, 2017.

SOLAR, C. **Seleção de Produtos - Catálogo Online de Módulos Fotovoltaicos**. 2021. [Online; Acessado em 16-03-2021]. Disponível em: <[https://sicessolar.com.br/PDF/CanadianSolar/1ModulosFotovoltaicos/3.1.Modulo72cells/3.1.2StandardPoly-SiCS6U/canadian\\_solar-datasheet-maxpower-CS6U-P-15.pdf](https://sicessolar.com.br/PDF/CanadianSolar/1ModulosFotovoltaicos/3.1.Modulo72cells/3.1.2StandardPoly-SiCS6U/canadian_solar-datasheet-maxpower-CS6U-P-15.pdf)>.

SOLAR, P. **Histórico de Reajuste da Energia Elétrica**. 2020. [Online; Acessado em 16-03-2022]. Disponível em: <<https://www.portalsolar.com.br/aumento-do-custo-energia-eletrica-com-tempo>>.

Sri Revathi, B.; PRABHAKAR, M. Non isolated high gain dc-dc converter topologies for pv applications – a comprehensive review. **Renewable and Sustainable Energy Reviews**, v. 66, p. 920–933, 2016. ISSN 1364-0321.

VILLALVA, M.; GAZOLI, J. **Energia Solar Fotovoltaica - Conceitos e Aplicações**. [S.l.: s.n.], 2012.

VILLALVA, M. G. **Energia solar fotovoltaica: conceitos e aplicações - Sistemas isolados e conectados a rede**. Segunda. [S.l.]: Saraiva Educação, 2015.

VITORINO, M. A. **Eletrônica de Potência: Fundamentos, Conceitos e Aplicações**. [S.l.]: Apprirs, 2019. ISBN 978-85-473-3793-3.

WANG, Y. *et al.* A single switch quadratic boost high step up dc–dc converter. **IEEE Transactions on Industrial Electronics**, v. 66, n. 6, p. 4387–4397, 2019.

Witulski, A. F. Introduction to modeling of transformers and coupled inductors. **IEEE Transactions on Power Electronics**, v. 10, n. 3, p. 349–357, 1995.

XIAO, W. *et al.* A review of grid-tied converter topologies used in photovoltaic systems. **Renewable Power Generation, IET**, v. 10, 06 2016.

Ye, Y.; Cheng, K. W. E.; Chen, S. A high step-up pwm dc-dc converter with

coupled-inductor and resonant switched-capacitor. **IEEE Transactions on Power Electronics**, v. 32, n. 10, p. 7739–7749, 2017.

YUAN, J. *et al.* An overview of photovoltaic microinverters: Topology, efficiency, and reliability. In: **2019 IEEE 13th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)**. [S.l.: s.n.], 2019. p. 1–6.

ZEB, K. *et al.* A comprehensive review on inverter topologies and control strategies for grid connected photovoltaic system. **Renewable and Sustainable Energy Reviews**, v. 94, p. 1120–1141, 2018. ISSN 1364-0321.

ZHANG, L.; AL-AMOUDI, A.; BAI, Y. Real-time maximum power point tracking for grid-connected photovoltaic systems. In: **2000 Eighth International Conference on Power Electronics and Variable Speed Drives (IEE Conf. Publ. No. 475)**. [S.l.: s.n.], 2000. p. 124–129.

ZHANG, X. *et al.* Novel high step-up soft-switching dc–dc converter based on switched capacitor and coupled inductor. **IEEE Transactions on Power Electronics**, v. 35, n. 9, p. 9471–9481, 2020.

Zhang, X. *et al.* Multilevel inverters for grid-connected photovoltaic applications: Examining emerging trends. **IEEE Power Electronics Magazine**, v. 5, n. 4, p. 32–41, 2018.

## APÊNDICE A – PARÂMETROS DO INDUTOR DE ENTRADA

### A.1 Quantidade de espiras

O indutor de entrada foi montado utilizando o núcleo MPP 55071A2, da Magnetics Inc, cujo fator de indutância é  $A_L = 61 \frac{\text{nH}}{\text{T}^2}$ . O fator de indutância está relacionado com a indutância nominal  $L_N$  da seguinte forma:

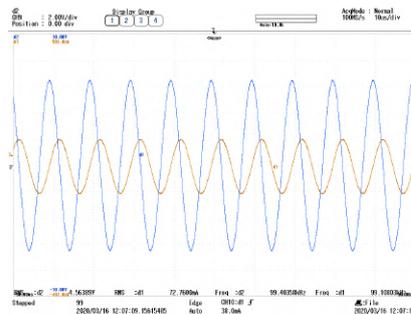
$$L_N = A_L \times N^2, \quad (197)$$

em que  $N$  é o número de espiras. O valor da indutância projetado na Subseção 3.5.1 foi de  $92,5 \mu\text{H}$ . Substituindo  $L_N = 92,5 \mu\text{H}$  e  $A_L = 61 \frac{\text{nH}}{\text{T}^2}$  na Equação (197), tem-se que  $N \approx 40$ .

### A.2 Ensaio do indutor de entrada

Para medir o valor da indutância de entrada, foi utilizado um gerador de sinal para aplicar tensão senoidal com frequência de  $100 \text{ kHz}$  entre os terminais do indutor. O resultado está mostrado na Figura 122.

Figura 122 – Ensaio do indutor de entrada.



Os valores das grandezas medidas são:

$$\begin{cases} V = 4,56389 \text{ V} \\ I = 72,76 \text{ mA} \\ f = 99,40358 \text{ kHz} \end{cases}$$

Assim, tem-se que:

$$2\pi fL \approx \frac{V}{I} \rightarrow L \approx 100,1 \mu\text{H}.$$

## APÊNDICE B – PROJETO DO INDUTOR ACOPLADO

### B.1 Consideração e requisitos de Projeto

O projeto do indutor acoplado deve considerar a indutância de magnetização e a energia armazenada no núcleo magnético. Por simplicidade, o indutor acoplado será projetado com dois enrolamentos, mas com razão de transformação  $1 : n + m$  e utilizando o valor eficaz da corrente que circula através do enrolamento secundário, que é superior ao valor eficaz da corrente no enrolamento terciário. As especificações de projeto estão apresentadas na Tabela 31.

Tabela 31 – Especificações de projeto.

Tensão de entrada ( $V_{in}$ )	32,5 V
Tensão de saída ( $V_o$ )	400 V
Frequência de chaveamento ( $f_s$ )	100 kHz
Relação de transformação ( $n + m$ )	3,6
Indutância de magnetização ( $L_m$ )	13 $\mu$ H
Razão cíclica ( $d$ )	0,65
Valor de pico da corrente de magnetização ( $\hat{I}_{Lm}$ )	8,83 A
Valor eficaz da corrente no enrolamento primário ( $I_{1ef}$ )	5,57 A
Valor eficaz da corrente no enrolamento secundário ( $I_{2ef}$ )	2,10 A
Densidade de corrente máxima ( $J_{max}$ )	450 A cm <sup>-2</sup>
Fluxo magnético máximo ( $B_{max}$ )	0,2 T
Fator de ocupação da janela ( $k_u$ )	0,235
Temperatura ambiente ( $T_{amb}$ )	30 °C
Temperatura máxima de operação ( $T_{max}$ )	60 °C

### B.2 Escolha do núcleo magnético

O núcleo magnético será selecionado baseado no critério produto das áreas  $A_e A_w$ .

- Fator de utilização da janela

Enrolamento primário ( $k_{1u}$ )

$$k_{1u} = \frac{k_u}{1 + \frac{nI_{2ef}}{I_{1ef}}} = 0,0997 \quad (198)$$

Enrolamento secundário ( $k_{2u}$ )

$$k_{2u} = k_u - k_{1u} = 0,1353 \quad (199)$$

- Escolha do núcleo

$$A_e A_w = \frac{\sqrt{(1 + \gamma)} I_{1ef} L_m \hat{I}_{Lm}}{\left(48,2 \times 10^3 B_{max} \frac{k_{1u}}{\sqrt{k_u}} \sqrt{\Delta T}\right)^{\frac{8}{7}}} \times 10^8 = 1,1089 \text{ cm}^4, \quad (200)$$

em que  $\gamma = 2$  para correntes com ondulações consideráveis.

Núcleo escolhido: PQ 32/30 N97, EPCOS

Tabela 32 – Especificações do núcleo PQ 32/30 N97, EPCOS

Área da secção transversal do núcleo ( $A_e$ )	1,54 cm <sup>2</sup>
Área da janela ( $A_w$ )	1,50 cm <sup>2</sup>
$A_e A_w$	2,30 cm <sup>4</sup>
Comprimento médio do caminho percorrido pelo fluxo ( $l_c$ )	6,75 cm
Comprimento médio de uma espira ( $MLT$ )	2,05 cm
Volume do núcleo ( $V_c$ )	10,44 cm <sup>3</sup>
Fator de indutância ( $A_l$ )	5.000 nH

- Permeabilidade efetiva ótima ( $\mu_{opt}$ )

$$\mu_{opt} = \frac{B_{max} l_c \frac{I_{1ef}}{\hat{I}_{Lm}}}{4\pi \times 10^{-7} \sqrt{\frac{P_{cu,max} k_{1u} W_a}{\rho_w MLT}}} = 46,722, \quad (201)$$

em que  $P_{cu,max} = 0,5 \text{ W}$  e  $\rho_w = 0,0012 \Omega \text{ cm}^{-1}$ .

- Comprimento do entreferro ( $g$ )

$$g = \frac{l_c}{\mu_{opt}} \approx 1,44 \text{ mm} \quad (202)$$

Devido a possibilidades reais de saturação do núcleo magnético, foi inserido um *gap* entre as peças do núcleo, o que resultou em um fator de indutância equivalente de

$$A_{L,eq} \approx 700 \frac{\text{nH}}{\text{T}^2}.$$

- Número de espiras do enrolamento primário ( $N_1$ )

$$N_1 = \sqrt{\frac{L_m}{A_{L,eq}}} = 5 \quad (203)$$

- Número de espiras do enrolamento secundário ( $N_2$ )

$$N_2 = 1,6 \times N_1 = 8 \quad (204)$$

- Número de espiras do enrolamento terciário ( $N_3$ )

$$N_3 = 2,0 \times N_1 = 10 \quad (205)$$

- Escolha do fio de cobre

Profundidade pelicular ( $\delta_{skin}$ )

$$\delta_{skin} = \frac{7,5}{\sqrt{f_s}} = 0,0237 \text{ cm} \quad (206)$$

Diâmetro máximo do fio de cobre ( $d_{max}$ )

$$d_{max} = 2\delta_{skin} = 0,0474 \text{ cm} \quad (207)$$

Fio de cobre escolhido: 25AWG

Tabela 33 – Especificações do condutor.

Diâmetro do fio ( $d_{fio}$ )	0,051 cm
Área do cobre ( $S_{cobre}$ )	0,001624 cm <sup>2</sup>
Área do fio ( $S_{fio}$ )	0,002078 cm <sup>2</sup>
Coefficiente de temperatura da resistividade do cobre à 20 °C ( $\alpha_{20}$ )	0,00393
Resistividade do cobre à 20 °C ( $\rho_{20}$ )	0,001062 $\Omega$ cm <sup>-1</sup>
Resistividade do cobre à 60 °C ( $\rho_w$ )	0,0012 $\Omega$ cm <sup>-1</sup>

- Área total da secção transversal do fio de cobre

Enrolamento primário ( $S_{1cu}$ )

$$S_{1cu} = \frac{I_{1ef}}{J_{max}} = 0,0124 \text{ cm}^2 \quad (208)$$

Enrolamento primário ( $S_{2cu}$ )

$$S_{2cu} = \frac{I_{2ef}}{J_{max}} = 0,0047 \text{ cm}^2 \quad (209)$$

- Número de condutores em paralelo

Enrolamento primário ( $n_{1cond}$ )

$$n_{1cond} = \frac{S_{1cu}}{S_{cobre}} \approx 13 \quad (210)$$

Enrolamento primário ( $n_{2cond}$ )

$$n_{2cond} = \frac{S_{2cu}}{S_{cobre}} \approx 5 \quad (211)$$

- Possibilidade de execução

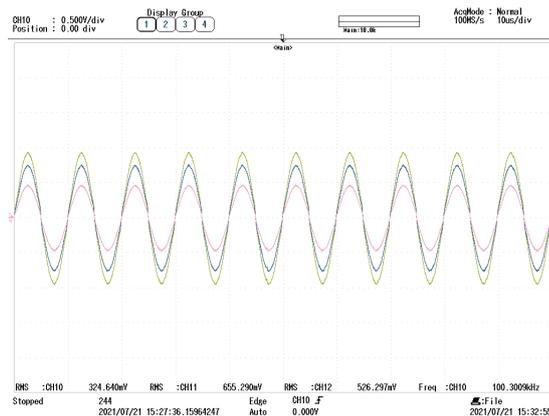
$$S_{total} = \frac{S_{fio}(N_1 n_{1cond} + (N_2 + N_3) n_{2cond})}{k_u A_w} = 0,91 < 1 \quad (212)$$

### B.3 Ensaio do indutor acoplado

#### B.3.1 Ensaio para descobrir as relações de transformação

$$\begin{cases} \frac{N_2}{N_1} = \frac{526,297 \text{ mV}}{324,640 \text{ mV}} \approx 1,6 \\ \frac{N_3}{N_1} = \frac{655,290 \text{ mV}}{324,640 \text{ mV}} \approx 2,0. \end{cases} \quad (213)$$

Figura 123 – Tensão medida nos enrolamentos do indutor acoplado.

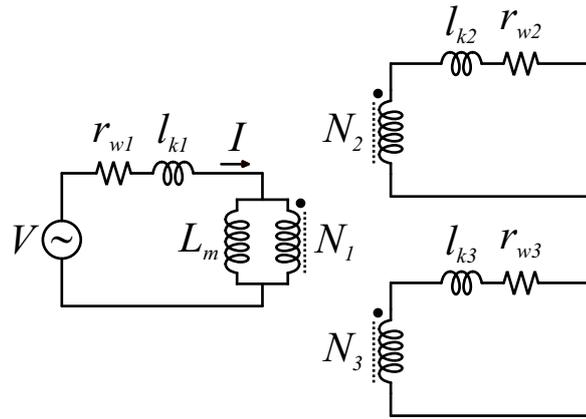


#### B.3.2 Ensaio 1: $N_2$ e $N_3$ abertos

Grandezas medidas:

$$\begin{cases} V = 556,087 \text{ mV} \\ I = 58,1734 \text{ mA} \\ f = 200,0 \text{ kHz} \end{cases}$$

$$j \underbrace{l_{k1} + L_m}_{X_{eq1}} = Z_{eq1} \rightarrow 2\pi f(l_{k1} + L_m) = \frac{V}{I}$$

Figura 124 – Diagrama do ensaio com  $N_2$  e  $N_3$  abertos.

Fonte: Próprio autor.

Figura 125 – Ensaio com  $N_2$  e  $N_3$  abertos.

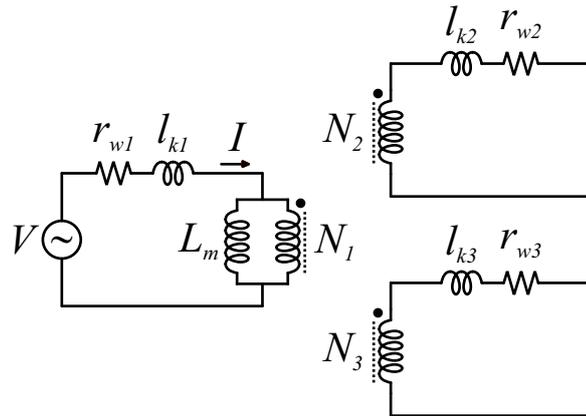
### B.3.3 Ensaio 2: $N_2$ aberto e $N_3$ curto-circuitado

Grandezas medidas:

$$\begin{cases} V = 101,288 \text{ mV} \\ I = 59,8414 \text{ mA} \\ f = 500 \text{ kHz} \end{cases}$$

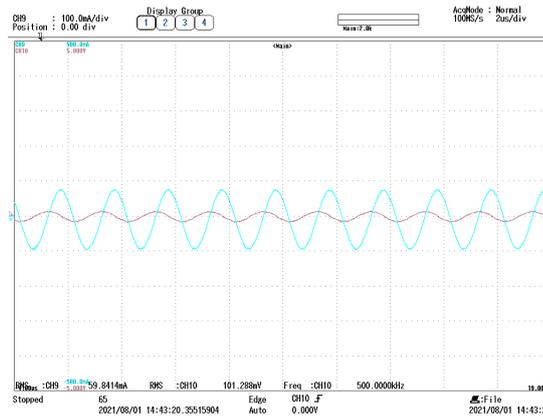
$$\underbrace{j l_{k1} + \left(\frac{N_1}{N_3}\right)^2 l_{k3}}_{X_{eq2}} = Z_{eq2} \rightarrow 2\pi f \left[ l_{k1} + \left(\frac{N_1}{N_3}\right)^2 l_{k3} \right] \approx \frac{V}{I}.$$

Figura 126 – Diagrama do ensaio com  $N_2$  aberto e  $N_3$  curto-circuitado.



Fonte: Próprio autor.

Figura 127 – Ensaio com  $N_2$  aberto e  $N_3$  curto-circuitado.



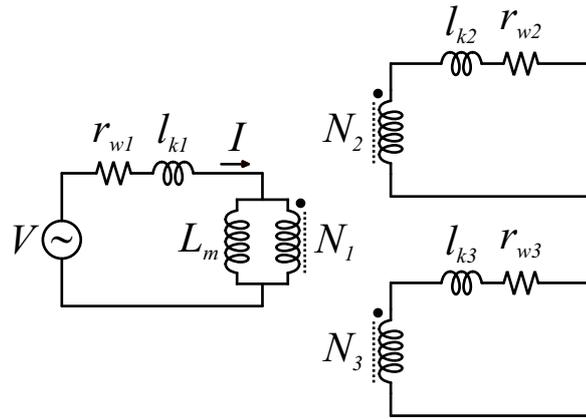
### B.3.4 Ensaio 3: $N_3$ aberto e $N_2$ curto-circuitado

Grandezas medidas:

$$\begin{cases} V = 128,308 \text{ mV} \\ I = 59,7196 \text{ mA} \\ f = 500 \text{ kHz} \end{cases}$$

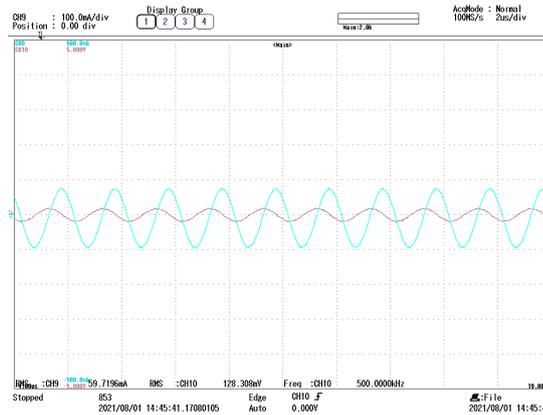
$$\underbrace{j l_{k1} + \left(\frac{N_1}{N_2}\right)^2 l_{k2}}_{X_{eq3}} = Z_{eq3} \rightarrow 2\pi f \left[ l_{k1} + \left(\frac{N_1}{N_2}\right)^2 l_{k2} \right] \approx \frac{V}{I}.$$

Figura 128 – Diagrama do ensaio com  $N_3$  aberto e  $N_2$  curto-circuitado.



Fonte: Próprio autor.

Figura 129 – Ensaio com  $N_3$  aberto e  $N_2$  curto-circuitado.



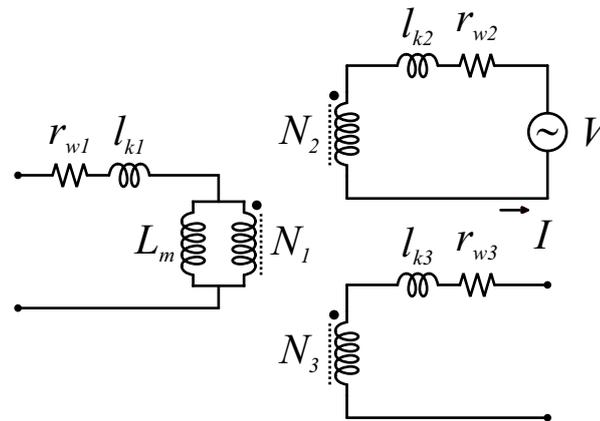
### B.3.5 Ensaio 4: $N_3$ aberto e $N_1$ curto-circuitado

Grandezas medidas:

$$\left\{ \begin{array}{l} V = 137,259 \text{ mV} \\ I = 90,0602 \text{ mA} \\ f = 500 \text{ kHz} \end{array} \right.$$

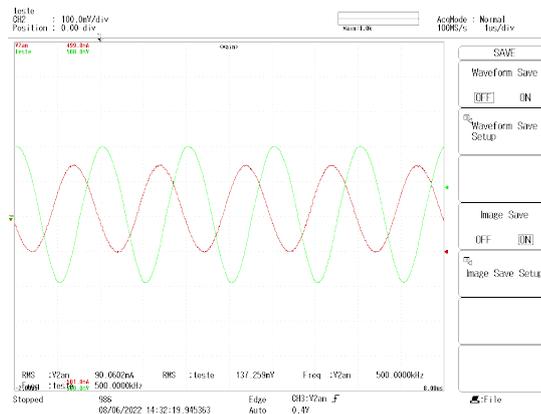
$$\underbrace{j l_{k2} + \left(\frac{N_2}{N_3}\right)^2 l_{k3}}_{X_{eq4}} = Z_{eq4} \rightarrow 2\pi f \left[ l_{k2} + \left(\frac{N_2}{N_3}\right)^2 l_{k3} \right] \approx \frac{V}{I}.$$

Figura 130 – Diagrama do ensaio com  $N_3$  aberto e  $N_1$  curto-circuitado.



Fonte: Próprio autor.

Figura 131 – Ensaio com  $N_3$  aberto e  $N_1$  curto-circuitado.



## APÊNDICE C – EFICIÊNCIA MEDIDA

C.1 Diferentes potências de saída com  $V_{in} = 45\text{ V}$  e  $V_{out} = 400\text{ V}$ .





C.2 Diferentes ciclos de trabalho com  $V_{out} = 400\text{ V}$  e  $P_{out} = 350\text{ W}$ .

