



UNIVERSIDADE FEDERAL DE PERNAMBUCO
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

LUIZ GUILHERME BATISTA GENÚ

**CONDICIONADOR DE ENERGIA UNIVERSAL MONOFÁSICO SEM
TRANSFORMADOR BASEADO NO CONVERSOR NOVE-CHAVES**

Recife

2020

LUIZ GUILHERME BATISTA GENÚ

**CONDICIONADOR DE ENERGIA UNIVERSAL MONOFÁSICO SEM
TRANSFORMADOR BASEADO NO CONVERSOR NOVE-CHAVES**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco, como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica.

Área de concentração: Processamento de Energia.

Orientador: Prof. Dr. Leonardo Rodrigues Limongi

Coorientador: Prof. Dr. Gustavo Medeiros de Souza Azevedo

Recife

2020

Catálogo na fonte
Bibliotecária Margareth Malta, CRB-4 / 1198

G341c Genú, Luiz Guilherme Batista.
Condicionador de energia universal monofásico sem transformador baseado no conversor nove-chaves / Luiz Guilherme Batista Genú. - 2020. 140 folhas, il., gráfs., tabs.

Orientador: Prof. Dr. Leonardo Rodrigues Limongi.

Coorientador: Prof. Dr. Gustavo Medeiros de Souza Azevedo

Tese (Doutorado) – Universidade Federal de Pernambuco. CTG. Programa de Pós-Graduação em Engenharia Elétrica, 2020.

Inclui Referências e Apêndices.

1. Engenharia Elétrica. 2. Conversores cc-ca. 3. Conversão e energia. 4. Inversores. 5. Condicionamento de energia. 6. Qualidade de energia. I. Limongi, Leonardo Rodrigues (Orientador). II. Azevedo, Gustavo Medeiros de Souza (Coorientador). III. Título

UFPE

621.3 CDD (22. ed.)

BCTG/2020-228

LUIZ GUILHERME BATISTA GENÚ

**CONDICIONADOR DE ENERGIA UNIVERSAL MONOFÁSICO SEM
TRANSFORMADOR BASEADO NO CONVERSOR NOVE-CHAVES**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco, como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica.

Aprovada em: 20/01/2020.

BANCA EXAMINADORA

Prof. Dr. Leonardo Rodrigues Limongi (Orientador)

Universidade Federal de Pernambuco

Prof. Dr. Gustavo Medeiros de Souza Azevedo (Coorientador)

Universidade Federal de Pernambuco

Prof. Dr. Marcelo Cabral Cavalcanti (Examinador Interno)

Universidade Federal de Pernambuco

Prof. Dr. Fabrício Bradaschia (Examinador Interno)

Universidade Federal de Pernambuco

Prof. Dr. José Renes Pinheiro (Examinador Externo)

Universidade Federal de Santa Maria

Prof. Dr. Ricardo Lúcio de Araújo Ribeiro (Examinador Externo)

Universidade Federal do Rio Grande do Norte

AGRADECIMENTOS

Agradeço primeiramente a Deus e aos meus pais, Luiz e Socorro, por todas as oportunidades que tive, por me mostrarem o caminho do amor, trabalho e perseverança. À minha esposa, Nairanna Carvalho, por todo amor e apoio especialmente nas horas mais difíceis.

Agradecimento especial ao inseparável companheiro de laboratório Márcio Dilermano, por todo auxílio durante estes cinco anos de árduo trabalho. Agradeço também ao Engenheiro Ezequiel sem o qual o CPLD não teria sido embarcado no protótipo. Aos amigos Tiago Cardoso, Rafael Neto e Eduardo Stangler que além da amizade se prestaram a me ajudar a desvendar um pouco da vasta teoria de controle. Não menos importantes os colegas Aguinaldo, Anderson Lopes, Emerson Silva, Calebe Hermann, Arthur Szpak, Márcio Rodrigo e Eduardo Barbosa que sempre propiciaram uma excelente convivência.

Agradeço à família GEPAE, especialmente ao meu orientador Leonardo Limongi pelo voto de confiança, suporte e por todo tempo dispendido ao longo destes anos, ao Coorientador Gustavo Azevedo, por todo apoio e contribuições oferecidas especialmente na reta final deste trabalho. Aos ilustríssimos membros da banca Marcelo Cabral e Fabrício Bradaschia, que contribuíram extraordinariamente para minha formação ao longo destes 7 anos no GEPAE.

Ao CNPq, pelo apoio financeiro. Ao povo brasileiro que anonimamente contribui para o financiamento e progresso da ciência.

RESUMO

Uma solução interessante para problemas associados à tensão do sistema, como afundamentos e elevações de tensões, bem como aqueles associados à corrente, como baixo fator de potência e distorção harmônica, é o condicionador de qualidade de energia unificado (UPQC). Sua topologia convencional apresenta dois conversores de ponte completa conectados em uma configuração *back-to-back*. Além disso, um conversor de ponte completa é conectado à rede através de um transformador de isolamento que contribui para aumentar o tamanho e o volume do sistema de condicionamento. Visando reduções de tamanho, volume e custo, é interessante desenvolver condicionadores sem transformador com número reduzido de interruptores. Portanto, este trabalho propõe um UPQC sem transformador monofásico com base em dois braços de um conversor nove-chaves. Neste conversor, existem dois conjuntos de saídas monofásicas, cada um deles se comportando como um conversor independente. A unidade *top* é conectada em paralelo à carga por meio de um filtro LC série, funcionando como um filtro de energia híbrido compensando harmônicos de correntes sendo responsável também pela regulação da tensão cc. A unidade *bottom* é responsável por compensar harmônicos de tensão, afundamentos ou elevações de tensão da rede, de modo que a carga seja alimentada por tensão senoidal com amplitude dentro da faixa nominal. As principais vantagens da topologia utilizada são: a redução de chaves semicondutoras, utiliza seis chaves em relação a topologia tradicional que utiliza oito, sem elevar substancialmente a tensão do barramento cc, propiciar a compensação de corrente reativa demandada pela carga através do projeto adequado dos filtros de conexão e não necessita de transformador para compensação dos afundamentos, sobretensões e harmônicos de tensão. As maiores desvantagens da topologia foram o PWM complexo devido as restrições inerentes da topologia e as perdas elevadas obtidas no protótipo. A topologia mostrou-se funcional, sendo mais atrativa em casos não demandem conversores com potências elevadas.

Palavras-chave: Conversores cc-ca. Conversão e energia. Inversores. Condicionamento de energia. Qualidade de energia.

ABSTRACT

An interesting solution for problems associated with system voltage, such as sags and swells, as well as those associated with current such as low power factor and harmonic distortion is the unified power quality conditioner (UPQC). However, one of its drawbacks is the high number of semiconductor devices since its conventional topology presents two full-bridge converters connected in a back-to-back configuration. Besides that, one full-bridge converter is connected to the grid through an isolation transformer which contributes to increase the size and volume of the conditioning system. Aiming size, volume and cost reductions, its interesting to develop transformerless conditioners with reduce number of switches. Therefore, this thesis proposes a single-phase transformerless UPQC based on a Two-Leg of a Nine-Switch converter topology. In this converter, there are two sets of single-phase outputs, each set behaving as an independent converter. The top unit is connected in parallel to the load by means of a series LC filter, working as a hybrid power filter and being responsible for the dc voltage regulation and compensation of current harmonics. The bottom unit is responsible for compensating harmonics, sags or swells in the grid voltage, in such way that the load receives a sinusoidal voltage waveform. The main advantages of the topology used are: the reduction of semiconductor switches, uses six switches compared to the traditional topology that uses eight, without substantially raising the dc bus voltage, providing the reactive current compensation demanded by the load through the proper design of the filters connection and does not require a transformer to compensate for sags, overvoltages and voltage harmonics. The biggest disadvantages of the topology were the complex PWM due to the inherent restrictions of the topology and the high losses obtained in the prototype. The topology proved to be functional, being more attractive in cases that do not require converters with high powers.

Keywords: DC-AC power converters. Energy conversion. Inverters, Power conditioning. Power quality.

LISTA DE FIGURAS

Figura 1 – Topologia UPQC FB <i>back-to-back</i> monofásica.	20
Figura 2 – Topologia UPQC FB <i>back-to-back</i> monofásica sem transformador.	21
Figura 3 – UPQC sem transformador com o conversor SSTL.	23
Figura 4 – Diagramas de Bode do modelo e do circuito da unidade <i>top</i>	27
Figura 5 – Circuito simplificado do conversor SSTL com a representação das suas duas unidades e dos filtros de saída.	28
Figura 6 – Circuito simplificado da unidade <i>bottom</i> e seu modelo the Thévenin.	29
Figura 7 – Diagramas de Bode do modelo e do circuito da unidade <i>bottom</i>	30
Figura 8 – Diagramas de Bode do modelo e do circuito das correntes circulantes.	31
Figura 9 – Diagrama de blocos da estrutura de controle utilizada para a malha interna da unidade <i>top</i>	32
Figura 10 – Filtro passa-banda baseado no SOGI.	33
Figura 11 – Diagrama de Bode do filtro passa-banda baseado no SOGI.	34
Figura 12 – Diagrama de blocos da malha externa de controla da tensão do barramento cc.	34
Figura 13 – Diagrama de blocos simplificado do sistema de controle da tensão v_L	35
Figura 14 – Diagrama de blocos simplificado do sistema de controle das correntes circulantes.	37
Figura 15 – Diagrama de Bode da planta G_{iw}^{top} e da FTMA com $C_i(s) = 1$	39
Figura 16 – Diagrama de Bode da FTMA para diferentes valores de K_p	40
Figura 17 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica $h=3$	41
Figura 18 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica $h=5$	41
Figura 19 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica $h=7$	42
Figura 20 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica $h=9$	42
Figura 21 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica $h=11$	43
Figura 22 – Diagrama de Bode da FTMA do controle da corrente de compensação com todos os ressonantes.	43
Figura 23 – Diagrama de blocos simplificado da malha de controle de v_{cc2}	44

Figura 24 – Diagrama de Bode da FTMA do controle da tensão do barramento cc v_{cc} , $K_p=0,5$ e $K_i=10$	44
Figura 25 – Diagrama de blocos da estrutura de controle utilizada para a malha de corrente da corrente circulante i_0	45
Figura 26 – Diagrama de Bode da FTMA do controle da corrente circulante i_0 com $C_i=1$	46
Figura 27 – Diagrama de Bode da FTMA do controle da corrente circulante i_0 com $K_p=30$	46
Figura 28 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental (60Hz).	47
Figura 29 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=3.	47
Figura 30 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=5.	48
Figura 31 – Diagrama de Bode FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=7.	48
Figura 32 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=9.	49
Figura 33 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=11.	49
Figura 34 – Diagrama de Bode da FTMA do controle da corrente circulante com todos os ressonantes.	50
Figura 35 – Diagrama de blocos da estrutura de controle utilizada para o controle da tensão da carga v_L	51
Figura 36 – Diagrama de Bode da FTMA do controle da tensão da carga v_L	51
Figura 37 – Diagrama de Bode da FTMA do controle da tensão da carga v_L	52
Figura 38 – Diagrama de Bode da FTMA do controle da tensão da carga v_L	53
Figura 39 – Topologia proposta do UPQC monofásico baseado na topologia do conversor seis-chaves.	54
Figura 40 – Divisão das portadores entre as unidades, $M_{top} = 0,7$ and $M_{bot} = 0,3$	56
Figura 41 – Modelo cc do UPQC monofásico baseado no SSTL.	63
Figura 42 – Modelo ca do UPQC monofásico baseado no SSTL.	64

Figura 43 – Diagramas de Bode da função de transferência de G_{iv}^{top} . (1) – $\omega_{res} = 2\pi 180 \text{ rad/s}$ e $L_a = 6,8 \text{ mH}$, (2) – $\omega_{res} = 2\pi 300 \text{ rad/s}$ e $L_a = 2,3 \text{ mH}$, (3) – $\omega_{res} = 2\pi 420 \text{ rad/s}$ e $L_a = 1,2 \text{ mH}$, (4) – $\omega_{res} = 2\pi 540 \text{ rad/s}$ e $L_a = 755 \mu\text{H}$, (5) – $\omega_{res} = 2\pi 660 \text{ rad/s}$ e $L_a = 505 \mu\text{H}$	66
Figura 44 – Circuito equivalente para o filtro de saída da unidade <i>bottom</i>	67
Figura 45 – Medição simultânea da potência de entrada na fase A e da carga na fase C.	72
Figura 46 – Configuração experimental para o condicionador de potência monofásico proposto.	74
Figura 47 – Visão geral da bancada experimental.	76
Figura 48 – Quadro de montagem do conversor SSTL.	76
Figura 49 – Circuito de condicionamento de sinal e geração de PWM.	77
Figura 50 – Resultados experimentais. Carregamento do barramento cc durante a partida do conversor. De cima para baixo (100 ms/div): tensão do barramento cc v_{cc} (50 V/div); corrente do filtro paralelo i_a (10 A/div).	78
Figura 51 – Resultados experimentais. Operação em regime permanente do conversor SSTL compensando harmônicos de corrente. De cima para baixo (10 A/div, 5 ms/div): corrente da rede i_s ; corrente do filtro i_a ; corrente da carga i_L	79
Figura 52 – Resultados experimentais. Controle de corrente da unidade <i>top</i> : (1) i_a (A), (2) i_a^{ref} (A), (3) ε_a (A).	80
Figura 53 – Resultados experimentais. Resposta transitória do conversor SSTL compensando as harmônicas de corrente. De cima para baixo (10 A/div, 20 ms/div): corrente da rede i_s ; corrente do filtro i_a ; corrente da carga i_L	81
Figura 54 – Resultados experimentais. Resposta transitória do conversor SSTL controlando a corrente circulante. De cima para baixo (10 A/div, 20 ms/div): corrente no filtro série i_u ; corrente i_v ; corrente circulante i_0	82
Figura 55 – Resultados experimentais. Controle da corrente de circulação: Erro do controlador ε_o (A).	83
Figura 56 – Resultados experimentais. Operação em regime permanente do conversor SSTL compensando harmônicos de tensão. De cima para baixo (10 ms/div): tensão da rede v_s (200 V/div); tensão v_{cs} (50 V/div); tensão na carga v_L (200 V/div).	83
Figura 57 – Resultados experimentais. Gerador de referência unidade <i>bottom</i> para tensão da rede distorcida: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).	84
Figura 58 – Resultados experimentais. Controle de tensão da unidade <i>bottom</i> : (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V); (3) Erro ε (V).	85

Figura 59 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob um afundamento de 20% durante 6 ciclos da fundamental. De cima para baixo (20 ms/div): tensão da rede v_s (100 V/div); tensão v_{cs} (50 V/div); tensão da carga v_L (100 V/div).	85
Figura 60 – Resultados experimentais. Gerador de referência unidade <i>bottom</i> para afundamento de 20%: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).	86
Figura 61 – Resultados experimentais. Controle de tensão unidade <i>bottom</i> para afundamento de 20%: (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V), (3) Erro ε_v	86
Figura 62 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob uma sobretensão de tensão de 30%. De cima para baixo (20 ms/div): tensão da rede v_s (100 V/div); tensão v_{cs} (50 V/div); tensão da carga v_L (100 V/div).	87
Figura 63 – Resultados experimentais. Gerador de referência unidade <i>bottom</i> para sobretensão de 30%: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).	87
Figura 64 – Resultados experimentais. Controle de tensão unidade <i>bottom</i> para sobretensão de 30%: (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V), (3) Erro ε_v	88
Figura 65 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob um afundamento de 30%. De cima para baixo (50 ms/div): tensão do barramento cc v_{cc} (50 V/div); tensão da rede v_s (200 V/div); tensão da carga v_L (200 V/div); corrente da rede i_s (10A/div).	88

LISTA DE TABELAS

Tabela 1 – Possíveis combinações dos estados das chaves em um braço do conversor SSTL.	55
Tabela 2 – Critérios de projeto para dimensionamento do protótipo do UPQC.	73
Tabela 3 – Parâmetros do protótipo do condicionador de energia proposto.	75
Tabela 4 – Distorção harmônica nas correntes da carga e rede.	79
Tabela 5 – Resultados experimentais. Distorção harmônica nas tensões da rede e carga, cenário da Figura 54.	81

LISTA DE ABREVIATURAS E SIGLAS

ANEEL	Agência Nacional de Energia Elétrica.
APF	<i>Active Power Filter</i> - Filtro Ativo de Potência.
ca	Corrente Alternada.
cc	Corrente Contínua.
CPD	<i>Custom Power Devices</i> - Dispositivos de Energia Personalizados.
DHT	Distorção Harmônica Total.
FB	<i>Full Bridge</i> - Ponte Completa.
FTMA	Função de Transferência em Malha Aberta.
HPF	<i>Hybrid Power Filter</i> - Filtro Híbrido de Potência.
IEC	<i>International Electrotechnical Commission</i> - Comissão Eletrotécnica Internacional.
IEEE	<i>Institute of Electrical and Electronic Engineers</i> - Instituto de Engenheiros Eletricistas e Eletrônicos.
MF	Margem de Fase.
MG	Margem de Ganho.
PCC	<i>Point of Common Coupling</i> - Ponto de Acoplamento Comum.
PWM	<i>Pulse Width Modulation</i> - Modulação por Largura de Pulso.
SOGI	<i>Second Order Generalized Integrator</i> - Integrador Generalizado de Segunda Ordem.
SSI	<i>Sinusoidal Signal Integrator</i> - Integrador de Sinal Senoidal.
SSTL	<i>Six Switch Two Leg</i> - Seis Chaves e Dois Braços.
UPQC	<i>Unified Power Quality Conditioner</i> - Condicionador Unificado de Qualidade de Energia.

- VSI *Voltage Source Inverter* - Inversor Fonte de Tensão.
- TDVR *Transformerless Dynamic Voltage Restorer* - Restaurador Dinâmico de Tensão sem Transformador.
- TL-UPQC *Three-Leg UPQC* - Condicionador Unificado de Três Braços.

LISTA DE SÍMBOLOS

C_a, C_b	Capacitâncias do filtro de saída da unidade <i>top</i> .
C_{cc}	Capacitância do barramento cc do conversor.
C_s	Capacitância do filtro de saída da unidade <i>bottom</i> .
f_{ch}	Frequência de chaveamento/amostragem do conversor.
f_{cg}	Frequência de cruzamento de ganho.
f_s	Frequência da rede.
i_a, i_b	Correntes de saída da unidade <i>top</i> .
i_0	Corrente circulante no conversor.
i_L	Corrente da carga.
i_s	Corrente da rede.
i_u, i_v	Correntes de saída da unidade <i>bottom</i> .
L_a, L_b	Indutâncias do filtro de saída da unidade <i>top</i> .
L_{ac}	Indutância de entrada da carga.
L_L	Indutância da carga.
L_s	Indutância equivalente da rede.
L_u, L_v	Indutâncias do filtro de saída da unidade <i>bottom</i> .
M_{bot}	Índice de modulação da unidade <i>bottom</i> .
M_{top}	Índice de modulação da unidade <i>top</i> .
R_L	Resistência da carga.
V_{cs}	Tensão aplicada ao capacitor do filtro de saída da unidade <i>bottom</i> .
v_{cc}	Tensão aplicada ao barramento cc do conversor.
V_L	Tensão aplicada na carga.

V_s	Tensão da rede.
v_{ao}	Tensão de pólo sintetizada pela unidade <i>top</i> do conversor.
v_{bo}	Tensão de pólo sintetizada pela unidade <i>top</i> do conversor.
v_{uo}	Tensão de pólo sintetizada pela unidade <i>bottom</i> do conversor.
v_{vo}	Tensão de pólo sintetizada pela unidade <i>bottom</i> do conversor.
v_{ab}	Tensão sintetizada pela unidade <i>top</i> do conversor.
v_{uv}	Tensão sintetizada pela unidade <i>bottom</i> do conversor.
P_L	Potência ativa da carga.
Q_L	Potência reativa da carga.
S_L	Potência aparente da carga.
ω_{res}^{sh}	Frequência de ressonância do filtro da unidade <i>top</i> .
f_{res}^{sr}	Frequência de ressonância do filtro da unidade <i>bottom</i> .
Δv_L	Queda de tensão série.
Δv_{Cs}	<i>Ripple</i> de tensão do capacitor série.
$\Delta v_{Cs}/v_{cc}$	Atenuação de ripple de tensão do capacitor série.
v_{cc}^{min}	Tensão mínima do barramento cc.
v_{cc}^{max}	Tensão máxima do barramento cc.
$sag\%$	Percentual máximo de afundamento na tensão.
$swell\%$	Percentual máximo de sobretensão na tensão.
Δt_{sag}	Duração máxima do afundamento.
Δt_{swell}	Duração máxima da sobretensão.

SUMÁRIO

1	INTRODUÇÃO	18
2	MODELOS DINÂMICOS E ESTRATÉGIAS DE CONTROLE DO CONVERTOR	22
2.1	UPQC SEM TRANSFORMADOR COM O CONVERTOR SSTL	22
2.2	MODELO DO SISTEMA	24
2.2.1	Modelo da unidade top	26
2.2.1.1	Modelo para a corrente de compensação	26
2.2.1.2	Modelo para a tensão do barramento cc	26
2.2.2	Modelo da unidade bottom	28
2.2.3	Modelo para o circuito da corrente circulante	30
2.3	CONTROLE DA UNIDADE TOP	31
2.3.1	Controle da corrente de compensação	31
2.3.2	Geração de referência	32
2.3.3	Controle da tensão do barramento cc	33
2.4	CONTROLE DA UNIDADE BOTTOM	35
2.4.1	Geração de referência	36
2.5	CONTROLE DAS CORRENTES CIRCULANTES	37
2.6	PROJETO DOS CONTROLADORES	37
2.6.1	Projeto dos controladores da unidade top	38
2.6.1.1	Projeto dos Controladores da Corrente de Compensação	38
2.6.1.2	Projeto do Controlador de Tensão do Barramento cc	44
2.6.2	Projeto dos controladores da corrente circulante	45
2.6.3	Projeto dos controladores da unidade <i>bottom</i>	50
3	UPQC COM CONVERTOR SSTL	54
3.1	MODULAÇÃO POR LARGURA DE PULSOS DO SSTL	54
3.2	DIMENSIONAMENTO DO SSTL	61
3.2.1	Modelo cc do UPQC	62
3.2.2	Modelo ca do UPQC	62
3.2.3	Tensão máxima suportada pelos capacitores	64
3.2.4	Dimensionamento do filtro de saída da unidade top	64
3.2.5	Dimensionamento do filtro de saída da unidade bottom	66

3.2.6	Dimensionamento do barramento cc	68
3.2.7	Dimensionamento da Carga	70
3.2.8	Dimensionamento do dissipador de calor do conversor	70
4	RESULTADOS	74
4.1	RESULTADOS DE SIMULAÇÃO	77
4.2	RESULTADOS EXPERIMENTAIS	77
5	CONCLUSÕES E TRABALHOS FUTUROS	89
	REFERÊNCIAS	90
	APÊNDICE A – CÓDIGO DE CONTROLE UTILIZADO NO PROTÓTIPO	93
	APÊNDICE B – SCRIPT UTILIZADO PARA CÁLCULO DA RESISTÊN-	
	CIA TÉRMICA DO DISSIPADOR	135

1 INTRODUÇÃO

Em geral, problemas de qualidade de energia são manifestados em variações de tensão, corrente ou frequência na rede elétrica que resultam em falha ou operação incorreta de um equipamento (DUGAN *et al.*, 2004). Esses problemas de qualidade de energia podem levar a grandes perdas financeiras, já que a maioria das atividades econômicas industriais e comerciais depende do sistema elétrico. Alguns dos impactos econômicos que são gerados nessa área são: perdas de produção, custos de reinício de processo, dano do equipamento, penalidades financeiras por não cumprir contratos e custos com horas extras trabalhadas. Entre os problemas de qualidade de energia existentes, aqueles gerados por harmônicos têm sido submetidos a intensa pesquisa nas últimas décadas (XIE *et al.*, 2018). Uma das causas dos harmônicos de corrente é a conexão de cargas não lineares à rede elétrica, o que contribui para aumentar as perdas do sistema. Além disso, correntes distorcidas drenadas por cargas não lineares podem resultar em distorção na forma de onda da tensão da rede, o que pode causar o mau funcionamento de equipamentos eletrônicos. Por esta razão, padrões de restrição harmônica, como em (IEEE... , 2014; IEC-61000-3-2, 2005; ANEEL, 2016), têm sido recomendados para limitar as correntes harmônicas injetadas na rede por cargas não lineares.

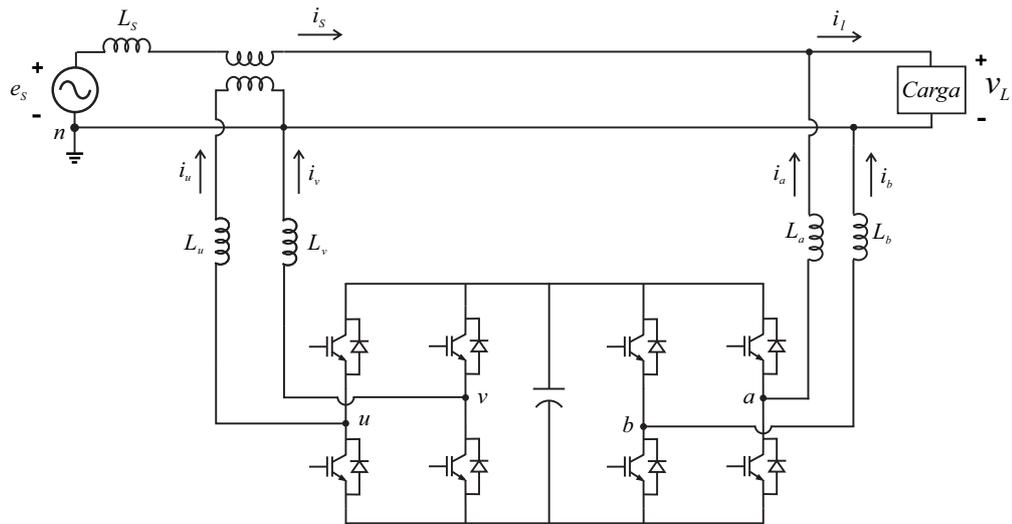
Por outro lado, os avanços nas tecnologias de dispositivos semicondutores iniciaram uma revolução na eletrônica de potência nas últimas décadas possibilitando o surgimento de diversas soluções no âmbito da qualidade de energia. Os Dispositivos de Energia Customizados (*Custom Power Devices* -CPD) são baseados no uso de chaves estáticas e tem como objetivo fornecer energia com a confiabilidade e a qualidade que são esperados/solicitados pelos clientes. Entre as possibilidades de CPDs disponíveis, existem algumas soluções bem estabelecidas para reduzir os harmônicos para os limites padrões recomendados, como os Filtros Ativos de Potência (*Active Power Filters* - APFs) paralelo (XIE *et al.*, 2018; BOSCH; STAIGER; STEINHART, 2018) e série (KHADKIKAR, 2012). O APF paralelo consiste basicamente de um inversor de fonte de tensão (*Voltage Source Inverter* - VSI), com um grande capacitor em seu barramento cc, que é conectado ao Ponto de Acoplamento Comum (*Point of Common Coupling* - PCC) através de uma indutância. O APF série, também realizado com um VSI, é conectado a rede através de um transformador isolador. Em geral, a finalidade de um APF paralelo é gerar as correntes harmônicas das cargas não lineares, tornando as correntes da rede livres de harmônicos, e compensar a potência reativa da carga como um possível recurso extra. Por outro lado, o APF série fornece uma forma de onda de tensão fundamental regulada com magnitude constante para a carga, eliminando assim possíveis perturbações de tensão existentes na rede.

Uma interessante solução de CPD que possibilita resolver problemas associados à tensão da rede bem como aqueles associados à sua corrente é o Condicionador Unificado de Qualidade de Energia (*Unified Power Quality Conditioner* - UPQC). Diferentes configurações de UPQC são possíveis e são classificadas com base nas características da rede elétrica. É importante observar que os problemas de qualidade de energia são semelhantes em sistemas monofásicos e trifásicos, o que permite que a maioria das soluções disponíveis possa ser aplicada tanto em sistemas trifásicos como monofásicos. Na literatura, é possível ainda encontrar diferentes tipos de topologias UPQC realizadas com uma ampla variedade de estratégias de controle (KHADKIKAR, 2012), fez um interessante resumo de várias classificações e técnicas de controle utilizadas.

Nos últimos anos, uma atenção especial foi dada às soluções monofásicas. Em (RONG *et al.*, 2009), é apresentado a estrutura do UPQC monofásico que é composta por dois conversores Ponte-Completa (*Full-Bridge* - FB) na configuração *back-to-back* como mostrado na Figura 1. Em tais aplicações é importante notar que os transformadores têm um tamanho considerável, uma vez que seu projeto é superdimensionado para evitar saturação do núcleo e superaquecimento devido à geração de tensões não senoidais. Essa topologia de UPQC surgiu como uma solução efetiva na compensação de harmônicos de corrente/tensão e durante muito tempo foi usada sem grandes modificações e aperfeiçoamentos.

Em (NASIRI; EMADI, 2003) são introduzidas duas topologias de UPQC monofásico uma com seis chaves e outra com quatro, utilizando dois conversores meia-ponte, em ambas topologias fez uso de um transformador no lado série. Os autores de (SANTOS *et al.*, 2014) propuseram uma topologia de UPQC monofásica com oito chaves, dois conversores FB, porém sem nenhum transformador. (KUMAR; MISHRA, 2015) apresentam um controle preditivo para tensão em um restaurador dinâmico de tensão (*Transformerless Dynamic Voltage Restorer* - TDVR), utilizando um conversor meia ponte. Os autores de (LU *et al.*, 2016) analisam a operação e o controle de um UPQC de três braços (*Three Leg - UPQC* TL-UPQC), utilizando seis chaves e nenhum transformador nesta topologia. (KOMURCUGIL; BIRICIK, 2017) apresentam um controle utilizando modos deslizantes para um TDVR. ..

Em (SANTOS *et al.*, 2014), um UPQC usando um conversor FB em uma configuração *back-to-back* foi implementado sem transformador, Figura 2). Como consequência, a remoção do transformador causou correntes circulantes entre os conversores que tiveram que ser controladas em um nível adequado para evitar qualquer dano ao sistema. Essas correntes circulantes podem

Figura 1 – Topologia UPQC FB *back-to-back* monofásica.

Fonte: O Autor, 2019.

ser facilmente visualizadas ao se comparar os esquemas das Figuras 1-2. No UPQC da Figura 1, devido a presença do transformador, ao controlar as correntes i_u e i_a teremos sempre:

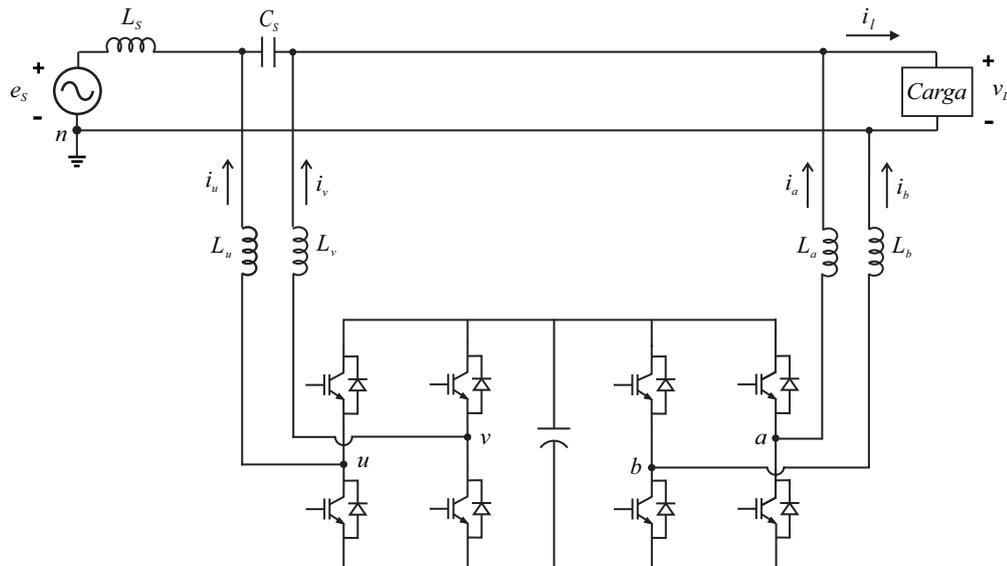
$$\begin{cases} i_u + i_v = 0, \\ i_a + i_b = 0. \end{cases} \quad (1)$$

No entanto, quando se implementa um UPQC sem transformador, como mostrado na Fig. 2, controlar i_u e i_a não garante (1). Nesse caso, como os dois conversores na configuração back-to-back dividem o mesmo barramento cc, a corrente i_u (assim como a corrente i_a) pode se dividir pelos terminais b e v . Então, para se evitar correntes circulantes, além de controlar i_u e i_a , é necessário controlar uma terceira corrente para forçar que a condição (1) seja respeitada.

Em (KUMAR; MISHRA, 2015; LU *et al.*, 2016; KOMURCUGIL; BIRICIK, 2017), o objetivo foi propor estruturas de conversão sem transformador e que utilizassem um número menor de interruptores, o que por via de regra acarretou na redução do índice de modulação e, conseqüentemente, numa tensão de barramento cc mais elevada, como é comum nesses casos.

O uso de Filtros Híbridos de Potência (*Hybrid Power Filter* - HPF) com um número reduzido de interruptores (LIMONGI *et al.*, 2015a) já se mostrou eficaz em evitar um aumento excessivo de tensão do barramento cc em sistemas trifásicos, uma vez que o uso do filtro passivo ajuda a reduzir a potência nominal do APF. O objetivo deste trabalho é propor um condicionador de energia monofásico sem transformador usando o conversor Seis Chaves e Dois Braços (Six Switch Two Leg - SSTL) proposto em (LIMONGI *et al.*, 2015a) pelo autor deste trabalho. O SSTL será adaptado para uma aplicação monofásica com as seguintes contribuições:

Figura 2 – Topologia UPQC FB *back-to-back* monofásica sem transformador.



Fonte: O Autor, 2019.

- Desenvolvimento da estratégia de Modulação por Largura de Pulso (Pulse-Width Modulation - PWM);
- Projeto dos principais componentes do conversor;
- Desenvolvimento dos modelos matemáticos da planta e dos laços de controle e projeto dos controladores;
- Construção de uma bancada de testes para demonstrar a efetividade da proposta;

Essa proposta tem a vantagem de apresentar um conversor com um menor número de chaves em relação ao apresentado em (SANTOS *et al.*, 2014). Esta dissertação está dividida em cinco capítulos, que abordam os seguintes assuntos:

No capítulo 2 é apresentado o conversor SSTL enfatizando ao leitor suas principais vantagens e desvantagens. É realizada a modelagem da planta e são projetados os controladores usados nas malhas de controle das grandezas de interesse do condicionador de potência proposto.

No capítulo 3 é desenvolvida estratégia de PWM é desenvolvida para a aplicação do conversor como um UPQC monofásico sem transformador. Além disso, os principais componentes que compõe o sistema são projetados.

No capítulo 4 são apresentados os resultados de simulação e experimentais do condicionador de potência proposto.

Finalmente, no Capítulo 5 são expostas as considerações finais do autor e sugestões paratrabalhos futuros.

2 MODELOS DINÂMICOS E ESTRATÉGIAS DE CONTROLE DO CONVERSOR

O condicionador de potência com o conversor SSTL é mostrado na Figura 3. Nesta topologia, existem dois conjuntos de saídas monofásicas: a unidade *top* do conversor, com as saídas *a* e *b*, é conectada ao PCC por meio de filtros LC série sintonizados em uma frequência específica, funcionando como um HPF e sendo responsável pela regulação da tensão no barramento cc e pela compensação dos harmônicos de corrente gerados pela carga não-linear; a unidade *bottom*, com as saídas *u* e *v*, funciona como um restaurador dinâmico de tensão e é responsável por compensar harmônicos, afundamentos ou elevações na tensão da rede, de forma que a carga receba uma tensão senoidal. Esse condicionador de potência proposto apresenta três vantagens principais quando comparado com outras topologias disponíveis na literatura:

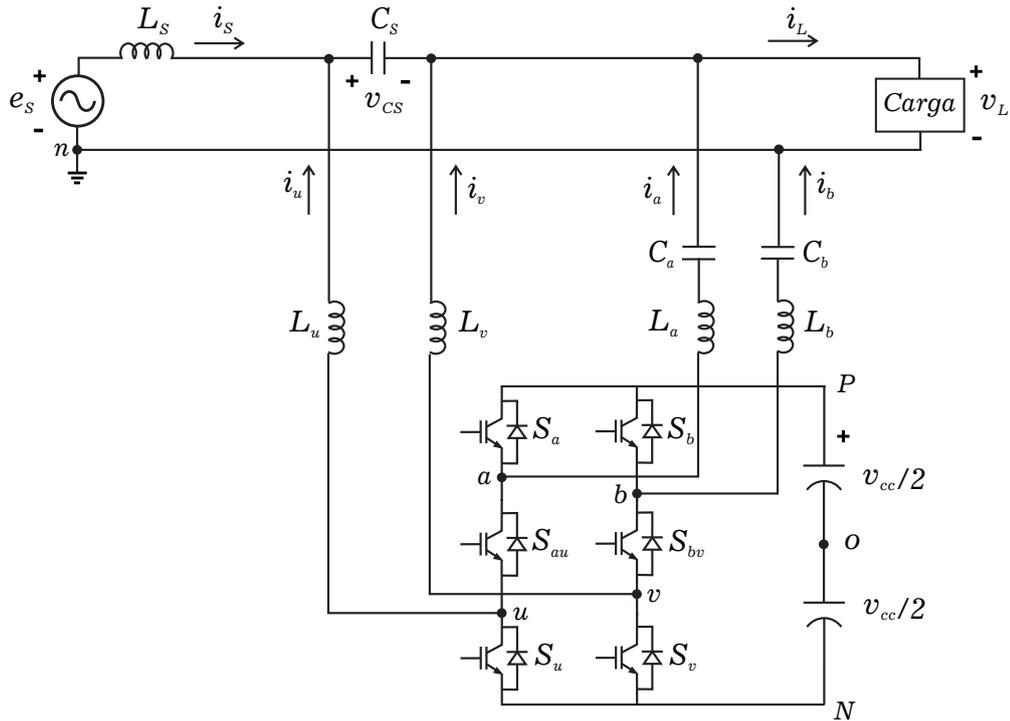
- É uma solução sem transformador;
- Tem um número reduzido de chaves semicondutoras;
- Trabalha com uma tensão de barramento cc reduzida em relação às topologias que usam APF paralelo puro.

2.1 UPQC SEM TRANSFORMADOR COM O CONVERSOR SSTL

O conversor SSTL mostrado na Figura 3 possui dois braços, cada um constituído por três chaves. As chaves S_x , onde $x = a, b$, fazem parte da unidade *top* que funciona como um filtro híbrido paralelo. As chaves S_y , onde $y = u, v$, fazem parte da unidade *bottom* que funciona como um restaurador dinâmico de tensão sem transformador. As chaves S_{xy} são compartilhadas por ambas unidades. Cada unidade pode ser controlada de forma que a tensão de saída da unidade *top*, v_{ab} , e a tensão de saída da unidade *bottom*, v_{uv} , sejam independentes, ou seja, é possível alimentar duas cargas monofásicas, como dois conversores ponte completa, com a vantagem de utilizar seis chaves ao invés de oito.

Para o projeto dos controladores que regulam as tensões e correntes desejadas, faz-se necessário obter o modelo dinâmico do UPQC da Figura 3. De forma simplificada, a modelagem de qualquer sistema depende das variáveis disponíveis para atuação, das variáveis que se deseja controlar e da estrutura de controle utilizada. A unidade *top* do conversor deve ser controlada para filtrar os harmônicos de corrente gerados pela carga não-linear conectada ao PCC enquanto a unidade *bottom* deve mitigar os afundamentos/elevações de tensão e os harmônicos que eventualmente estejam presentes na rede elétrica. Além dessas funções principais, o controle do conversor deve

Figura 3 – UPQC sem transformador com o conversor SSTL.



Fonte: O Autor, 2019.

manter as correntes circulantes em níveis aceitáveis e controlar o barramento cc do conversor. Para manter a rede elétrica livre de harmônicos de corrente, i_a deve ser controlada de maneira a fornecer os harmônicos solicitados pela carga e que estão presentes na corrente i_L . Além disso, a tensão do barramento cc, definida como v_{cc} , deve também ser controlada através de i_a .

A unidade *bottom* é conectada a rede elétrica através de um capacitor C_S que aparece em série no circuito da Figura 3. A tensão nesse capacitor deve ser controlada de tal forma que a carga fique livre de harmônicos de tensão e não sofra os efeitos dos afundamentos/elevações de tensão na rede. Uma forma de se implementar esse controle é através da corrente i_u da unidade *bottom*. Um aspecto importante a ser notado é que controlar as correntes i_u e i_a através das unidades *top* e *bottom* não é suficiente para se evitar o aparecimento de correntes circulantes no conversor da Figura 3. Para se alcançar esse objetivo é necessário controlar mais uma corrente, i_v ou i_b , e fazendo isso, serão garantidas as seguintes condições:

$$\begin{cases} i_u + i_v = 0, \\ i_a + i_b = 0. \end{cases} \quad (2)$$

2.2 MODELO DO SISTEMA

O modelo do sistema pode ser obtido através da Figura 3. Analisando as malhas do circuito encontra-se uma equação para cada tensão de pólo, utilizando o ponto central do barramento cc como referência. A primeira expressão é para a tensão v_{uo} :

$$v_{uo} = z_u i_u - z_s i_s + e_s + v_{no}, \quad (3)$$

em que $z_s = r_s + L_s p$, $z_u = r_u + L_u p$ e $p = d/dt$ é um operador derivada. Os parâmetros r_s e r_u representam a resistência dos indutores e por questões de conveniência não são apresentados na Figura 3. A equação de v_{vo} é obtida como:

$$v_{vo} = z_v i_v + v_L + v_{no}, \quad (4)$$

onde $z_v = r_v + L_v p$. De maneira análoga, as equações de v_{ao} e v_{bo} podem ser escritas como:

$$v_{ao} = z_a i_a + v_L + v_{no} \quad (5)$$

$$v_{bo} = z_b i_b + v_{no}, \quad (6)$$

em que $z_a = r_a + L_a p + \frac{1}{C_a} \int dt$, $z_b = r_b + L_b p + \frac{1}{C_b} \int dt$ e $\int dt$ é um operador integral. Para completar o modelo, as seguintes expressões podem ser encontradas:

$$e_s - v_{cs} - v_L = z_s i_s \quad (7)$$

$$p v_{cs} = \frac{1}{C_s} (i_s + i_u) \quad (8)$$

$$p v_{ca} = \frac{i_a}{C_a} \quad (9)$$

$$p v_{cb} = \frac{i_b}{C_b}. \quad (10)$$

Para simplificar a análise considera-se que os elementos passivos na saída de cada unidade do conversor são os mesmos, ou seja, $z_u \approx z_v = z_{uv}$ e $z_a \approx z_b = z_{ab}$. Assim, as expressões de (3) a (6) podem ser combinadas, resultando em:

$$v_{top} = v_{ao} - v_{bo} = z_{ab}(i_a - i_b) + v_L \quad (11)$$

$$v_{bot} = v_{uo} - v_{vo} = z_{uv}(i_u - i_v) + e_s - z_s i_s - v_L \quad (12)$$

$$v_{uo} - v_{ao} = z_{uv}i_u - z_{ab}i_a + e_s - z_s i_s - v_L \quad (13)$$

$$v_{vo} - v_{bo} = z_{uv}i_v - z_{ab}i_b + v_L. \quad (14)$$

Combinando (13) e (14), encontra-se:

$$v_{uo} + v_{vo} - v_{ao} - v_{bo} = z_{uv}(i_u + i_v) - z_{ab}(i_a + i_b) + e_s - z_s i_s. \quad (15)$$

A tensão v_o pode ser definida como:

$$v_o = v_{uo} + v_{vo} - v_{ao} - v_{bo}. \quad (16)$$

Pode ser visto na Figura 3 que se a soma das correntes de saída da unidade *top* ($i_a + i_b$) ou da unidade *bottom* ($i_u + i_v$) não for igual a zero, existirá uma corrente circulando de uma unidade para a outra, ou seja, as correntes de saída de ambas unidades serão prejudicadas, afetando a capacidade de compensação do sistema como um todo. Desta forma, a corrente circulante entre as unidades pode ser definida como:

$$i_o = i_u + i_v = -(i_a + i_b). \quad (17)$$

Substituindo (16) e (17) em (15), resulta em:

$$v_o = (z_{uv} + z_{ab})i_o + e_s - z_s i_s. \quad (18)$$

Observando (18), é possível perceber que a tensão v_o pode ser usada para controlar e minimizar a corrente de circulação, i_o . Este objetivo pode ser alcançado fazendo $v_o = e_s - z_s i_s$.

Portanto, o modelo do sistema é composto por (11), (12) e (18). Consequentemente, para o sistema de controle do conversor existem três tensões importantes: v_{top} , v_{bottom} e v_o . A tensão v_{top} representa a ação da unidade *top*, responsável por compensar as harmônicas de corrente da carga não-linear (através da corrente i_a) e controlar a tensão do barramento cc, v_{cc} . A tensão v_{bot} representa a ação da unidade *bottom*, responsável por gerar a tensão de compensação v_{cs} no capacitor C_s , com o objetivo de manter a tensão da carga v_L o mais senoidal possível. Finalmente, a tensão v_o representa a ação conjunta das duas unidades, sendo responsável por controlar a corrente circulante, i_o , com o objetivo de mantê-la em níveis aceitáveis, ou seja, próxima a zero.

2.2.1 Modelo da unidade top

A unidade *top* controla a corrente de compensação i_a e a tensão v_{cc} do barramento cc através da tensão v_{top} em (11). A dinâmica do controle da corrente deve ser rápida o suficiente para compensar harmônicos da carga, enquanto o controlador de tensão deve atuar apenas regulando a componente cc de tensão no barramento. Sendo assim, é possível utilizar uma estrutura de controle em duas malhas, sendo uma interna de corrente, mais rápida, e outra externa de tensão, mais lenta.

2.2.1.1 Modelo para a corrente de compensação

Considerando que a corrente de circulação é controlada em zero, tem-se $i_a = -i_b$, logo (11) pode ser reescrita como:

$$v_{top} = 2z_{ab} i_a + v_L. \quad (19)$$

Definindo $2z_{ab} = r'_{ab} + L'_{ab}p + \frac{1}{C'_{ab}} \int dt$ e passando (19) para o domínio da frequência, teremos:

$$V_{top}(s) = I_a(s) \left[r'_{ab} + sL'_{ab} + \frac{1}{sC'_{ab}} \right] + V_L(s), \quad (20)$$

em que

$$\begin{cases} r'_{ab} = r_a + r_b = 2r_a = 2r_b, \\ L'_{ab} = L_a + L_b = 2L_a = 2L_b, \\ C'_{ab} = \frac{c_a c_b}{c_a + c_b} = C_a/2 = C_b/2. \end{cases} \quad (21)$$

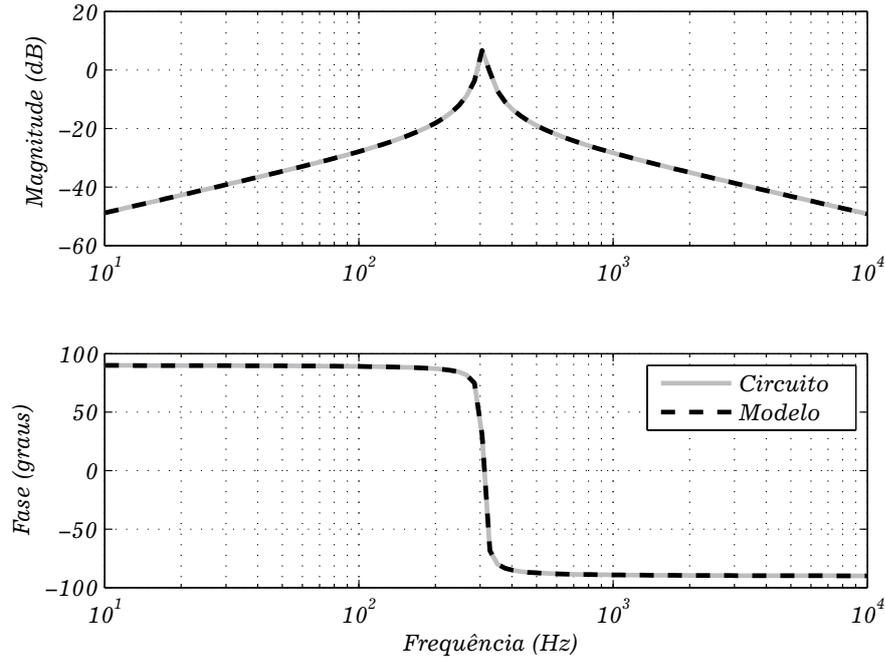
Finalmente, rearrumando (20), teremos:

$$G_{iv}^{top}(s) = \frac{I_a(s)}{V'_{top}(s)} = \frac{sC'_{ab}}{s^2 L'_{ab} C'_{ab} + s r'_{ab} C'_{ab} + 1}, \quad (22)$$

em que $V'_{top}(s) = V_{top}(s) - V_L(s)$ e $V_L(s)$ é uma perturbação do sistema. Com o objetivo de validar o modelo encontrado é feita uma varredura em frequência do circuito de simulação e da função transferência em (22) usando o Matlab/Simulink. A partir daí são traçados os diagramas de Bode desses resultados que são mostrados na Figura 4. Os resultados mostram que o equacionamento do modelo foi obtido corretamente.

2.2.1.2 Modelo para a tensão do barramento cc

Na topologia UPQC com o conversor SSTL, o banco de capacitores do barramento cc absorve e injeta energia na rede para a compensação dos harmônicos de corrente. Esse balanço

Figura 4 – Diagramas de Bode do modelo e do circuito da unidade *top*.

Fonte: O Autor, 2019.

entre injeção e absorção de corrente altera a tensão do capacitor e, portanto, é fundamental para o equilíbrio do sistema que a tensão do barramento cc esteja bem regulada. Para modelagem adequada da resposta dinâmica da tensão v_{cc} em função das correntes de saída do conversor é considerado o circuito apresentado na Figura 5.

Desprezando as perdas no conversor, as potências médias em um período de chaveamento de entrada e saída devem ser nulas, pois o conversor SSTL não armazena energia. Assim, analisando o balanço de potência na Figura 5, obtêm-se

$$\begin{aligned}
 P_{entrada} &\cong P_{saidas} \\
 v_{cc}i_{inv} &\cong v_{top}i_a + v_{bot}i_u.
 \end{aligned} \tag{23}$$

Do circuito exibido na Figura 5, considerando que a capacitância equivalente do barramento cc é C_{cc} e que a corrente que passa por essa capacitância é $-i_{inv}$, tem-se:

$$v_{cc} \left(-C_{cc} \frac{dv_{cc}}{dt} \right) = v_{top}i_a + v_{bot}i_u. \tag{24}$$

Uma vez que $v_{cc} \frac{dv_{cc}}{dt} = \frac{1}{2} \frac{dv_{cc}^2}{dt}$, é conveniente representar a dinâmica do quadrado da tensão no capacitor, definida aqui como $v_{cc2} = v_{cc}^2$, e utilizá-la para modelagem da planta da malha externa. Ao fazer isso, a equação dinâmica da planta torna-se linear, sendo representada por:

$$\begin{aligned}
 -\frac{1}{2}C_{cc} \frac{dv_{cc2}}{dt} &= v_{top}i_a + v_{bot}i_u \\
 &= p_{top} + p_{bot},
 \end{aligned} \tag{25}$$

em que é possível controlar v_{cc2} (em vez de v_{cc}) através da potência p_{top} . Como o termo de potência p_{top} não é acessível devido a dificuldade em medir v_{top} , podemos reescrevê-lo em termos da potência do lado da carga p_L (fácil de ser medida ou controlada), multiplicando (19) por i_a , assim temos:

$$\begin{aligned} p_{top} &= 2z_{ab} i_a^2 + v_L i_a \\ &= p_{filtro} + p_L, \end{aligned} \quad (26)$$

em que p_{filtro} é a potência instantânea sobre o filtro LC da unidade *top*. A substituição de (26) em (25), resulta em:

$$-\frac{1}{2}C_{cc} \frac{dv_{cc2}}{dt} = p_{filtro} + p_L + p_{bot}. \quad (27)$$

Por fim, aplicando a transformada de Laplace em (27), teremos:

$$G_{vp}(s) = \frac{V_{cc2}(s)}{P'_L(s)} = -\frac{2}{sC_{cc}}, \quad (28)$$

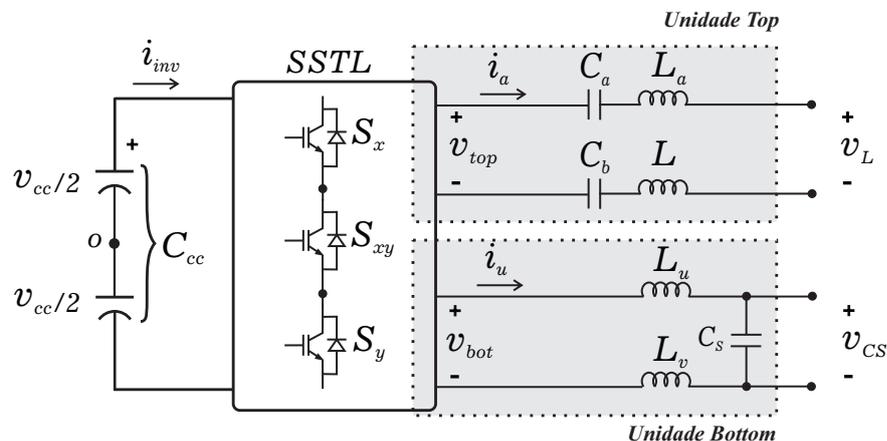
em que $P'_L = P_{filtro} + P_L + P_{bot}$. Os termos P_{filtro} e P_{bot} são perturbações para V_{cc2} . Portanto, para controlar V_{cc2} (e indiretamente controlar a tensão do barramento cc) é utilizado o termo de potência P_L . Note que P_L é imposta indiretamente através da corrente i_a pois:

$$p_L = v_L i_a. \quad (29)$$

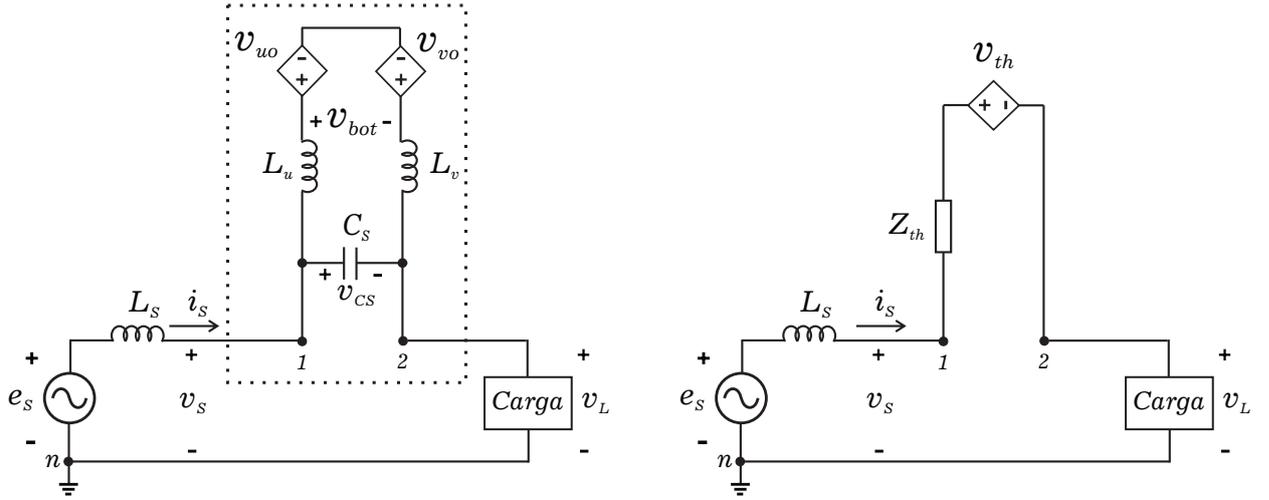
2.2.2 Modelo da unidade bottom

A Figura 6 mostra um circuito simplificado do condicionador de energia. Note que a unidade *top* foi propositalmente omitida e a unidade *bottom* foi representada pelas fontes v_{uo} , v_{vo} e o seus filtros de saída. O modelo dessa planta pode ser encontrado calculando o equivalente de Thévenin

Figura 5 – Circuito simplificado do conversor SSTL com a representação das suas duas unidades e dos filtros de saída.



Fonte: O Autor, 2019.

Figura 6 – Circuito simplificado da unidade *bottom* e seu modelo the Thévenin.

Fonte: O Autor, 2019.

entre os terminais 1 e 2 do circuito em destaque. Por uma questão de simplicidade, a análise foi realizada no domínio da frequência. Sendo assim, é possível encontrar a tensão de Thévenin, V_{th} , em função de V_{bot} :

$$G_{vv}^{bot}(s) = \frac{V_{th}(s)}{V_{bot}(s)} = \frac{1}{s^2 C_s L'_{uv} + s C_s r'_{uv} + 1}, \quad (30)$$

em que

$$\begin{cases} r'_{uv} = r_u + r_v = 2r_u = 2r_v, \\ L'_{uv} = L_u + L_v = 2L_u = 2L_v. \end{cases}$$

As resistências série equivalente dos indutores L_u e L_v são representadas por r_u e r_v , respectivamente.

A impedância de Thévenin, Z_{th} , corresponde a razão entre a tensão de circuito aberto (igual a tensão em C_s) e a corrente de curto-circuito nos terminais 1 e 2, e é dada por:

$$Z_{th}(s) = \frac{sL'_{uv} + r'_{uv}}{s^2 C_s L'_{uv} + s C_s r'_{uv} + 1}. \quad (31)$$

Substituindo o equivalente de Thévenin no circuito simplificado e aplicando a Lei de Kirchhoff das tensões, obtém-se a seguinte expressão:

$$V_L(s) = V_s(s) - V_{th}(s) - Z_{th} I_s(s). \quad (32)$$

Note que a tensão na carga pode ser controlada através de V_{th} e os termos V_s e $Z_{th} I_s$ são perturbações. Por sua vez, V_{th} pode ser controlado por V_{bot} , conforme sugere (30).

Mais uma vez, com o objetivo de validar o modelo encontrado, é feita uma varredura em frequência do circuito de simulação e da função de transferência em (30). A partir daí são traçados

os diagramas de Bode desses resultados que são mostrados na Figura 7. Os resultados mostram que o equacionamento do modelo foi obtido corretamente.

2.2.3 Modelo para o circuito da corrente circulante

A tensão v_o em (18) representa a ação conjunta das duas unidades, sendo responsável por controlar a corrente circulante, i_o , com o objetivo de mantê-la o mais próximo possível do zero. O modelo da planta para a corrente circulante é encontrado através de (18), em que pode ser feita a substituição $v_s = e_s - z_s i_s$, resultando em

$$v_o = (z_{uv} + z_{ab})i_o + v_s. \quad (33)$$

Aplicando a transformada de Laplace, temos:

$$V_o(s) = \left[r'_{au} + L'_{au}s + \frac{1}{sC_a} \right] I_o(s) + V_s(s), \quad (34)$$

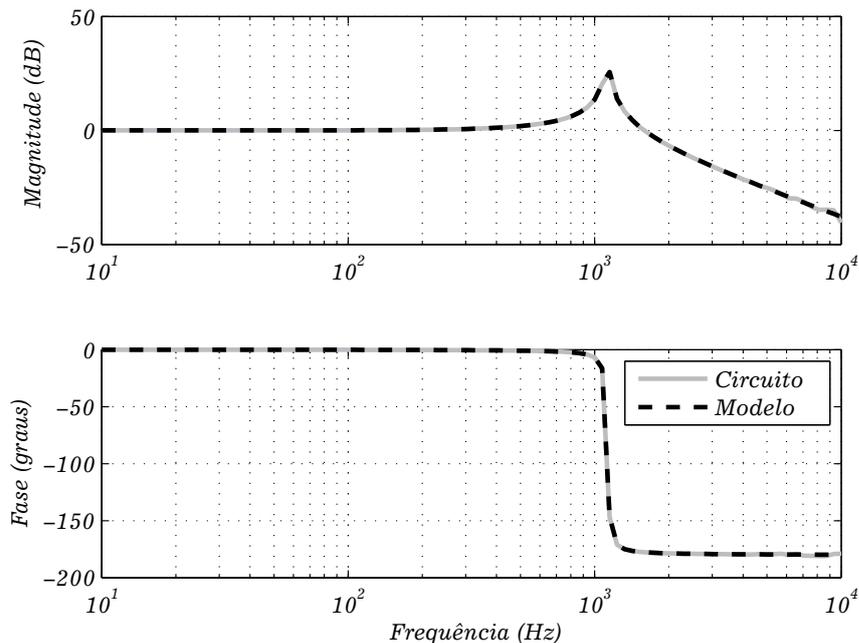
em que

$$\begin{cases} r'_{au} = r_a + r_u = r_b + r_v, \\ L'_{au} = L_a + L_u = L_b + L_v. \end{cases}$$

Reorganizando (34), temos:

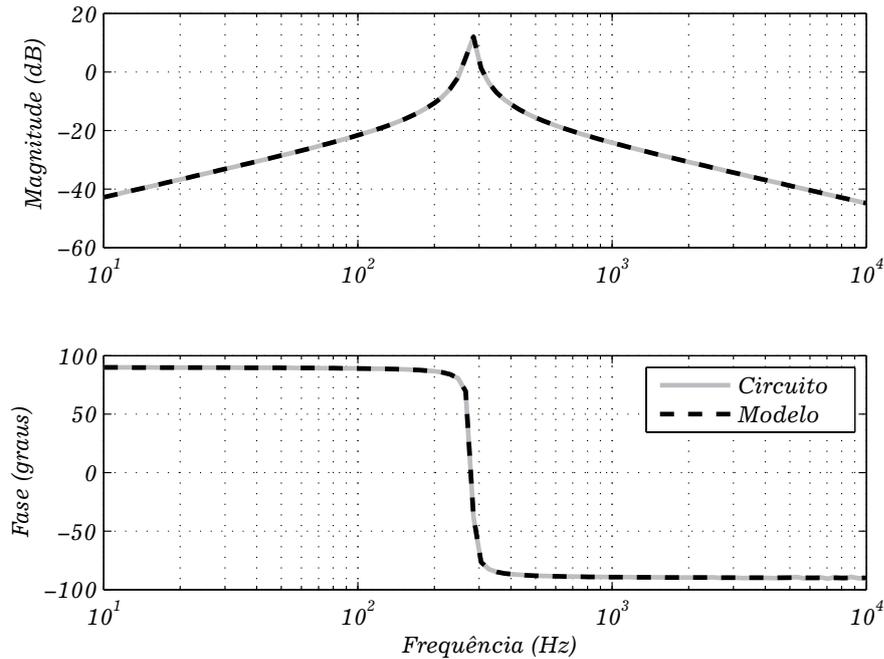
$$G_{vi}^o(s) = \frac{I_o(s)}{V_o'(s)} = \frac{sC_a}{s^2C_aL'_{au} + sC_ar'_{au} + 1}, \quad (35)$$

Figura 7 – Diagramas de Bode do modelo e do circuito da unidade *bottom*.



Fonte: O Autor, 2019.

Figura 8 – Diagramas de Bode do modelo e do circuito das correntes circulantes.



Fonte: O Autor, 2019.

em que $V'_o(s) = V_o(s) - V_s(s)$. Portanto, $V_o(s)$ pode ser usada como variável de controle para $I_o(s)$ e a tensão da rede $V_s(s)$ se comporta como um termo de perturbação.

Para validar o modelo encontrado é feita uma varredura em frequência do circuito de simulação e da função de transferência em (35) usando o Matlab/Simulink. Os diagramas de Bode do modelo e do circuito simulado são mostrados na Figura 8.

2.3 CONTROLE DA UNIDADE TOP

Esta seção está dividida em três partes, que representam os principais subsistemas da unidade top. O controle da corrente de compensação, a geração do sinal de referência e por último o controle da tensão do barramento cc.

2.3.1 Controle da corrente de compensação

O modelo da planta responsável pela corrente de compensação, i_a , é apresentado na Seção 2.2.1.1 onde pode ser observado que i_a pode ser controlado a partir de v_{top} e a tensão de carga v_L se comporta como uma perturbação. Desta forma, é definida a malha de controle da corrente

i_a mostrada na Figura 9. O controlador de corrente implementado possui a seguinte função de transferência:

$$C_i(s) = k_p + \sum_{n=3,5,\dots,11} \frac{2k_{nhi}s}{s^2 + \omega_{nhr}^2}, \quad (36)$$

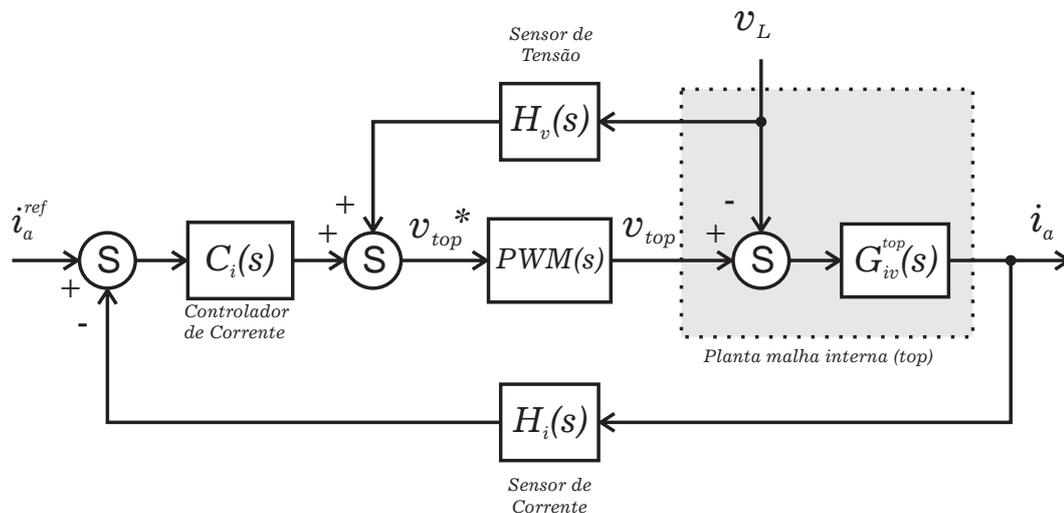
onde k_p é o ganho proporcional, k_{nhi} é o ganho do integrador senoidal para a n -ésima componente harmônica e ω_{nhr} é a sua frequência de ressonância. Note que a função de transferência $C_i(s)$ vai para infinito quando $s = j\omega_{nhr}$. Assim, o regulador fornece um ganho unitário em malha fechada resultando em erro nulo em regime permanente para a componente de i_a^{ref} com frequência ω_{nhr} . Além disso, múltiplos integradores senoidais com frequências de ressonância diferentes podem operar em paralelo sem interferir entre si.

Após a saída do controlador de corrente é adicionada a tensão de carga medida para que funcione como *feedforward*. O objetivo desta malha é compensar os efeitos da tensão de carga que é um distúrbio para a corrente i_a . O sinal resultante v_{top}^* é aplicado ao PWM e conversor, representados por $PWM(s)$, que sintetizará a tensão v_{top} .

2.3.2 Geração de referência

Como pode ser observado na Figura 12, a referência de corrente para a malha interna de controle é composta de duas componentes: a primeira delas, i_a^{1*} , é responsável por manter o barramento cc carregado; a segunda componente é i_a^{h*} , que representa a referência de corrente para compensação de harmônicos.

Figura 9 – Diagrama de blocos da estrutura de controle utilizada para a malha interna da unidade *top*.



Fonte: O Autor, 2019.

A referência i_a^{h*} é obtida calculando $i_L - i_L^1$, em que a corrente de carga fundamental, i_L^1 , é obtida através da aplicação de um filtro passa-banda na corrente i_L . Esse filtro é baseado em um Integrador de Sinal Senoidal (*Sinusoidal Signal Integrator – SSI*), também conhecido como Integrador Generalizado de Segunda Ordem (*Second Order Generalized Integrator – SOGI*), daqui em diante chamado apenas de filtro SOGI. Essa estrutura de filtragem extrai a componente de frequência fundamental ($\omega_0 = 2\pi 60 \text{ rad/s}$) do sinal aplicado em sua entrada, como mostrado no esquema da Figura 10.

A função transferência do filtro SOGI é dada por:

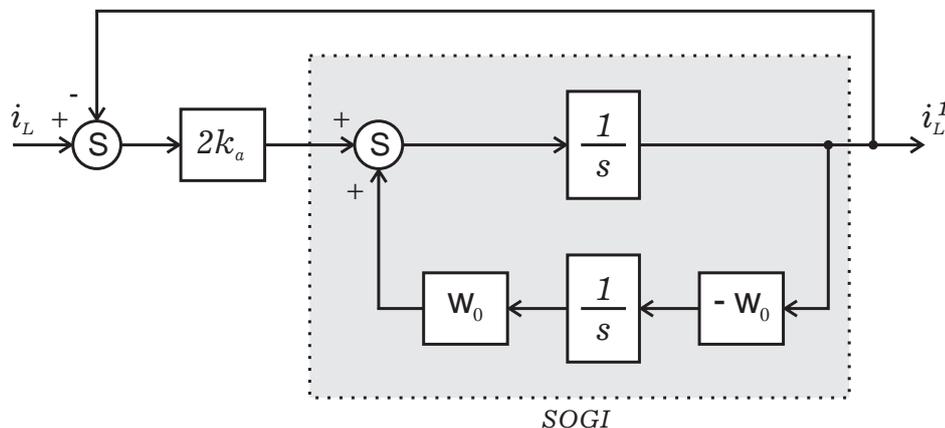
$$\frac{I_L^1(s)}{I_L(s)} = \frac{2k_a s}{s^2 + 2k_a s + \omega_0^2}. \quad (37)$$

O diagrama de Bode desta função de transferência é mostrado na Figura 11 para diferentes valores de k_a . É possível ver que quando k_a se torna menor, o filtro se torna mais seletivo. No entanto, quando isso acontece, o atraso de fase se torna maior em torno de ω_0 .

2.3.3 Controle da tensão do barramento cc

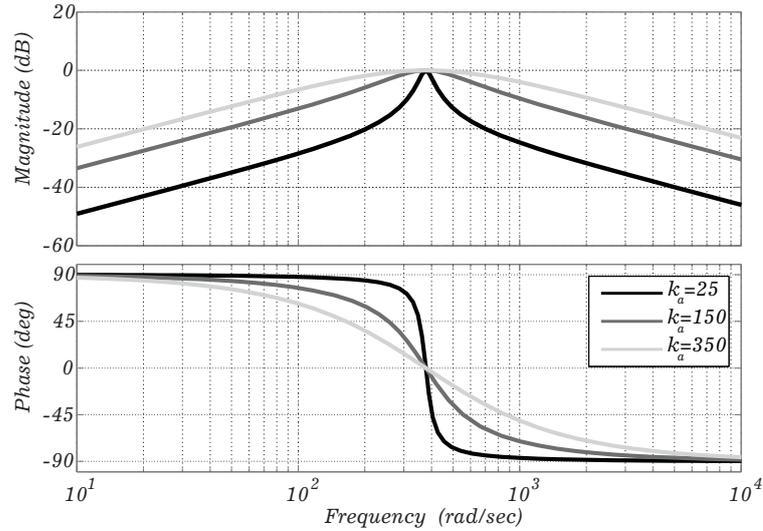
O diagrama de blocos da malha externa de controle da tensão do barramento cc é apresentado na Figura 12 e foi construído baseado no modelo da planta apresentado na Seção 2.2.1.2. Note que o controle é feito sobre $v_{cc2} = v_{cc}^2$ em vez de controlar diretamente v_{cc} . Os termos P_{filtro} e P_{bot} são perturbações e, neste caso, optou-se por não compensá-las já que seus efeitos sobre o valor médio de v_{cc} são pequenos. A regulação da tensão do capacitor do barramento cc deve ser realizada de forma lenta, quando comparada à malha interna de controle da corrente i_a . Assim, a malha interna de corrente pode ser aproximada por 1 na análise e projeto da malha externa de controle da tensão cc.

Figura 10 – Filtro passa-banda baseado no SOGI.



Fonte: O Autor, 2019.

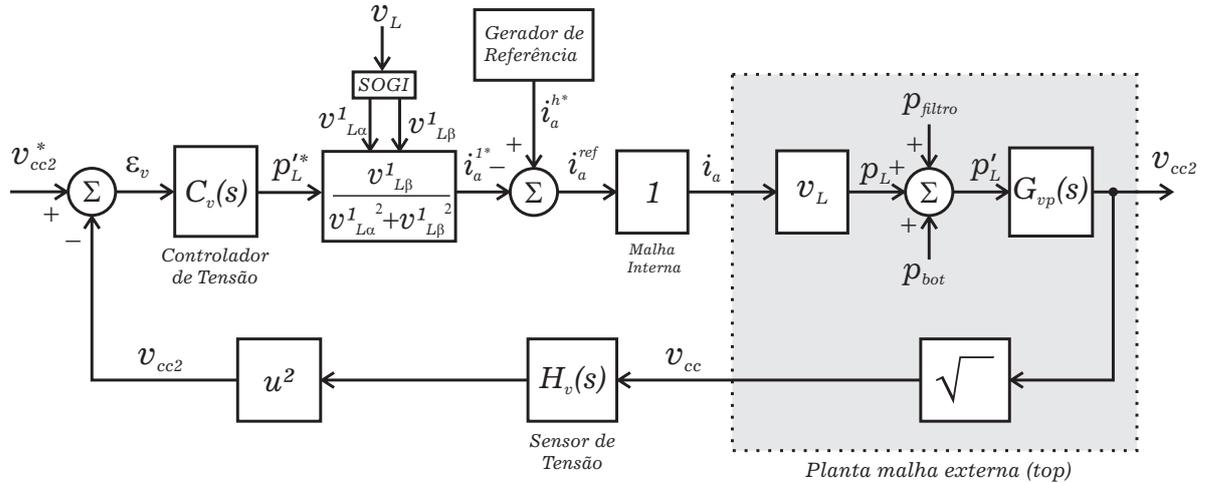
Figura 11 – Diagrama de Bode do filtro passa-banda baseado no SOGI.



Fonte: O Autor, 2019.

A corrente de referência para a compensação de harmônicos, i_a^{h*} , é proveniente do bloco Gerador de Referência, apresentado em seguida na Seção 2.3.2.

Figura 12 – Diagrama de blocos da malha externa de controla da tensão do barramento cc.



Fonte: O Autor, 2019.

O controlador da tensão do barramento cc produz uma referência de potência média P_L que deve ser entregue ao capacitor C_{cc} para zerar o erro ε_v do controlador $C_v(s)$. Como a malha interna foi implementada em corrente, é possível computar a parcela de corrente dessa potência P_L que tem como função manter a tensão no barramento cc constante. Com o objetivo de compensar o ganho negativo do modelo da planta, a corrente i_a^{1*} é subtraída da corrente i_a^{h*} , calculada pelo gerador de referência, resultando em i_a^{ref} . Ao considerar o controle de corrente ideal, temos que $i_a = i_a^{ref}$.

A saída do controlador $C_v(s)$ é uma potência denominada P_L^* necessária para manter a tensão do barramento cc em um nível adequado. Então, essa potência é transformada em uma

referência de corrente i_a^{1*} para a malha interna do controle. Esta transformação é feita por meio da equação obtida em (AKAGI; WATANABE; AREDES, 2007) conforme foi representado no diagrama.

2.4 CONTROLE DA UNIDADE BOTTOM

A unidade *Bottom* tem como principal objetivo controlar a tensão sobre a carga, v_L . Na Seção 2.2.2 foi apresentado o modelo desta unidade. Baseado no modelo, verifica-se que é possível controlar v_L através de v_{bot} . Desta forma, é definida a malha de controle mostrada na Figura 13. A tensão da rede, v_s , é uma perturbação sobre v_L , mas que pode ser parcialmente compensada através do *feedforward* de v_s adicionado ao controle.

A corrente da rede, i_s , também é uma perturbação sobre v_L . Uma malha *feedforward* também é usada para compensar essa perturbação. Observando a Figura 13 é possível determinar o efeito de i_s sobre v_L através da função de transferência

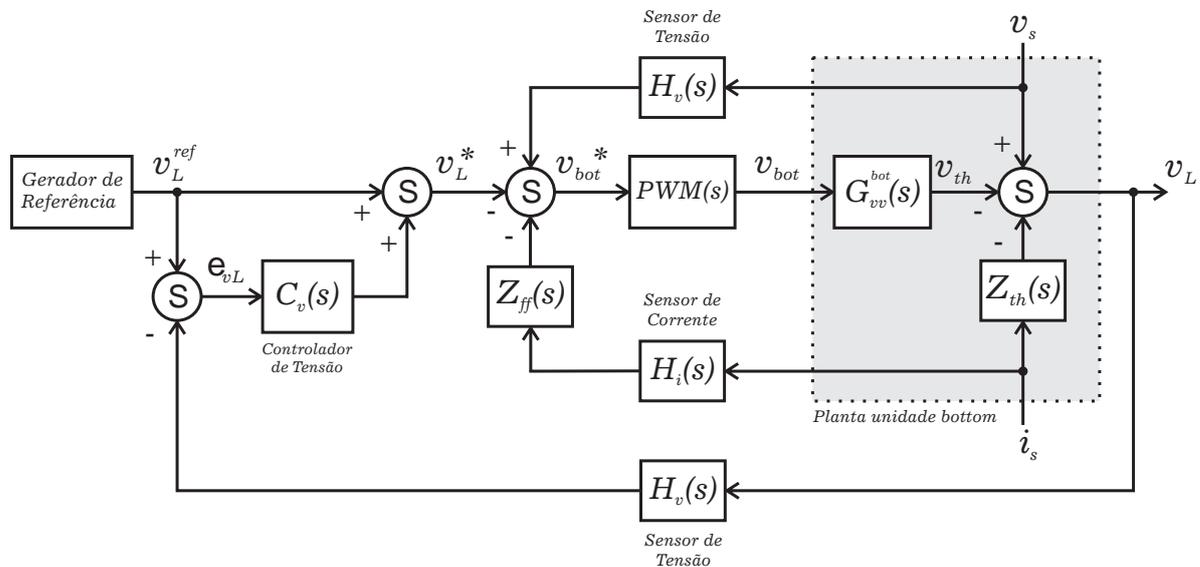
$$\frac{V_L(s)}{I_s(s)} = PWM(s) H_i(s) G_{vv}^{bot}(s) Z_{ff}(s) - Z_{th}(s). \quad (38)$$

Considerando que o efeito do PWM e do sensor de corrente é desprezível, i.e., $PWM(s) H_i(s) = 1$ e substituindo (30) e (31) em (38), obtém-se

$$\frac{V_L(s)}{I_s(s)} = \frac{1}{s^2 C_s L'_{uv} + s C_s r'_{uv} + 1} Z_{ff}(s) - \frac{s L'_{uv} + r'_{uv}}{s^2 C_s L'_{uv} + s C_s r'_{uv} + 1}. \quad (39)$$

Portanto, escolhendo $Z_{ff}(s) = s L'_{uv} + r'_{uv}$ é possível anular o efeito de i_s sobre v_L .

Figura 13 – Diagrama de blocos simplificado do sistema de controle da tensão v_L .



Fonte: O Autor, 2019.

Considerando que as duas perturbações são parcialmente compensadas tem-se $v_L \approx v_L^*$ (Figura 13). Portanto, v_L^* é escolhido como sendo o valor de referência v_L^{ref} mais o termo que vem do controlador de tensão $C_v(s)$. Este controlador tem como objetivo compensar os erros devido aos efeitos não modelados (ex.: tempo morto, erros de medição, variações paramétricas, etc).

2.4.1 Geração de referência

Existem várias estratégias possíveis para a geração de tensão de referência da unidade *Bottom*. Em alguns casos, se utiliza um valor constante como uma referência para a amplitude da tensão na carga (WOODLEY; MORGAN; SUNDARAM, 1999; NEWMAN *et al.*, 2005; CAMPOS *et al.*, 1994). O gerador de referência utilizado neste trabalho é baseado no proposto em (AZEVEDO *et al.*, 2015). Este gerador de referência é computacionalmente mais simples e mais rápido pois evita transformações para o referencial síncrono. Outra vantagem que determinou a sua utilização neste trabalho é que ele pode ser utilizado em sistemas monofásicos.

Em (AZEVEDO *et al.*, 2015) desejava-se obter a tensão injetada pelo DVR, entretanto o sistema de controle utilizado nesse trabalho controla diretamente a tensão aplicada a carga. Portanto, o gerador da tensão de referência refere-se a v_L^* e tem como base a tensão pré-falta da componente de sequência positiva e frequência fundamental da tensão da rede, v_s .

O princípio utilizado é obter uma transformação em referencial estacionário que seja equivalente a um filtro passa-baixa em referencial síncrono. A função de transferência de um filtro passa-baixas em referencial síncrono é dada por:

$$T_{dq}(s) = \frac{1}{\tau s + 1}, \quad (40)$$

em que τ é a constante de tempo do filtro. Para valores pequenos de τ , a resposta do filtro fica bastante lenta, tornando possível a obtenção do valor de tensão pré-falta da rede. A função de transferência em referencial estacionário é encontrada aplicando-se a transformação (ZMOOD; HOLMES; BODE, 2001):

$$T_{\alpha\beta}(s) = T_{dq} \left(\frac{s^2 + \omega^2}{2s} \right). \quad (41)$$

A aplicação de (41) em (40) resulta em:

$$T_{\alpha\beta}(s) = \frac{2Ks}{s^2 + 2Ks + \omega^2}, \quad (42)$$

em que $K = 1/\tau$ e ω é a frequência da rede em rad/s . A expressão em (42) é idêntica a função de transferência do filtro SOGI mostrada em (37). Sendo assim, é possível utilizar o mesmo esquema da Figura 10.

2.5 CONTROLE DAS CORRENTES CIRCULANTES

A Figura 14 mostra o diagrama de blocos do controle da corrente circulante com a representação das suas perturbações e compensações. O controle é feito com apenas uma malha e como o valor desejado para essa corrente é o menor valor possível a corrente de referência i_0^* é zero. A expressão (34) mostra que a tensão de controle v_0 é resultado tanto da tensão da rede v_s como da soma das correntes que saem de uma das unidades do conversor, definição de i_0 . Por isso, utilizou-se um controlador proporcional+ressonante análogo aos utilizados nas outras malhas de controle sendo sensível a várias frequências de operação, fundamental mais componentes harmônicas:

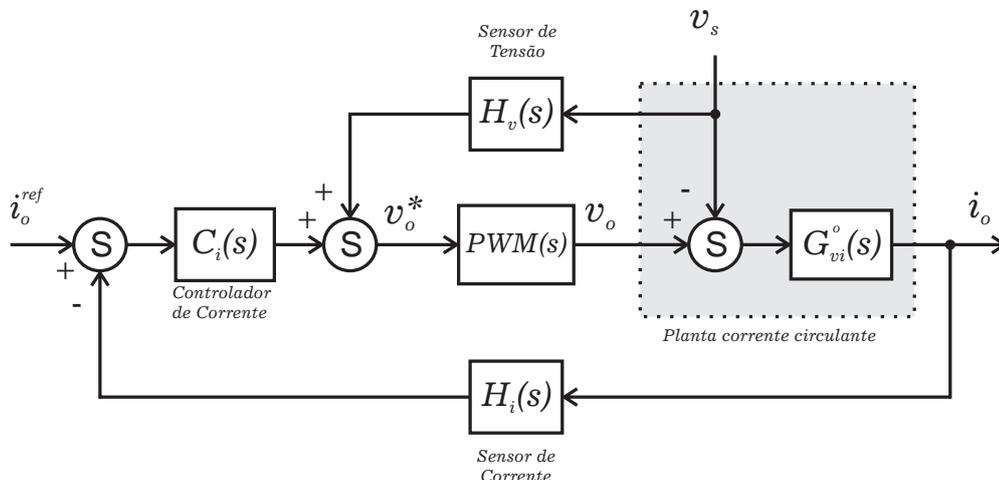
$$C_i(s) = k_p + \sum_{n=1,3,\dots,11} \frac{2k_{nhi}s}{s^2 + \omega_{nhr}^2}, \quad (43)$$

em que k_p é o ganho proporcional, k_{nhi} é o ganho do integrador senoidal para a n-ésima componente harmônica e ω_{nhr} é a sua frequência de ressonância.

2.6 PROJETO DOS CONTROLADORES

O objetivo dessa seção é apresentar os critérios utilizados para a escolha dos ganhos dos controladores e mostrar que os valores escolhidos garantem a estabilidade dos sistemas, entretanto o método apresentado nesta seção não garante que os valores escolhidos são os valores ótimos para cada controlador. O projeto dos controladores é efetuado através da resposta em frequência de cada malha de controle. Os atrasos do PWM digital, $T_{PWM}(s) = e^{-0,5T_s s}$, e do processamento,

Figura 14 – Diagrama de blocos simplificado do sistema de controle das correntes circulantes.



Fonte: O Autor, 2019.

$T_P(s) = e^{-T_s s}$ (MATTAVELLI, 2006), em que T_s é o período do PWM e o tempo de amostragem, são combinados e incluídos em cada subsistema de controle pela aproximação Padé de segunda ordem:

$$PWM(s) = T_{PWM}(s) + T_P(s) = e^{-1,5T_s s} \approx \frac{(1,5T_s s)^2 - 6,15T_s s + 12}{(1,5T_s s)^2 + 6,15T_s s + 12}. \quad (44)$$

Foram utilizados os diagrama de Bode das funções de transferência em malha aberta (FTMA), sendo avaliados os parâmetros da margem de fase (MF), margem de ganho (MG) e frequência de cruzamento de ganho (f_{cg}). Os critérios de projeto que garantem a estabilidade do sistema são (OGATA, 2004):

- As frequências de cruzamento (f_{cg}) das FTMA devem ser limitadas a no máximo um quarto da frequência de chaveamento do conversor, de modo que o pico de ressonância da planta não cause novo cruzamento por zero;
- As FTMA devem possuir margem de fase entre 30° e 90° , e além disso a margem de ganho deve ser maior que zero.

2.6.1 Projeto dos controladores da unidade top

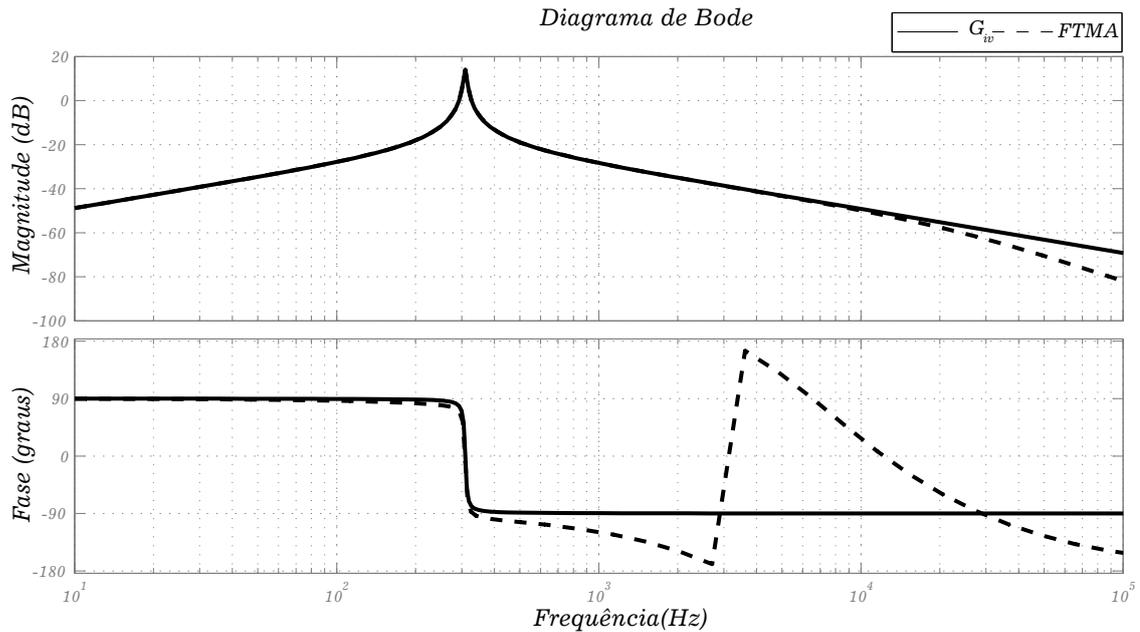
O controle da unidade *top* possui duas malhas conforme apresentado na Seção 2.3. Para garantir que a malha interna, da corrente de compensação, não interfira no funcionamento da malha externa, do barramento cc, a frequência de cruzamento (f_{cg}) da malha interna será no mínimo dez vezes maior do que a frequência de cruzamento da malha externa. O projeto dos controladores desta malhas são mostrados nas subseções seguintes.

2.6.1.1 Projeto dos Controladores da Corrente de Compensação

O diagrama de blocos da estrutura de controle utilizada para a malha interna de compensação da corrente i_a é mostrado na Figura 9. É considerado que a perturbação da tensão v_L é completamente compensada pelo *feedforward*. A FTMA desta malha é obtida pelo produto das funções de transferências $C_i(s)$, $PWM(s)$, G_{iv}^{top} e $H_i(s)$. Ao analisar o diagrama de Bode da FTMA do sistema considerando inicialmente que $C_i(s) = 1$, mostrado na Figura 15, observa-se o pico de ressonância localizado próximo a quinta harmônica, 300 Hz , e dois cruzamentos por 0 dB . O segundo cruzamento por 0 dB é quem resulta na menor margem de fase para o sistema, por isso é esse o ponto que determina a margem de fase, é também nesse ponto que é definida a frequência de cruzamento (f_{cg}) do sistema. O primeiro cruzamento por 0 dB é obtido em 296 Hz e o segundo

em 323 Hz . Esse sistema da forma que se apresenta, embora estável, possui uma capacidade de compensar harmônicas de corrente bastante limitada, entretanto o controlador proporcional tem o efeito de um *offset* positivo na curva de ganho, desde que seu ganho seja maior que um. Esse efeito do controlador proporcional melhora a capacidade de compensar as componentes harmônicas, uma vez que tanto o ganho como a frequência de cruzamento f_{cg} da FTMA aumentam e esse efeito do controlador proporcional é que determina os parâmetros margem de fase e margem de ganho.

Figura 15 – Diagrama de Bode da planta G_{iv}^{top} e da FTMA com $C_i(s) = 1$.



Para se determinar o valor do ganho proporcional, K_p em (36), primeiramente foi calculado o máximo valor que o mesmo poderia ter, o valor para o qual o sistema é marginalmente estável. Esse valor limite é obtido por meio do diagrama de Bode da FTMA do sistema (considerando apenas a parte proporcional do controlador e com ganho unitário), Figura 15. Neste caso, a margem de ganho é de 39 dB (para $K_p = 1$), portanto, é possível aumentar o ganho até o valor máximo de:

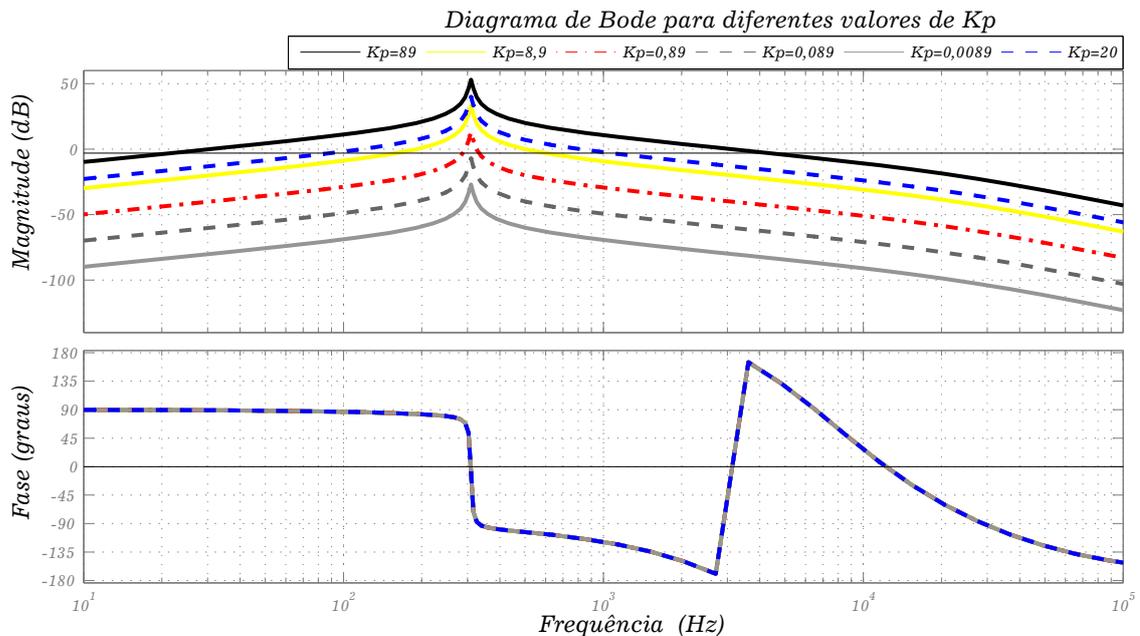
$$K_{p_{max}} = 10^{39/20} \approx 89. \quad (45)$$

Uma vez determinado o máximo valor do ganho do controlador proporcional $K_{p_{max}}$, é necessário definir um critério de projeto para se escolher um valor de K_p que além de atender os critérios de estabilidade seja capaz de compensar as componentes harmônicas de interesse. Definindo como critério de projeto do sistema, que se quer compensar até a harmônica de ordem 11. A sintonia do controlador proporcional é feita de maneira que a frequência mínima de cruzamento, $(f_{cg})_{min}$, seja em 660 Hz :

$$(f_{cg})_{min} \geq 11 \times 60 = 660 \text{ Hz}. \quad (46)$$

A escolha do valor de K_p foi feita pela avaliação dos critérios margem de fase, margem de ganho, e também do valor da f_{cg} , através da Figura 16, que mostra vários diagramas de Bode para diferentes valores de K_p . O valor escolhido foi $K_p = 20$ que possui margem de ganho de 13 dB em 3,08 kHz, margem de fase 67° em 810 Hz, ou seja, $f_{cg} = 810$ Hz, que satisfazem todos os critérios mencionados anteriormente.

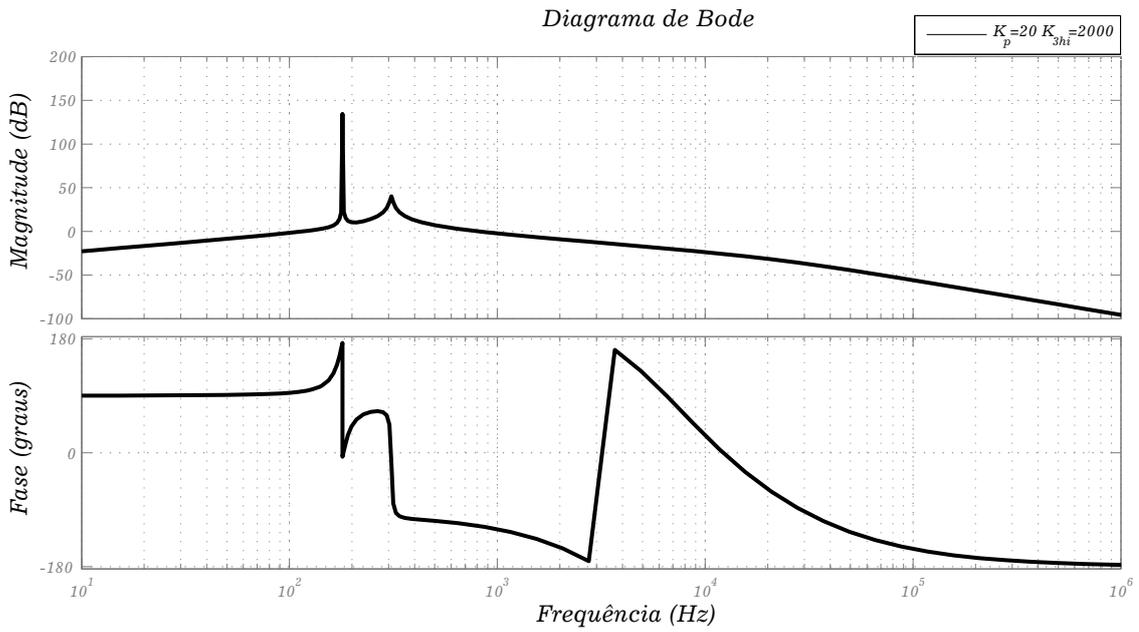
Figura 16 – Diagrama de Bode da FTMA para diferentes valores de K_p .



Fonte: O Autor, 2019.

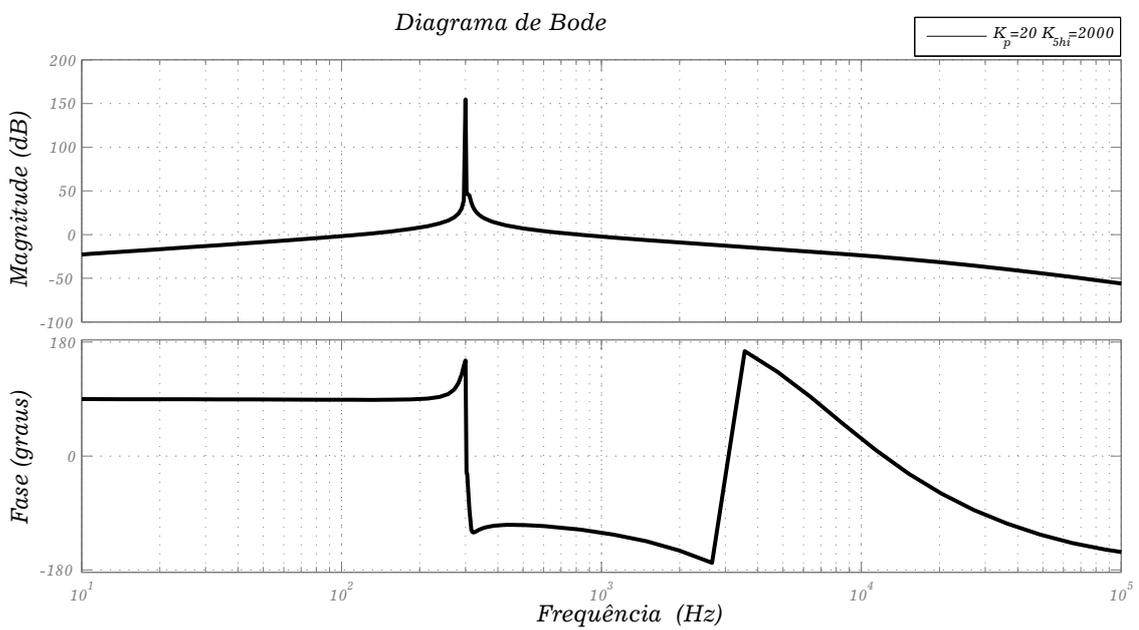
Uma vez escolhido o valor do ganho do controlador proporcional, K_p , é necessário agora escolher os ganhos dos controladores SSI adicionados em paralelo ao controlador K_p , sintonizados nas componentes harmônicas de ordem $h = 3, 5, 7, 9$ e 11. Para fazer a sintonia dos controladores SSIs, primeiramente se fez uma análise da influência de cada controlador teria na estabilidade do sistema, inserindo cada um individualmente em paralelo com o controlador proporcional com o ganho já devidamente sintonizado, foram traçados os diagramas de Bode, para cada controlador SSI, Figuras 17-21, com objetivo de avaliar o efeito de cada controlador separadamente na FTMA do sistema.

Figura 17 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica h=3.



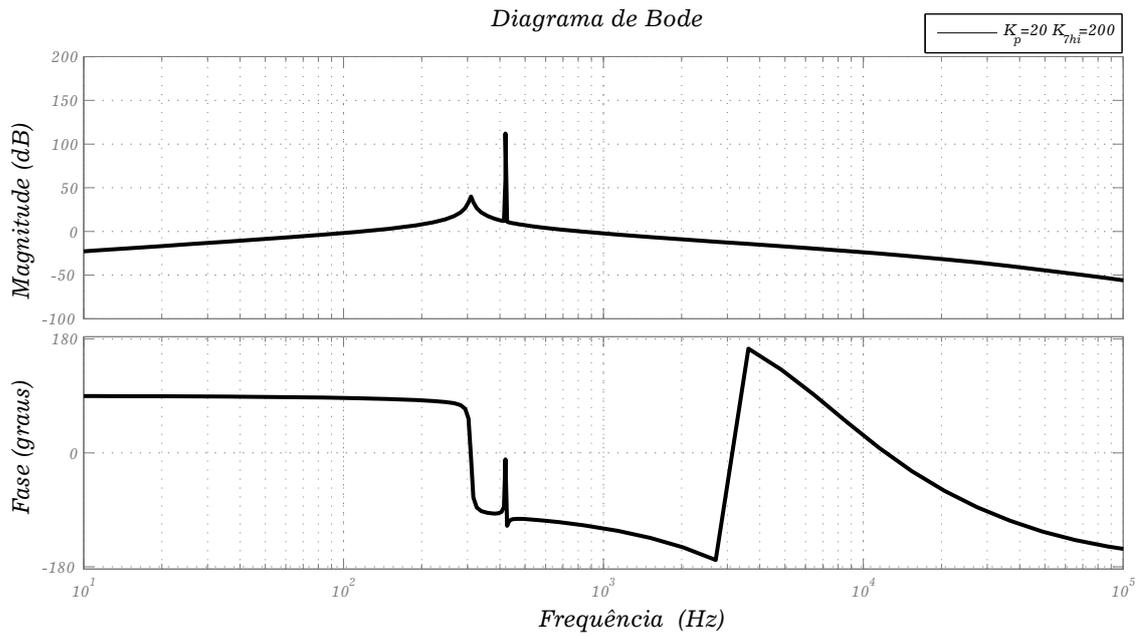
Fonte: O Autor, 2019.

Figura 18 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica h=5.



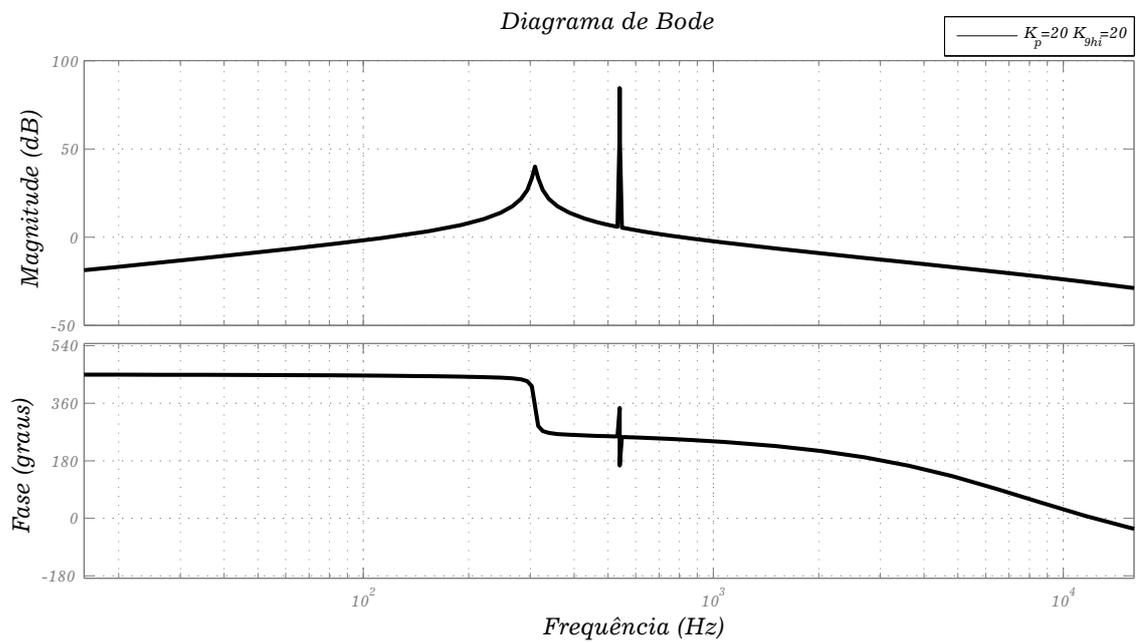
Fonte: O Autor, 2019.

Figura 19 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica h=7.



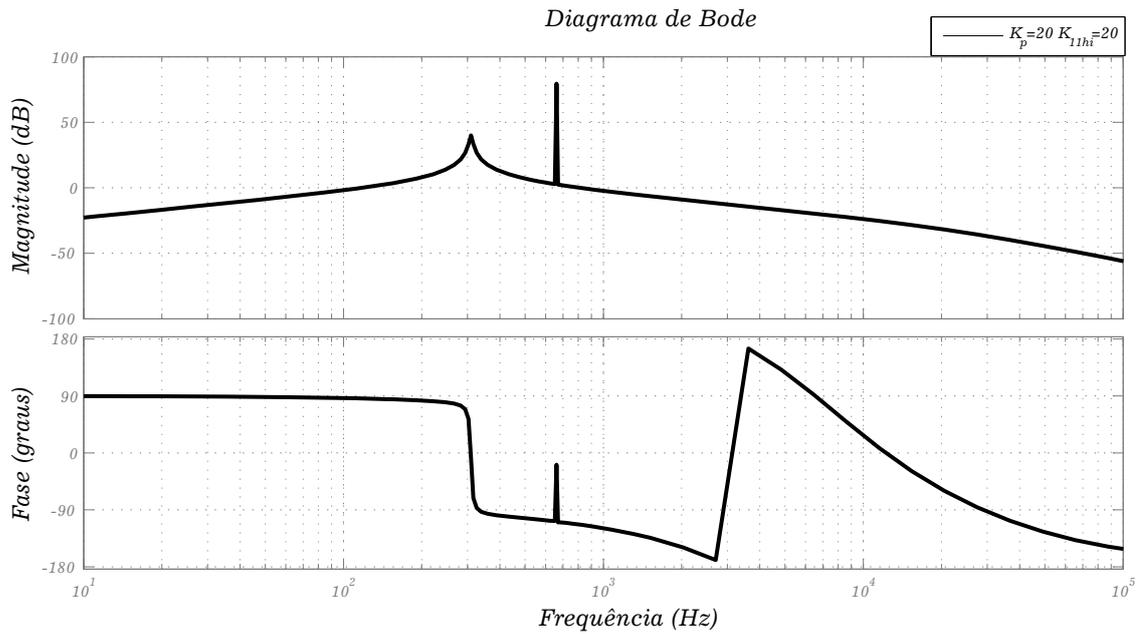
Fonte: O Autor, 2019.

Figura 20 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica h=9.



Fonte: O Autor, 2019.

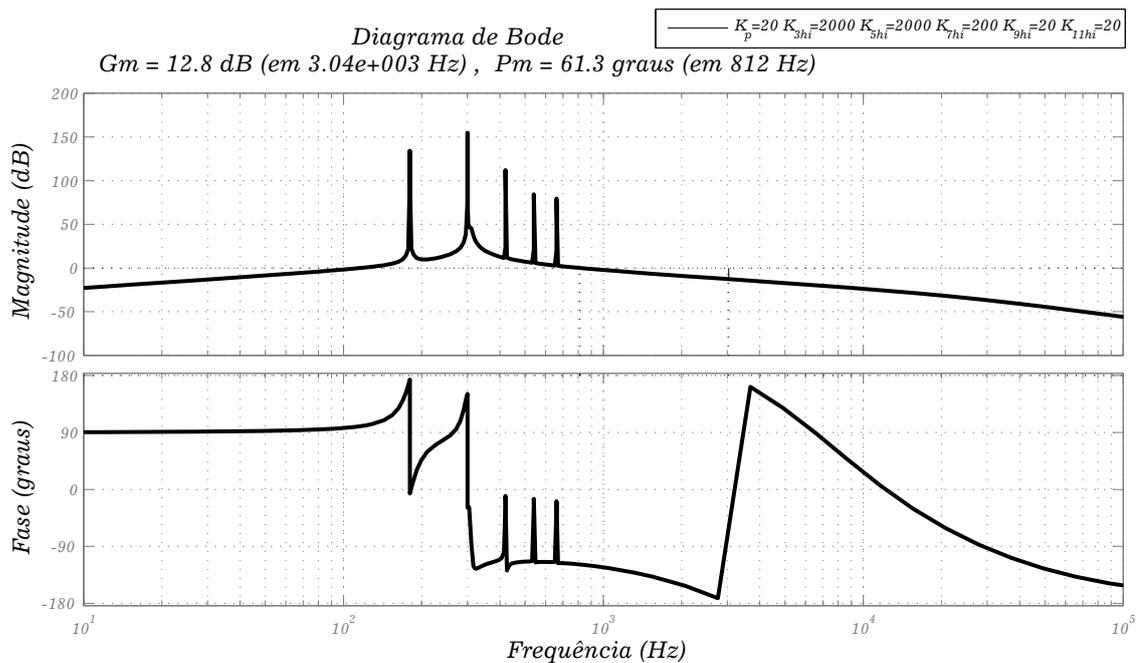
Figura 21 – Diagrama de Bode da FTMA do controle da corrente de compensação com o ressonante sintonizado para a harmônica h=11.



Fonte: O Autor, 2019.

Ao se analisar as Figuras 17-21, verifica-se que os valores escolhidos para cada SSI não modificaram os parâmetros utilizados para avaliar a estabilidade do sistema, margem de fase, frequência de cruzamento e margem de ganho. Para que não haja dúvida foi plotado o Bode do sistema completo incluindo todos os controladores devidamente sintonizados, Figura 22.

Figura 22 – Diagrama de Bode da FTMA do controle da corrente de compensação com todos os ressonantes.



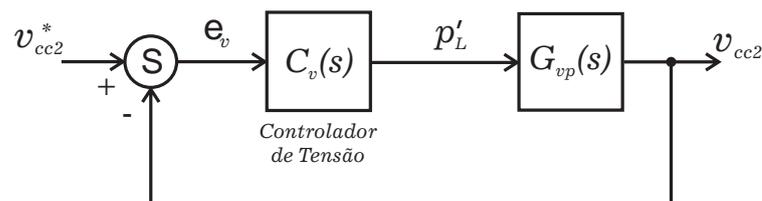
Fonte: O Autor, 2019.

2.6.1.2 Projeto do Controlador de Tensão do Barramento cc

O diagrama de blocos da malha externa de controle da tensão do barramento cc é apresentado na Figura 12. Considerando que a malha interna é ideal, a potência p_L se torna igual a referência do controlador de tensão p_L^* . Além disso, desprezando as perturbações p_{filtro} e p_{bot} , as não linearidades na medição de v_{cc2} e a dinâmica do sensor de tensão é possível simplificar o diagrama de blocos da Figura 12 resultando no diagrama mostrado na Figura 23.

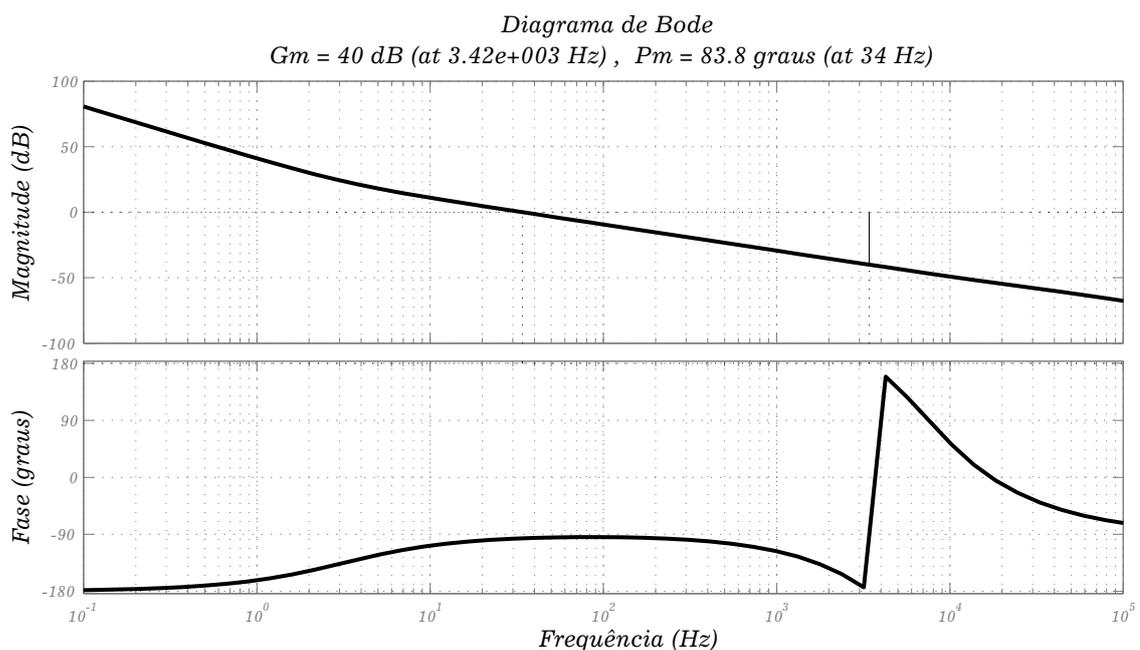
Para que a malha interna possa ser de fato desprezada nesta análise é necessário que ela seja muito mais rápida que a malha externa. Esse desacoplamento é garantido fazendo com que a frequência de cruzamento da malha externa tenha um valor, pelo menos, dez vezes menor que a frequência de cruzamento da malha interna. Como se observa no diagrama de Bode da FTMA desse sistema, mostrado na Figura 24, a frequência de cruzamento que se utilizou é praticamente 20 vezes menor.

Figura 23 – Diagrama de blocos simplificado da malha de controle de v_{cc2} .



Fonte: O Autor, 2019.

Figura 24 – Diagrama de Bode da FTMA do controle da tensão do barramento cc v_{cc} , $K_p=0,5$ e $K_i=10$.



Fonte: O Autor, 2019.

2.6.2 Projeto dos controladores da corrente circulante

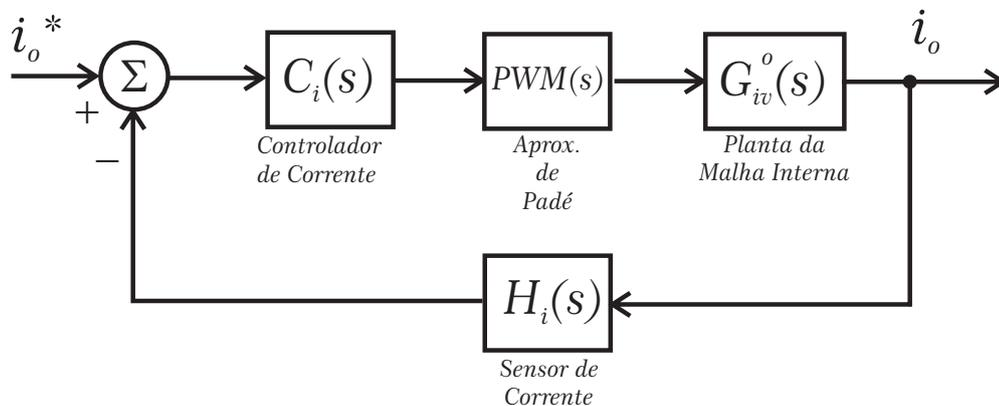
O diagrama de blocos do sistema de controle da corrente circulante é mostrado na Figura 25. O diagrama de Bode da FTMA do sistema da corrente circulante considerando $C_i(s) = 1$ é mostrado na Figura 26. É muito semelhante ao diagrama de Bode da FTMA da malha interna do controle da unidade *top*, com um deslocamento de 20 Hz na frequência de ressonância da planta que acontece em 280 Hz e não em 300 Hz. O primeiro cruzamento por 0 dB do sistema acontece em 258 Hz e o segundo em 304 Hz. Analogamente a FTMA da malha interna do controle da unidade *top*, o segundo cruzamento por zero é que define a margem de fase do sistema. A estratégia adotada para determinar os ganhos dos controladores é a mesma utilizada anteriormente. Primeiramente realiza-se a sintonia do controlador proporcional para definir margem de fase, margem de ganho, frequência de cruzamento do sistema e posteriormente é feita a sintonia dos controladores SSI de maneira que os mesmos não interfiram, ou interfiram minimamente, nos parâmetros de estabilidade adotados.

Conforme mostrado na Figura 26, que a margem de ganho é de 34,7dB (para $K_p=1$), é possível aumentar o ganho até o valor máximo de:

$$K_{p_{max}} = 10^{34,7/20} \approx 54. \quad (47)$$

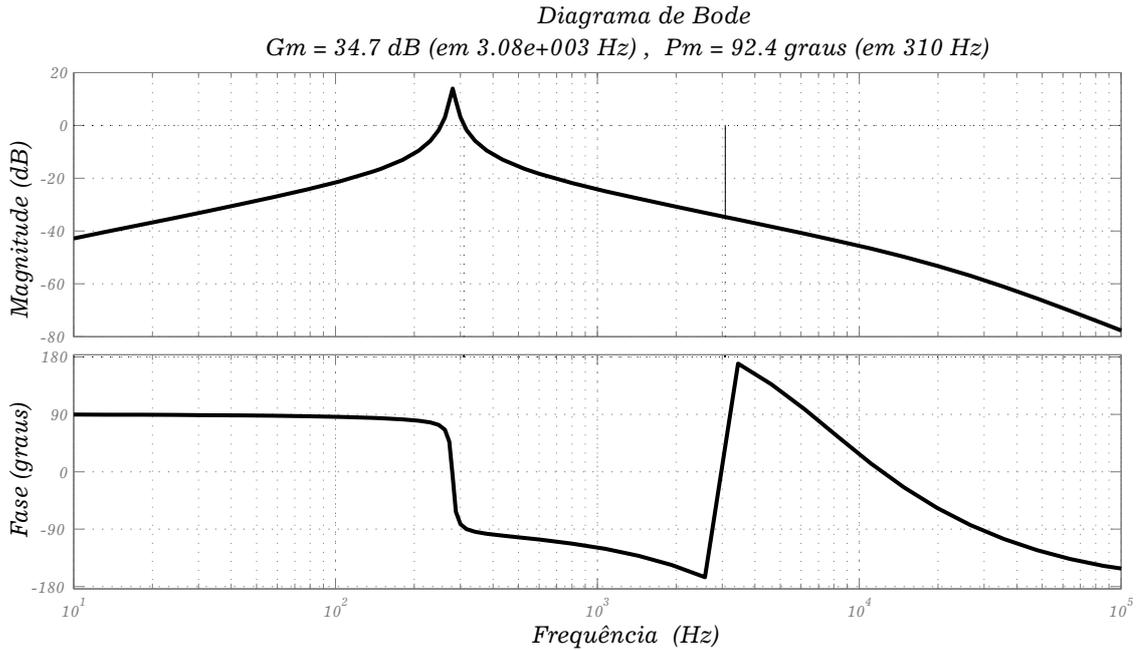
A corrente de circulação possui uma componente de frequência fundamental, por isso é desejável que o valor escolhido para K_p , seja tal que o primeiro cruzamento pelo 0 dB seja menor que 60 Hz que é a frequência fundamental e o segundo cruzamento por zero que define a frequência de cruzamento do sistema seja no mínimo 660 Hz. O diagrama de Bode da FTMA do sistema para um valor escolhido de $K_p=30$, Figura 27, mostra que o sistema possui margem de ganho de 5,14

Figura 25 – Diagrama de blocos da estrutura de controle utilizada para a malha de corrente da corrente circulante *top*.



Fonte: O Autor, 2019.

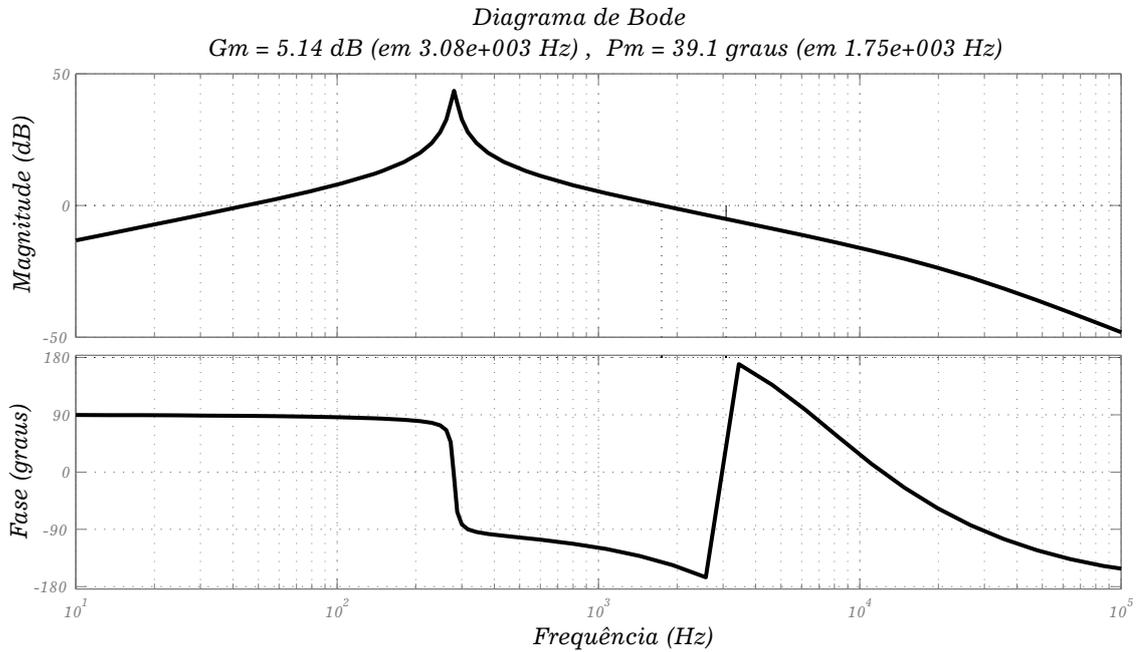
Figura 26 – Diagrama de Bode da FTMA do controle da corrente circulante i_0 com $C_i=1$.



Fonte: O Autor, 2019.

dB em 3,1 kHz, margem de fase de $39,1^\circ$ em 1,75 kHz, ou seja, $f_{cg} = 1,75$ kHz esses parâmetros satisfazem todos os critérios mencionados anteriormente.

Figura 27 – Diagrama de Bode da FTMA do controle da corrente circulante i_0 com $K_p=30$.

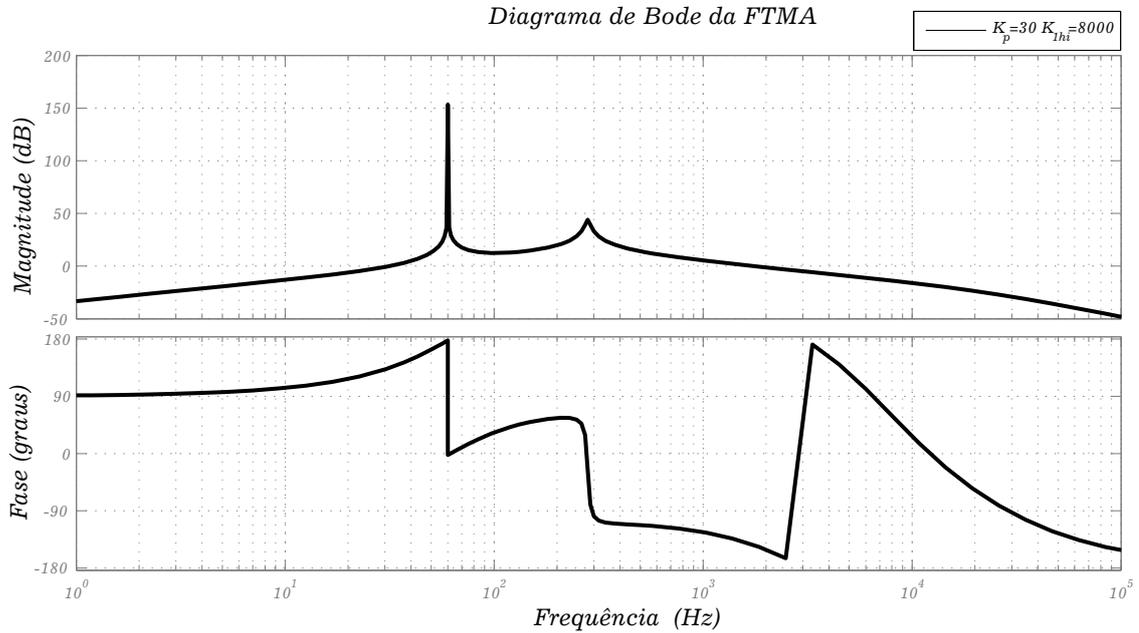


Fonte: O Autor, 2019.

Definido o valor do ganho proporcional, K_p , é preciso escolher os ganhos dos controladores SSI sintonizados nas componentes harmônicas de ordem $h=1,3,5,7,9$ e 11. Novamente cada controlador SSI foi inserido individualmente em paralelo com o proporcional já devidamente

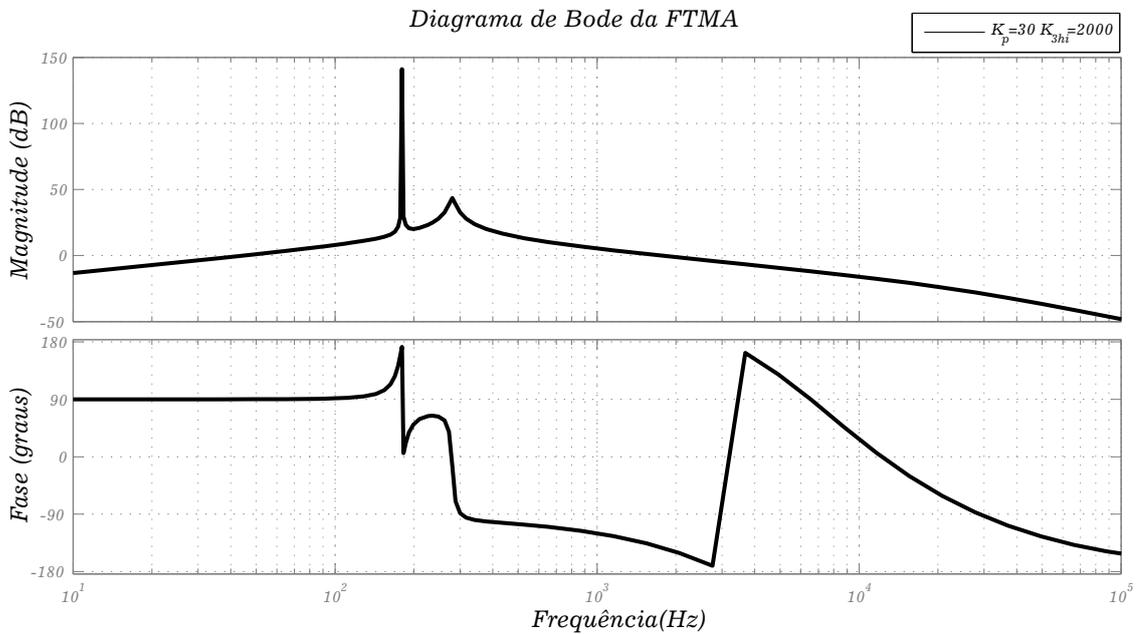
sintonizado. Foram plotados os diagramas de Bode, para cada SSI, Figuras 28-33, com o objetivo de avaliar o efeito de cada controlador separadamente na FTMA do sistema.

Figura 28 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental (60Hz).



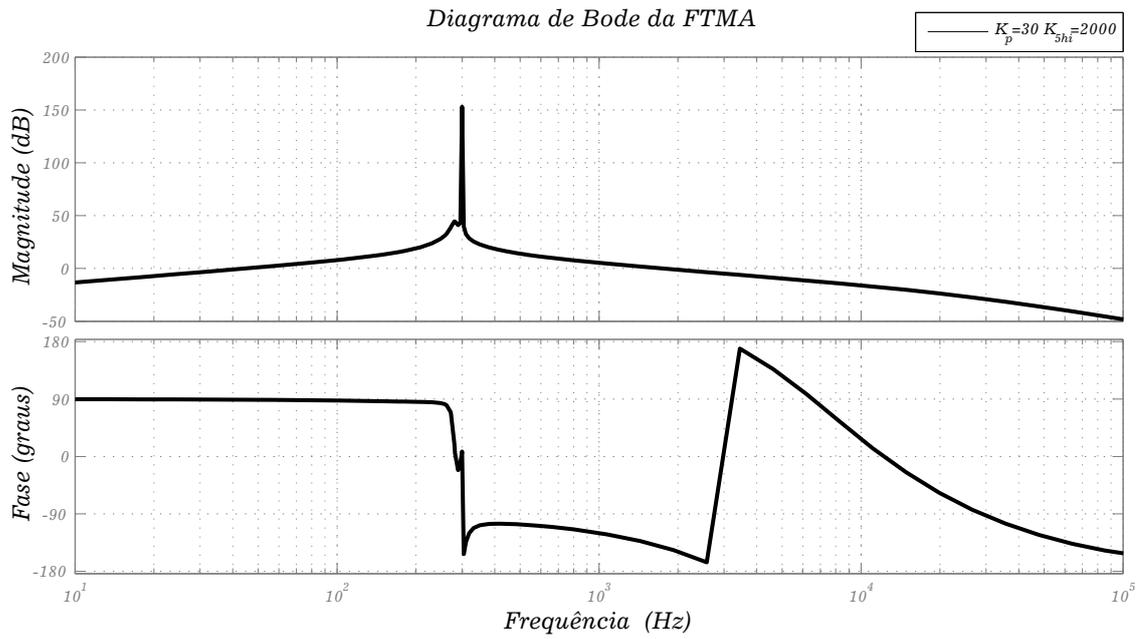
Fonte: O Autor, 2019.

Figura 29 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental $h=3$.



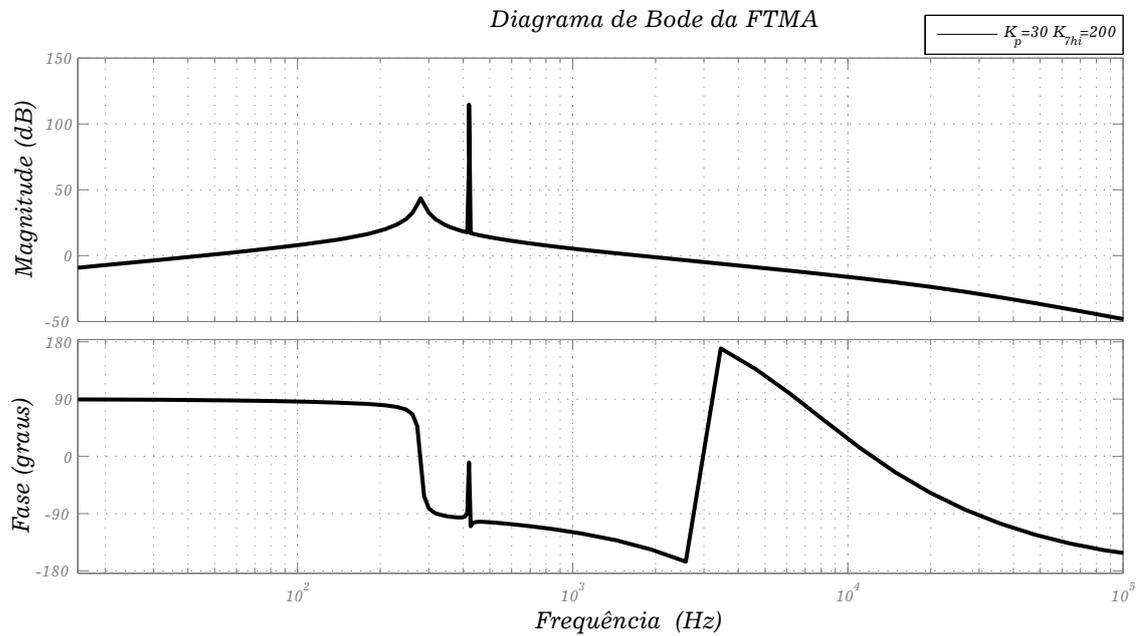
Fonte: O Autor, 2019.

Figura 30 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=5.



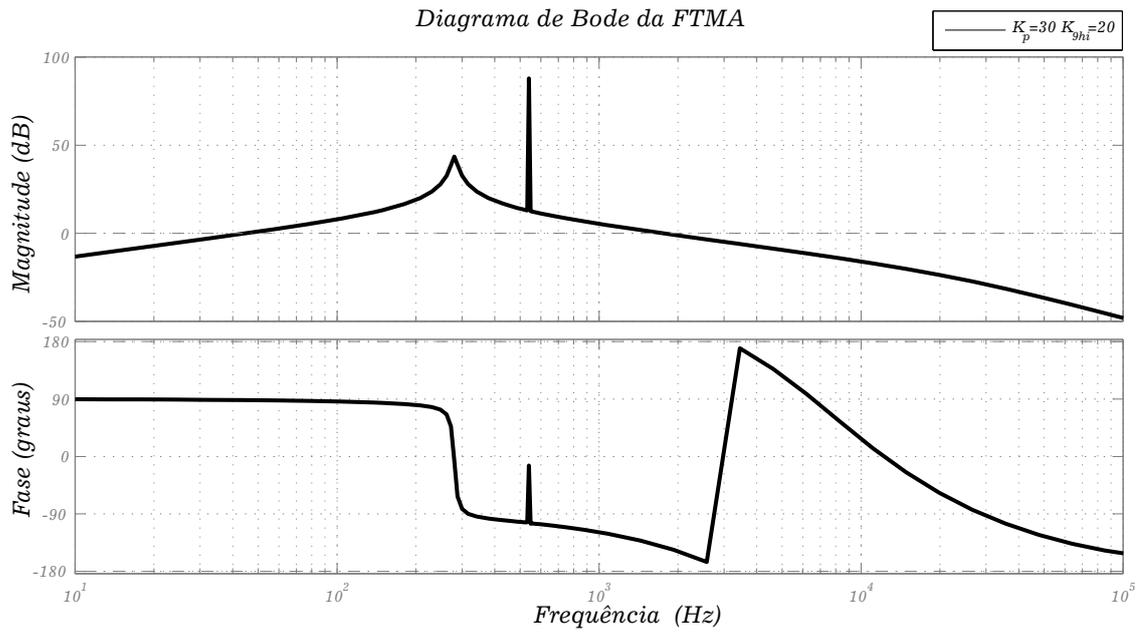
Fonte: O Autor, 2019.

Figura 31 – Diagrama de Bode FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental h=7.



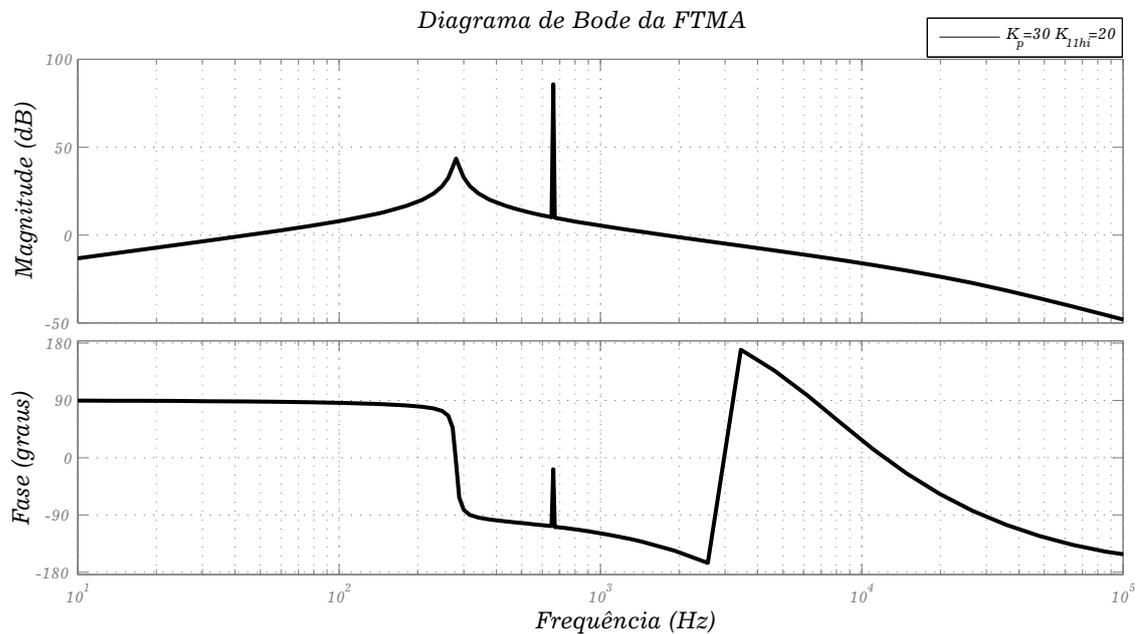
Fonte: O Autor, 2019.

Figura 32 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental $h=9$.



Fonte: O Autor, 2019.

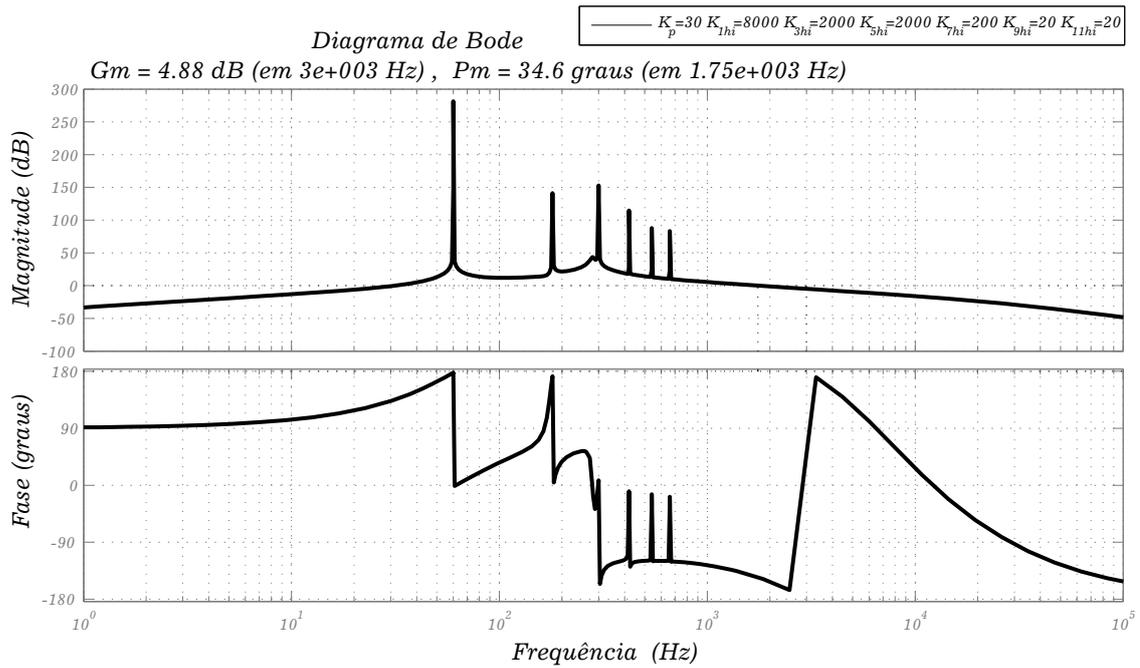
Figura 33 – Diagrama de Bode da FTMA do controle da corrente circulante com o ressonante sintonizado para a componente fundamental $h=11$.



Fonte: O Autor, 2019.

Ao se analisar as Figuras 28-33, verifica-se que os valores escolhidos para cada SSI não modificaram significativamente os parâmetros utilizados para avaliar a estabilidade do sistema. O diagrama de Bode da FTMA do sistema com todos os controladores sintonizados é mostrado na Figura 34.

Figura 34 – Diagrama de Bode da FTMA do controle da corrente circulante com todos os ressonantes.

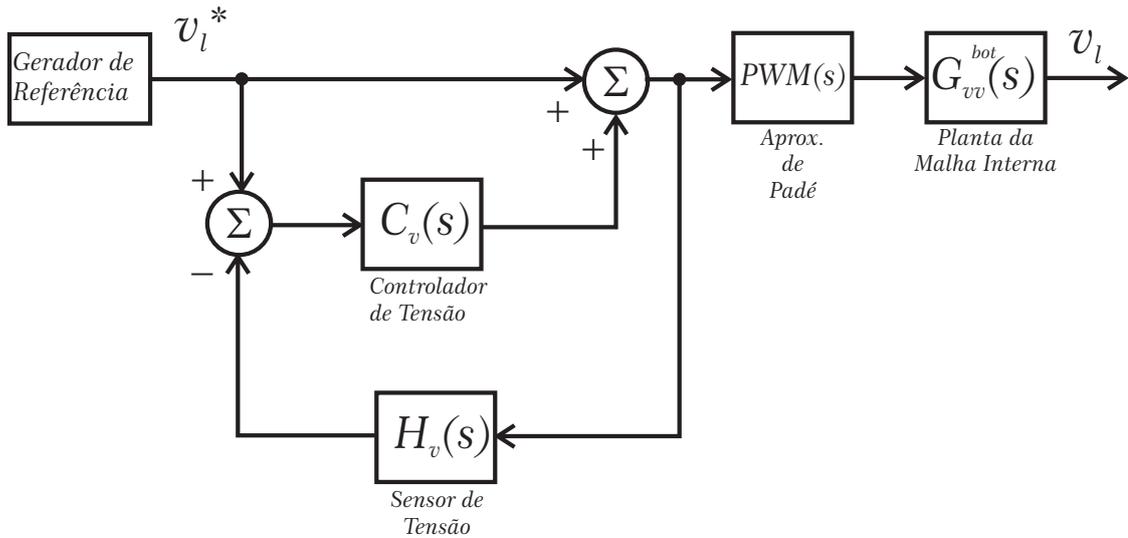


2.6.3 Projeto dos controladores da unidade *bottom*

O diagrama de blocos desse sistema é mostrado na Figura 35. A FTMA desse sistema tem um tipo de resposta diferente das outras, devido a função de transferência da planta $G_{vv}^{bot}(s)$. Observando o diagrama de Bode da FTMA quando $C_v(s) = 1$ na Figura 36, verifica-se que o sistema com esse valor de ganho é instável, margem de ganho negativa em 1,15 kHz, ou seja frequência de cruzamento de fase $f_{cp} = 1,15 \text{ kHz}$, e margem de fase negativa em 1,59 kHz. Pelo fato da frequência de cruzamento de fase acontecer nessa região do gráfico de ressonância natural do sistema, o valor máximo do ganho proporcional que será calculado a seguir será bem menor que um, atenuando toda a curva de ganho do sistema e tornando a margem de ganho positiva. Através do diagrama de Bode da Figura 36, calcula-se o máximo valor permitido para o ganho do controlador proporcional, K_{pmax} :

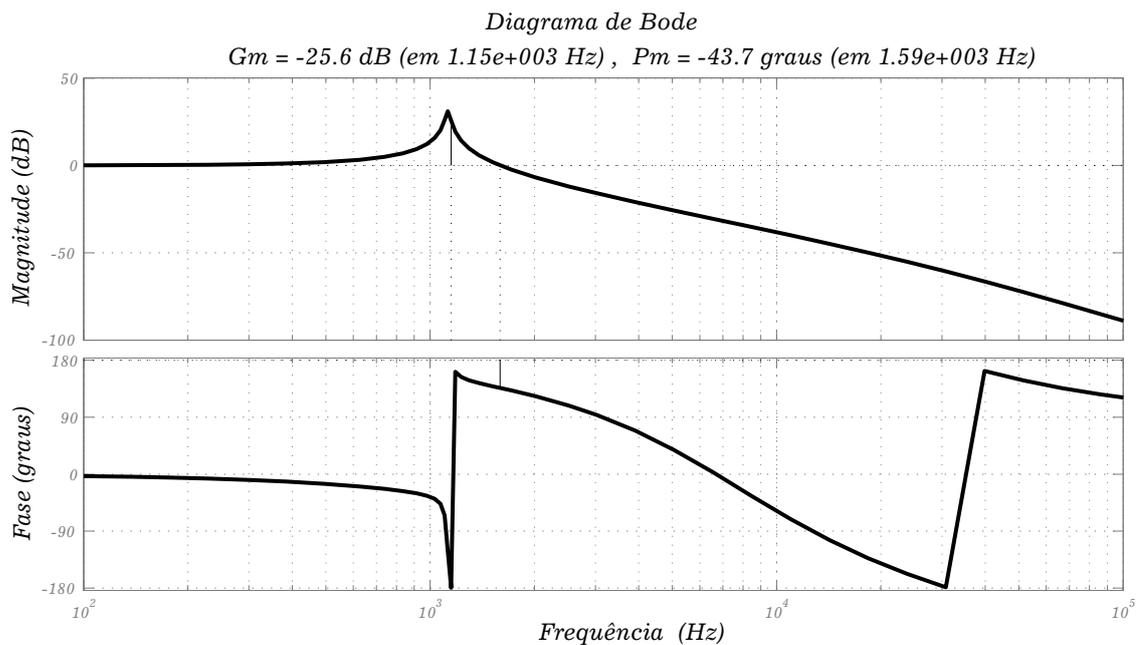
$$K_{pmax} = 10^{\frac{-25,6}{20}} \approx 0,052. \quad (48)$$

Figura 35 – Diagrama de blocos da estrutura de controle utilizada para o controle da tensão da carga v_L .



Fonte: O Autor, 2019.

Figura 36 – Diagrama de Bode da FTMA do controle da tensão da carga v_L .

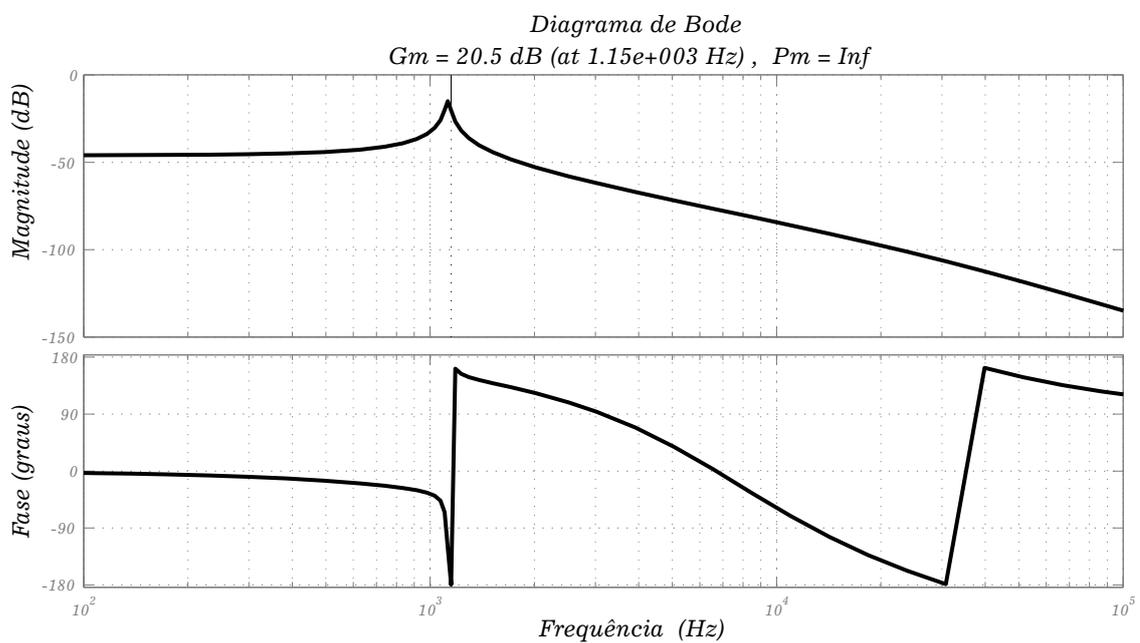


Fonte: O Autor, 2019.

No caso desse sistema, o efeito do controlador proporcional irá definir apenas a margem de ganho do sistema, uma vez que o valor de K_p que será utilizado será menor que um e por isso não será possível definir nesse sistema frequência de cruzamento de ganho nem margem de fase, quando na presença apenas do controlador proporcional. O diagrama de Bode mostrado na Figura 37 mostra que para o valor escolhido $K_p = 0,005$, o sistema é estável com margem de ganho de 20,5 dB em 1,15 kHz, no entanto esse sistema não tem capacidade de compensar nenhuma tensão uma vez que ele rejeita todas as frequências. A adição dos controladores SSI, que têm ganho elevado, é

que permitirá ao sistema compensar tensão em diversas frequências e definir a margem de fase e a frequência de cruzamento de ganho do sistema. As frequências de sintonia dos SSI devem ser sempre inferiores a frequência de cruzamento de fase, f_{cp} , para garantir que a margem de ganho do sistema continuará positiva. Além disso a forma do diagrama de Bode da Figura 37 fará com que a margem de fase do sistema seja definida pelo SSI sintonizado na frequência mais elevada. Devido ao ganho praticamente constante que o sistema apresenta antes da frequência de cruzamento, os ganhos dos controladores SSI serão sintonizados no mesmo valor (um valor que garanta ganho elevado para a frequência de interesse).

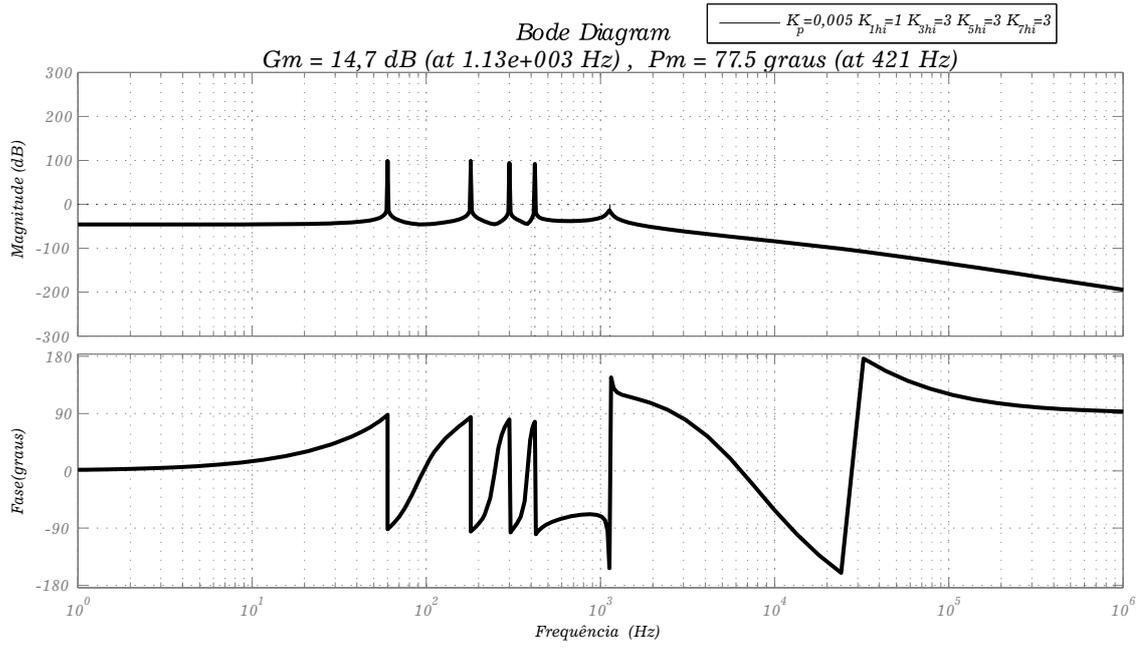
Figura 37 – Diagrama de Bode da FTMA do controle da tensão da carga v_L



Fonte: O Autor, 2019.

A unidade *bottom* deve ser capaz de corrigir afundamentos, sobretensões e harmônicos de tensão. O critério de projeto adotado foi o de compensar tanto a componente fundamental como as harmônicas ímpares até a sétima harmônica. É necessário um SSI sintonizado em cada frequência de interesse. O diagrama de Bode da Figura 38 mostra que o sistema escolhido é estável e possui frequência de cruzamento 420 Hz, margem de fase de $77,5^\circ$ em 420 Hz, ou seja $f_{cg} = 420 \text{ Hz}$, e margem de ganho de 20,5 dB em 1,15 kHz $f_{cg} = 1,15 \text{ kHz}$.

Figura 38 – Diagrama de Bode da FTMA do controle da tensão da carga v_L



Fonte: O Autor, 2019.

3 UPQC COM CONVERSOR SSSL

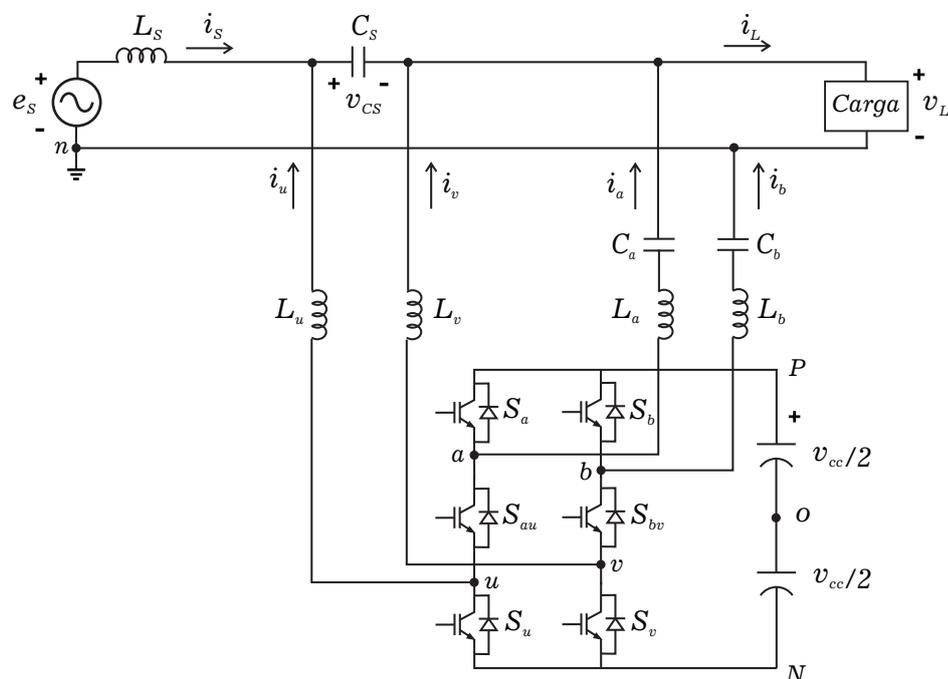
Este capítulo apresenta as considerações necessárias para se calcular as razões cíclicas para o PWM do conversor SSSL. Posteriormente, são apresentados os modelos do conversor bem como os critérios de projeto utilizados para dimensionar seus principais componentes físicos.

3.1 MODULAÇÃO POR LARGURA DE PULSOS DO SSSL

Esta seção objetiva obter as expressões que determinam os estados das chaves do conversor SSSL. Para facilitar a análise, a topologia proposta do UPQC monofásico baseado no SSSL é repetida na Figura 39.

Na Tabela 1 são mostrados os três possíveis estados das chaves pertencentes a um braço do conversor. Qualquer outro estado da chave resulta em um curto-circuito no barramento cc ou em ausência de referência para tensão de saída. As tensões entre os terminais de saída x , y e o centro do barramento cc são chamadas tensões de polo (v_{x0} , v_{y0}), onde $x = (a, b)$ e $y = (u, v)$. Note na

Figura 39 – Topologia proposta do UPQC monofásico baseado na topologia do conversor seis-chaves.



Fonte: O Autor, 2019.

Tabela 1 – Possíveis combinações dos estados das chaves em um braço do conversor SSTL.

<i>Estado da chave</i>	S_x	S_{xy}	S_y	v_{x0}	v_{y0}
1	<i>On</i>	<i>On</i>	<i>Off</i>	$+v_{cc}/2$	$+v_{cc}/2$
2	<i>Off</i>	<i>On</i>	<i>On</i>	$-v_{cc}/2$	$-v_{cc}/2$
3	<i>On</i>	<i>Off</i>	<i>On</i>	$+v_{cc}/2$	$-v_{cc}/2$

Fonte: O Autor, 2019.

Tabela 1 que a tensão de polo da unidade *bottom* (v_{y0}) é sempre menor ou igual a tensão de polo da unidade *top* (v_{x0}), ou seja, é necessário respeitar a inequação

$$v_{x0} \geq v_{y0}. \quad (49)$$

Na Tabela 1, observa-se que a chave S_x , onde $x = \{a, b\}$, controla o valor instantâneo da tensão de polo v_{xo} :

$$v_{xo} = (2S_x - 1) \frac{v_{cc}}{2}, \quad (50)$$

em que $S_x = 0$ e $S_x = 1$ representam chave aberta e chave fechada, respectivamente. Os ciclos de trabalho das chaves S_x são calculados a partir do valor médio de (50) em um período de chaveamento resultando em:

$$D_x = \frac{1}{2} + \frac{v_{xo}^*}{v_{cc}}, \quad (51)$$

onde D_x é ciclo de trabalho da chave S_x e v_{xo}^* é a tensão de polo de referência imposta ao terminal de saída x , o qual deve ser igual ao valor médio de v_{xo} para uma frequência da chaveamento suficientemente elevada.

Similarmente, a chave S_y , onde $y = \{u, v\}$, controla o valor instantâneo da tensão de polo v_{yo} :

$$v_{yo} = (1 - 2S_y) \frac{v_{cc}}{2}, \quad (52)$$

em que $S_y = 0$ e $S_y = 1$ representam chave aberta e chave fechada, respectivamente. Os ciclos de trabalho das chaves S_y são calculados a partir do valor médio de (52) em um período de chaveamento resultando em:

$$D_y = \frac{1}{2} - \frac{v_{yo}^*}{v_{cc}}, \quad (53)$$

onde v_{yo}^* é a tensão de polo de referência imposta ao terminal de saída y , que deve ser igual ao valor médio de v_{yo} em um período para uma frequência de chaveamento suficientemente elevada. Os ciclos de trabalho complementar das chaves y podem ser obtidos por

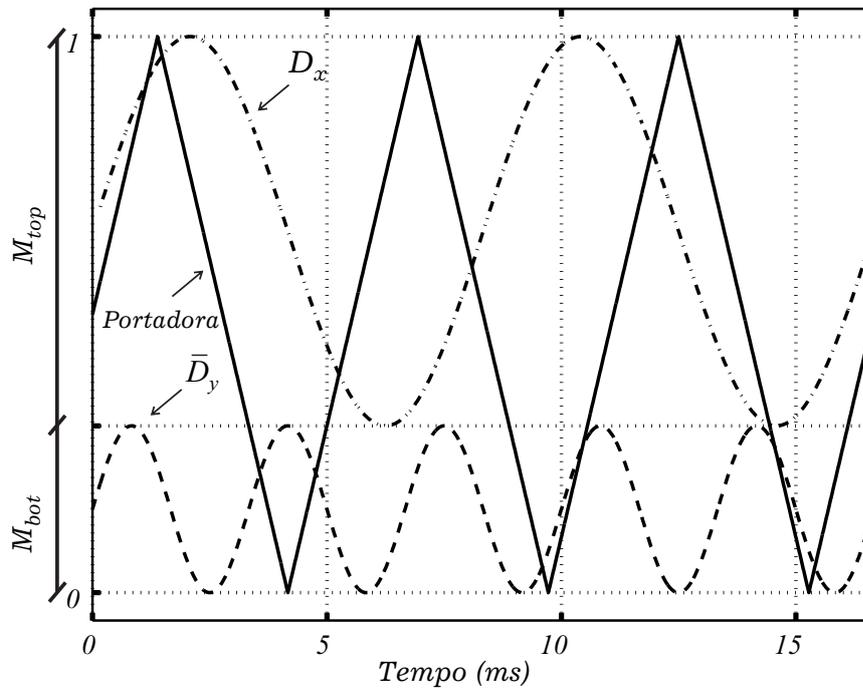
$$\bar{D}_y = 1 - D_y = \frac{1}{2} + \frac{v_{yo}^*}{v_{cc}}. \quad (54)$$

É importante observar que a estratégia de modulação deve atender a restrição da inequação (49). Considerando a frequência de chaveamento, f_{ch} , suficientemente elevada, o valor médio de (49) pode ser reescrito como:

$$v_{x0}^* \geq v_{y0}^*. \quad (55)$$

Portanto, as tensões de polo de referência em (51) e (54) devem ter deslocamento em amplitude positivo e negativo para que a restrição (55) seja respeitada. As equações (51) e (54) determinam os ciclos de trabalho das chaves S_x e S_y . Com o objetivo de obter os sinais de gatilho S_x e S_y , seus ciclos de trabalho devem ser comparados com uma portadora triangular definida no intervalo $[0,1]$ com uma frequência f_{ch} , como se pode ver na Figura 40, onde a portadora possui uma frequência reduzida para melhor visualização. Note que os ciclos de trabalho estão deslocados de forma que a restrição (55) seja respeitada. Se o ciclo de trabalho D_x é maior que a portadora, a chave S_x está fechada. Caso contrário, está aberta. Se o ciclo de trabalho \bar{D}_y é maior que a portadora, a chave S_y está aberta. Caso contrário, está fechada. Na Tabela 1, pode-se notar que o estado das chaves do meio, S_{xy} , pode ser determinado por uma operação lógica ou exclusivo entre S_x e S_y , ou seja, $S_{xy} = XOR(S_x, S_y)$ (ANDRADE *et al.*, 2018). Isto define completamente todos os estados das chaves do conversor.

Figura 40 – Divisão das portadores entre as unidades, $M_{top} = 0,7$ and $M_{bot} = 0,3$.



Fonte: O Autor, 2019.

O próximo passo é calcular as tensões de polo de referência v_{a0}^* , v_{b0}^* , v_{u0}^* e v_{v0}^* ; o que define os ciclos de trabalho em (51) e (54). Três tensões de referência devem garantir o funcionamento adequado do conversor proposto, ou seja, compensação de tensões e correntes harmônicas, compensação de afundamentos e sobretensões e redução da corrente circulante, i_0 , para um nível que não afete nem o desempenho do conversor nem a operação da carga.

A abordagem para determinar as tensões de polo de referência é similar, mas não idêntica a proposta em (SANTOS *et al.*, 2014), que fez uso de três controladores: um para controlar o conversor série, outro para controlar o conversor paralelo e outro para a corrente circulante entre os dois conversores. A diferença é que a técnica de modulação tem de ser adaptada para o condicionador de potência proposto, uma vez que (SANTOS *et al.*, 2014) utilizou dois conversores ponte completa ao invés de um conversor SSTL para gerar as tensões de polo. Portanto, do sistema de controle provêm três tensões de referência: v_{top}^* é responsável por controlar a tensão do barramento cc e compensar as correntes harmônicas da carga, v_{bot}^* é responsável por compensar as tensões harmônicas da rede, afundamentos ou sobretensões e v_0^* é responsável por controlar a corrente circulante.

Geralmente, as tensões de polo são completamente determinadas pelas tensões de referência do sistema de controle. No entanto, no condicionador proposto, as três tensões de referência geradas pelo sistema de controle (v_{top}^* , v_{bot}^* e v_0^*) são insuficientes para determinar uma solução única para as tensões de polo de referência (v_{a0}^* , v_{b0}^* , v_{u0}^* e v_{v0}^*). Como consequência, há um grau de liberdade na estratégia de modulação que pode ser usado para alcançar alguma condição desejada, como reduzir o DHT (Distorção Harmônica Total) ou a tensão de modo comum. Observando (56), (57) e (58), é possível definir as relações entre as três tensões de referência do sistema de controle e as quatro tensões de polo de referencia do conversor:

$$v_{top}^* = v_{a0}^* - v_{b0}^* \quad (56)$$

$$v_{bot}^* = v_{u0}^* - v_{v0}^* \quad (57)$$

$$v_0^* = v_{u0}^* + v_{v0}^* - v_{a0}^* - v_{b0}^*. \quad (58)$$

Uma opção possível é definir o grau de liberdade, v_z^* , como uma das tensões de polo, por exemplo:

$$v_z^* = v_{v0}^*. \quad (59)$$

Como consequência, o conjunto de equações de (56) a (59) define uma solução única para as tensões de polo de referência (v_{a0}^* , v_{b0}^* , v_{u0}^* e v_{v0}^*). Resolvendo este conjunto de equações, é possível obter:

$$v_{a0}^* = 0,5(v_{top}^* + v_{bot}^* - v_0^*) + v_z^* \quad (60)$$

$$v_{b0}^* = 0,5(-v_{top}^* + v_{bot}^* - v_0^*) + v_z^* \quad (61)$$

$$v_{u0}^* = v_{bot}^* + v_z^* \quad (62)$$

Lamentavelmente, as tensões de polo de referência de (59) a (62) não necessariamente atendem a restrição (55), porque as referências do controle contêm tensões com frequência fundamental e harmônicas que são essencialmente tensões bipolares. Como consequência, é necessário adicionar deslocamentos em amplitude positivos e negativos as tensões de polo da unidade *top* (v_{x0}^*) e *bottom* (v_{y0}^*), respectivamente. Isto é equivalente a dividir o barramento cc em duas áreas disjuntas para as duas unidades do conversor, garantindo que as tensões de polo de referência da unidade *top* nunca cruzem com as tensões de polo de referência da unidade *bottom*. Em termos de ciclos de trabalho, esta divisão representa duas áreas de modulação disjuntas dentro do intervalo da portadora [0,1], uma para a unidade *top* (M_{top}) e outra para unidade *bottom* (M_{bot}), como se pode ver na Figura 40. A única restrição é que as áreas de modulação devem ser definidas dentro do intervalo da portadora [0,1] para evitar sobremodulação, ou seja,

$$M_{top} + M_{bot} = 1. \quad (63)$$

Em (LIMONGI *et al.*, 2015b), a portadora foi dividida igualmente entre as duas unidades ($M_{top} = M_{bot} = 0,5$). No entanto, em aplicações de condicionamento de potência, é interessante dividir a área de maneira desigual, similar a (CAVALCANTI *et al.*, 2015). Em condição de operação normal, quando as unidades série e paralelo do conversor estão compensando tensão e corrente harmônicas, é interessante definir uma área de modulação maior para a unidade paralela (*top*), uma vez que a distorção da corrente é muito superior a distorção da tensão. Este é o caso da Figura 40, onde $M_{top} = 0,7$ e $M_{bot} = 0,3$. Por outro lado, durante um afundamento ou sobretensão, a unidade série do conversor necessita gerar uma tensão fundamental de amplitude elevada e conseqüentemente é necessário uma área maior para a modulação da unidade série (*bottom*), logo, pode ser necessário fazer $M_{bot} > M_{top}$.

Observando as equações dos ciclos de trabalho em (51) e (54) e a Figura 40, pode-se ver que D_x em (51) deve ter um deslocamento positivo em amplitude igual a $+1/2 - M_{top}/2 = +M_{bot}/2$

para atender a Figura 40. Analogamente, \bar{D}_y deve ter um deslocamento em amplitude negativo igual a $-1/2 + M_{bot}/2 = -M_{top}/2$. Estes deslocamentos em termos de ciclos de trabalho são equivalentes a deslocamentos em amplitude de $+M_{bot}v_{cc}/2$ e $-M_{top}v_{cc}/2$ nas tensões de polo de referência v_{x0}^* e v_{y0}^* , respectivamente. Portanto, as expressões para as tensões de polo de referência em (59)-(62) podem ser reescritas como:

$$v_{a0}^* = \underbrace{0,5(v_{top}^* + v_{bot}^* - v_0^*) + 0,5v_{cc}M_{bot}}_A + v_z^* \quad (64)$$

$$v_{b0}^* = \underbrace{0,5(v_{bot}^* - v_{top}^* - v_0^*) + 0,5v_{cc}M_{bot}}_B + v_z^* \quad (65)$$

$$v_{u0}^* = \underbrace{v_{bot}^* - 0,5v_{cc}M_{top}}_U + v_z^* \quad (66)$$

$$v_{v0}^* = \underbrace{-0,5v_{cc}M_{top}}_V + v_z^*. \quad (67)$$

Uma vez definidas as tensões de polo de referência que respeitam a restrição em (55), é necessário determinar o valor do grau de liberdade, v_z^* , respeitando os limites operacionais da estratégia de modulação. Os limites operacionais da estratégia de modulação são definidos pelo valor da tensão do barramento cc e as áreas de modulação para as unidades *top* e *bottom* mostradas na Figura 40. Dessa forma, as seguintes inequações devem ser respeitadas:

$$\begin{cases} -0,5v_{cc} + M_{bot}v_{cc} \leq v_{x0}^* \leq +0,5v_{cc}, \\ -0,5v_{cc} \leq v_{y0}^* \leq -0,5v_{cc} + M_{bot}v_{cc}. \end{cases} \quad (68)$$

Para a unidade *top*, substituindo (64) e (65) em (68), é possível obter o seguinte conjunto de inequações para v_z^* :

$$\begin{cases} v_z^* \geq -0,5v_{cc} + M_{bot}v_{cc} - A, \\ v_z^* \geq -0,5v_{cc} + M_{bot}v_{cc} - B, \\ v_z^* \leq +0,5v_{cc} - A, \\ v_z^* \leq +0,5v_{cc} - B. \end{cases} \quad (69)$$

Analogamente, para a unidade *bottom*, as inequações para v_z^* são:

$$\left\{ \begin{array}{l} v_z^* \geq -0,5v_{cc} - U, \\ v_z^* \geq -0,5v_{cc} - V, \\ v_z^* \leq -0,5v_{cc} + M_{bot}v_{cc} - U, \\ v_z^* \leq -0,5v_{cc} + M_{bot}v_{cc} - V. \end{array} \right. \quad (70)$$

A tensão v_z^* deve respeitar todas as inequações em (69) e (70) ao mesmo tempo, ou seja, as inequações devem se combinar para representar o pior caso. Portanto, reescrevendo as inequações, é possível obter:

$$\left\{ \begin{array}{l} v_z^* \geq \underbrace{-0,5v_{cc} + M_{bot}v_{cc} - \min(A, B)}_{ZB1}, \\ v_z^* \geq \underbrace{-0,5v_{cc} - \min(U, V)}_{ZB2}, \end{array} \right. \quad (71)$$

$$\left\{ \begin{array}{l} v_z^* \leq \underbrace{+0,5v_{cc} - \max(A, B)}_{ZT1}, \\ v_z^* \leq \underbrace{-0,5v_{cc} + M_{bot}v_{cc} - \max(U, V)}_{ZT2}. \end{array} \right. \quad (72)$$

Definindo

$$\left\{ \begin{array}{l} v_{zmin}^* = \max(ZB1, ZB2), \\ v_{zmax}^* = \min(ZT1, ZT2), \end{array} \right. \quad (73)$$

as inequações podem ser simplificadas para

$$v_{zmin}^* \leq v_z^* \leq v_{zmax}^*. \quad (74)$$

Uma vez determinados os valores máximo e mínimo para a tensão v_z^* em (73) e (74), pode-se escolher qualquer valor desejado entre esses limites. O valor de v_z^* foi escolhido como:

$$v_z^* = \frac{v_{zmax}^* + v_{zmin}^*}{2}. \quad (75)$$

Portanto, uma vez definido o valor da tensão auxiliar v_z^* em (75), é possível implementar o PWM do condicionador de potência proposto utilizando as seguintes etapas:

1. Defina a área de modulação desejada para as unidades *top* (paralela) e *bottom* (série), M_{top} e M_{bot} , respeitando a restrição $M_{top} + M_{bot} = 1$;
2. Meça a tensão do barramento cc, v_{cc} , e determine as tensões de referência v_{top}^* , v_{bot}^* e v_0^* do sistema de controle;
3. Calcule os termos auxiliares A , B , U e V utilizando (64)-(67);
4. Calcule as tensões auxiliares v_{zmin}^* e v_{zmax}^* utilizando (71)-(73);
5. Calcule a tensão auxiliar v_z^* utilizando (75);
6. Calcule a tensão de polo de referência v_{a0}^* , v_{b0}^* , v_{u0}^* e v_{v0}^* utilizando (64)-(67);
7. Calcule os ciclos de trabalho do inversor SSTL, D_a , D_b , D_u e D_v utilizando (51) e (54);
8. Compare os ciclos de trabalho com a portadora triangular do PWM como na Figura 40 para definir os estados das seis chaves.

3.2 DIMENSIONAMENTO DO SSTL

Nessa seção são apresentados os critérios básicos que foram utilizados para projetar os principais componentes utilizados no protótipo. Estes componentes estão divididos em cinco grupos:

- Dimensionamento do filtro de saída da unidade *top*.
- Dimensionamento do filtro de saída da unidade *bottom*.
- Dimensionamento do barramento cc do conversor.
- Dimensionamento da carga.
- Dimensionamento do dissipador de calor do conversor.

É dado um destaque maior aos três primeiros grupos que correspondem aos componentes passivos do UPQC. O dimensionamento do filtro de saída da unidade *top* consiste basicamente em definir os valores de L_a , L_b , C_a e C_b para a frequência de ressonância, f_{res} , fator de qualidade, Q , potência reativa, Q_{ca} e Q_{cb} , além dos limites de tensão de C_a e C_b . No caso do filtro de saída da unidade *bottom*, os valores de L_u , L_v e C_s são escolhidos levando em consideração o *ripple* máximo de C_s , em relação a v_L , e o limite de tensão suportável de C_s .

Antes de falar sobre o projeto destes componentes é necessário conhecer os modelos cc e ca do UPQC. Através destes modelos são determinadas as tensões limites as quais os elementos dos filtros de saída estarão submetidos.

3.2.1 Modelo cc do UPQC

Para obtenção do modelo cc, considera-se que a frequência de todas as fontes do circuito é nula. Dessa maneira pode-se considerar que em regime permanente todos os indutores e fontes de tensão alternada do circuito podem ser substituídos por curtos-circuitos. As resistências internas dos indutores serão desconsideradas para simplificar a análise. A partir desta análise pode-se construir o modelo cc do UPQC mostrado na Figura 41. As fontes de tensão cc representadas no modelo são geradas pelo PWM. Considerando os índices de modulação utilizados nos testes $M_{top} = 0,7$ e $M_{bot} = 0,3$, os níveis cc para as unidades *top* e *bottom* são $-0,35v_{cc}$ e $+0,15v_{cc}$ com respeito aos pontos *P* e *N*, respectivamente. Para encontrar a tensão cc sobre os capacitores é utilizada a Lei das malhas de Kirchhoff. Desta maneira, para a malha *N-u-v-N* (Figura 41), temos que:

$$\begin{aligned} -\frac{M_{bot}}{2}v_{cc} - v_{cs}^{cc} + \frac{M_{bot}}{2}v_{cc} &= 0, \\ v_{cs}^{cc} &= 0. \end{aligned} \quad (76)$$

Para a malha *P-a-b-P*, temos:

$$\begin{aligned} \frac{M_{top}}{2}v_{cc} - v_{ca}^{cc} + v_{cb}^{cc} - \frac{M_{top}}{2}v_{cc} &= 0, \\ v_{ca}^{cc} &= v_{cb}^{cc}. \end{aligned} \quad (77)$$

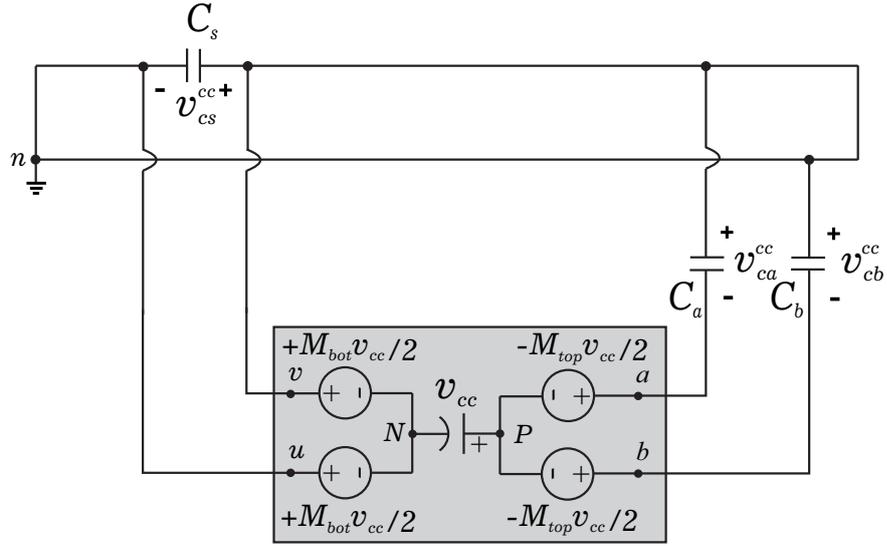
O capacitor do filtro de saída da unidade *bottom*, C_s , não possui nenhuma componente cc. Por outro lado, cada um dos capacitores do filtro de saída da unidade *top* deve suportar metade da tensão do barramento cc.

3.2.2 Modelo ca do UPQC

O modelo ca é obtido para a componente fundamental (60 Hz). Note que os filtros passivos das unidades *bottom* e *top* são projetados para ter frequência de ressonância superior a frequência fundamental. Portanto, a reatância capacitiva é muito maior que a reatância indutiva para a componente de 60 Hz. Por exemplo, se o filtro da unidade *top* for sintonizado na 5^a harmônica, a reatância capacitiva será 25 vezes maior que a reatância indutiva para a componente fundamental. Assim, no modelo ca apresentado, as reatâncias indutivas são desprezadas.

Em regime permanente, a unidade *top* compensa apenas as componentes harmônicas da corrente de carga, logo as tensões de saída v_{aP} e v_{bP} são consideradas nulas e substituídas por curtos-circuitos no modelo ca. Já a unidade *bottom* em 60 Hz compensa afundamentos e sobretensões, por isso as tensões v_{uN} e v_{vN} são representadas por fontes de tensão. Além disso, tanto a rede como a

Figura 41 – Modelo cc do UPQC monofásico baseado no SSTL.



Fonte: O Autor, 2019.

carga são incluídas no modelo. O barramento cc e as componentes cc geradas pelo PWM do UPQC são substituídas por curtos-circuitos. Com base nessa análise, é construído o modelo ca do UPQC mostrado na Figura 42.

Aplicando a lei de Kirchhoff na malha $N-u-v-N$, temos:

$$-v_{uN} - v_{cs}^{ac} + v_{vN} = 0. \quad (78)$$

Assumindo que $v_{uN} = -v_{vN}$, para que as duas saídas contribuam igualmente para produção de v_{cs}^{ac} durante a sobretensão ou o afundamento, o que resulta em $v_{cs}^{ac} = 2v_{vN}$. Uma vez que a unidade *bottom* possui M_{bot} (%) de v_{cc} , cada terminal de saída produz uma tensão de pico a pico de $M_{bot}v_{cc}$. Portanto, $v_{uN}^{pico} = v_{vN}^{pico} = M_{bot}v_{cc}/2$. Como consequência, o valor de pico máximo que v_{cs}^{ac} pode assumir é $M_{bot}v_{cc}$, ou seja:

$$\begin{aligned} \max(v_{cs}^{ac}) &= +M_{bot}v_{cc}, \\ \min(v_{cs}^{ac}) &= -M_{bot}v_{cc}. \end{aligned} \quad (79)$$

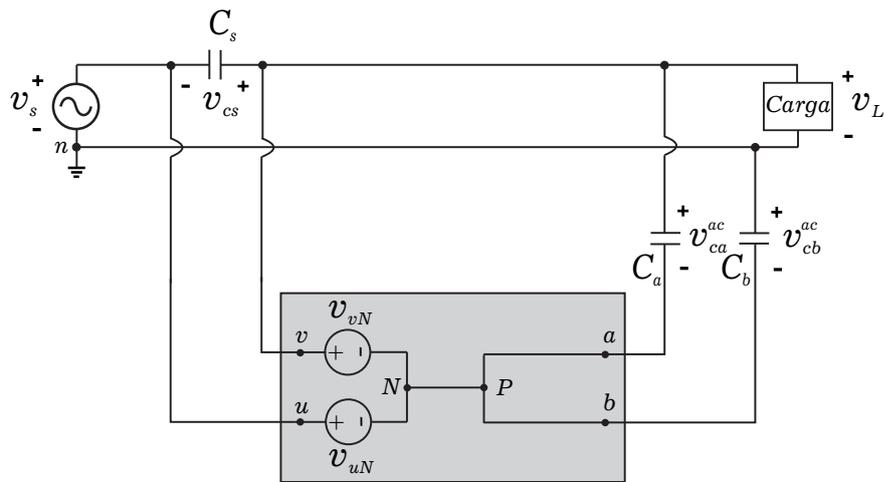
Analisando a malha $P-a-b-P$, temos:

$$-v_{ca}^{ac} + v_L + v_{cb}^{ac} = 0. \quad (80)$$

Como $C_a = C_b$, a tensão v_L é dividida igualmente sobre os capacitores que estão conectados em série, ou seja:

$$\begin{aligned} \max(v_{ca}^{ac}) &= \max(v_{cb}^{ac}) = +\frac{v_L^{pico}}{2}, \\ \min(v_{ca}^{ac}) &= \min(v_{cb}^{ac}) = -\frac{v_L^{pico}}{2}. \end{aligned} \quad (81)$$

Figura 42 – Modelo ca do UPQC monofásico baseado no SSTL.



Fonte: O Autor, 2019.

3.2.3 Tensão máxima suportada pelos capacitores

Para se obter a tensão máxima que deve suportada pelos capacitores, é feita uma análise utilizando o teorema da superposição e os modelos ca e cc do UPQC. Para o capacitor C_s são utilizadas (76) e (79) para obter os limites de v_{cs} , resultando em:

$$\begin{aligned} \max(v_{cs}) &= +M_{bot}v_{cc}, \\ \min(v_{cs}) &= -M_{bot}v_{cc}, \end{aligned} \quad (82)$$

enquanto (77) e (81) são utilizadas para obter v_{ca} e v_{cb} :

$$\begin{aligned} \max(v_{ca}) &= \max(v_{cb}) = +\frac{v_L^{peak}}{2} - \frac{v_{cc}}{2}, \\ \min(v_{ca}) &= \min(v_{cb}) = -\frac{v_L^{peak}}{2} - \frac{v_{cc}}{2}. \end{aligned} \quad (83)$$

Conforme é mostrado mais adiante, as condições de operação do conversor são $M_{bot} = 0,3$, $v_{cc} = 260$ V e $v_L^{peak} = 155$ V. Nestas condições, temos que C_s deve suportar no mínimo uma tensão alternada com pico de 78V, enquanto os capacitores C_a e C_b devem suportar no mínimo uma tensão alternada com pico de 78V com um *offset* negativo de 130V. Para C_s utilizou-se um capacitor que suporta uma tensão alternada com pico de até 305 V. Para os capacitores C_a e C_b foram utilizados capacitores que suportam até 480V de pico de tensão alternada.

3.2.4 Dimensionamento do filtro de saída da unidade top

Para projetar os valores L_a , C_a , L_b e C_b , utilizou-se dois critérios principais:

1. O total de potência reativa do filtro, $Q_{total} = Q_{C_a} + Q_{C_b}$, deve compensar a potência reativa demandada pela carga;
2. A frequência de ressonância do filtro sintonizada em uma componente harmônica específica da carga.

Admitindo que $C_a = C_b$ e que a tensão aplicada sobre os capacitores é dada por (81), a potência reativa é dada por:

$$Q_{C_a} = Q_{C_b} = \frac{(V_{ca}^{rms})^2}{X_{ca}} = \frac{(V_L^{rms}/2)^2}{1/\omega_s C_a} = \frac{\omega_s C_a (V_L^{rms})^2}{4}$$

$$Q_{total} = 2Q_{C_a} = \frac{\omega_s C_a (V_L^{rms})^2}{2},$$
(84)

onde ω_s é a frequência natural da rede elétrica em rad/s .

Escolhendo $Q_{total} = Q_L$, é possível determinar o valor de C_a e C_b a partir de:

$$C_a = C_b = \frac{2Q_L}{\omega_s (V_L^{rms})^2}.$$
(85)

Após determinar C_a e C_b , os valores de L_a e L_b são definidos pela frequência de ressonância do filtro LC, ω_{res}^{sh} :

$$\omega_{res}^{sh} = \frac{1}{\sqrt{L_a C_a}}$$

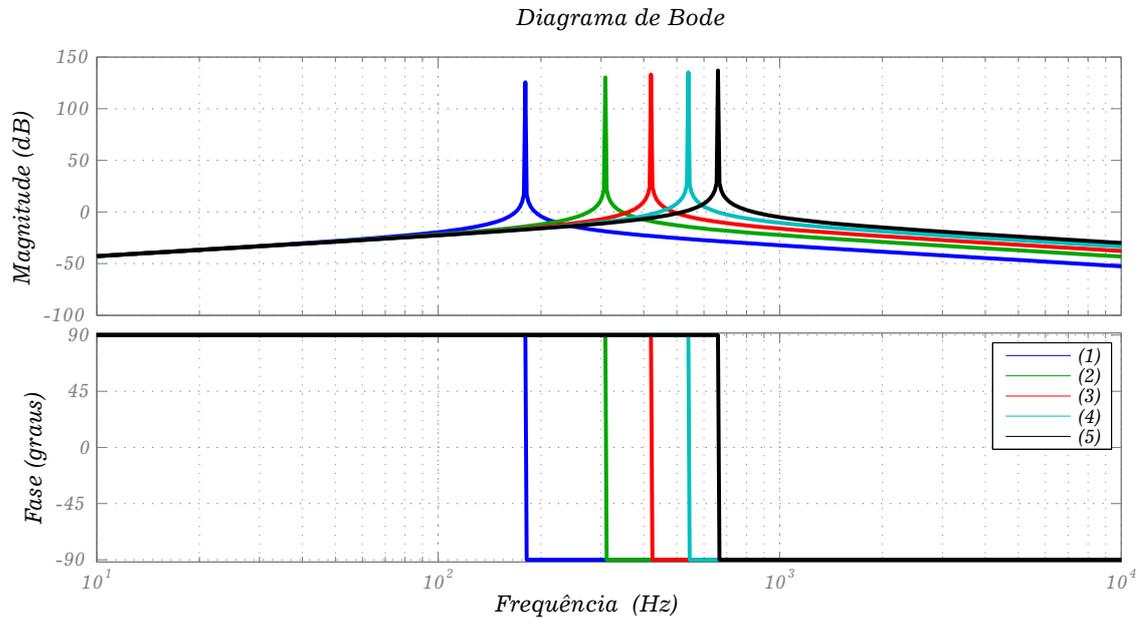
$$L_a = L_b = \frac{1}{C_a (\omega_{res}^{sh})^2}.$$
(86)

Sabendo que a potência reativa da carga é $Q_L = 250 \text{ var}$ e $V_L^{rms} = 110 \text{ V}$, o valor das capacitâncias C_a e C_b encontrado é de $109 \mu F$. O valor utilizado foi de $115 \mu F$.

Conhecendo o valor das capacitâncias C_a e C_b , falta apenas escolher a frequência de ressonância do filtro, ω_{res}^{sh} . A escolha de ω_{res}^{sh} é uma decisão de compromisso entre a potência do UPQC e o volume do filtro de saída em questão. Como o valor da capacitância foi escolhido com base na potência reativa necessária para que o fator de potência da instalação fique próximo da unidade, deve-se ter em mente que quanto menor ω_{res}^{sh} mais volumoso e pesado será o filtro de saída, pois os indutores serão maiores (observe a Figura 43).

Por outro lado, o filtro de saída é responsável por filtrar parte das componentes harmônicas. Como o espectro harmônico da corrente de carga se concentra nas harmônicas ímpares de baixa ordem, com predominância da terceira harmônica, se for escolhida uma frequência muito elevada para a sintonia, será exigido mais do funcionamento da parte ativa do UPQC o que provavelmente exigirá uma tensão nominal do barramento cc mais elevada. Por isso foi escolhida a frequência de ressonância na quinta harmônica, que resultou num valor para as indutâncias L_a e L_b teórico de $2,4 \text{ mH}$. Os indutores L_a e L_b são do tipo núcleo de ar sendo projetados fisicamente utilizando

Figura 43 – Diagramas de Bode da função de transferência de G_{iv}^{top} . (1) – $\omega_{res} = 2\pi 180 \text{ rad/s}$ e $L_a = 6,8 \text{ mH}$, (2) – $\omega_{res} = 2\pi 300 \text{ rad/s}$ e $L_a = 2,3 \text{ mH}$, (3) – $\omega_{res} = 2\pi 420 \text{ rad/s}$ e $L_a = 1,2 \text{ mH}$, (4) – $\omega_{res} = 2\pi 540 \text{ rad/s}$ e $L_a = 755 \mu\text{H}$, (5) – $\omega_{res} = 2\pi 660 \text{ rad/s}$ e $L_a = 505 \mu\text{H}$



(ALMEIDA, 2001) e foram construídos no laboratório. Após ensaio, verificou-se que o valor obtido nas duas indutâncias foi de $2,3 \text{ mH}$.

3.2.5 Dimensionamento do filtro de saída da unidade bottom

Com o objetivo de projetar o filtro passivo de saída da unidade *bottom*, dois critérios são definidos:

1. ΔV_L : Queda máxima de tensão nos indutores $L_u + L_v$ (para a componente fundamental);
2. Δv_{cs} : Máximo *ripple* de tensão no capacitor C_s .

Em seguida são estipulados os valores para estes critérios e calculados os valores dos componentes L_u , L_v e C_s .

A queda de tensão nos indutores é calculada por:

$$\begin{aligned} \Delta V_L &= \omega_s (L_u + L_v) I_L^{rms} \\ &= \omega_s (L_u + L_v) \frac{S_L}{V_L^{rms}}, \end{aligned} \quad (87)$$

onde S_L é a potência aparente da carga. Portanto, definindo um valor para ΔV_L e admitindo que $L_u = L_v$, as indutâncias podem ser obtidas por:

$$L_u = L_v = \frac{\Delta V_L V_L^{rms}}{2\omega_s S_L}. \quad (88)$$

Estipulando $\Delta V_L = 2,5\%$ da tensão de pico da carga e sabendo que a potência da carga é $S_L = 774,5 \text{ VA}$ e $V_L^{rms} = 110 \text{ V}$, o valor das indutâncias L_u e L_v encontrado é de $0,73 \text{ mH}$.

Para determinar o *ripple* de tensão sobre C_s pode ser usado o circuito equivalente mostrado na Figura 44. Observe que o filtro série se comporta como um filtro passa-baixa de segunda ordem. O conversor opera com um padrão de chaveamento simétrico, de tal maneira que o padrão de v_{uv} é equivalente ao de uma tensão gerada por um conversor ponte completa operando com PWM unipolar e a primeira banda de *ripple* de chaveamento aparece em $2f_{ch}$. Portanto, é possível determinar o valor de Δv_{cs} através da atenuação no *ripple* de tensão, $\Delta v_{cs}/v_{cc}(\text{dB})$, para a frequência $2f_{ch}$. Assumindo que próximo a frequência de ressonância, f_{res}^{sr} , o ganho do filtro série é aproximadamente 0dB e para $f > f_{res}^{sr}$, o ganho reduz a uma taxa de -40dB/década (por ser um filtro de segunda ordem), então:

$$\frac{\Delta v_{cs}/v_{cc}(\text{dB})}{40\text{dB}} = N_{decadas}, \quad (89)$$

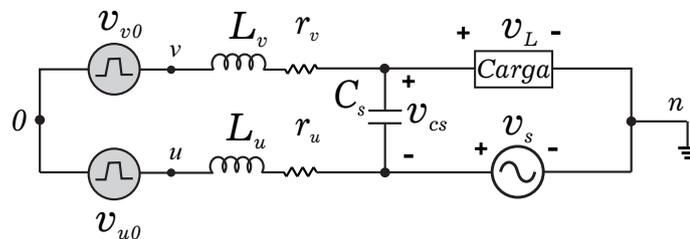
onde $N_{decadas}$ é o número de décadas nas quais a primeira banda do *ripple* de chaveamento deve ficar acima da frequência de ressonância. Logo:

$$\frac{2f_{ch}}{f_{res}^{sr}} \geq 10^{N_{decadas}} \quad (90)$$

$$f_{res}^{sr} \leq 2f_{ch} 10^{-N_{decadas}}.$$

Estas inequações definem o limite superior da frequência de ressonância do filtro. Qualquer valor pode ser escolhido abaixo desse limite.

Figura 44 – Circuito equivalente para o filtro de saída da unidade *bottom*.



Fonte: O autor, 2019.

Após calcular os valores de L_u e L_v e definir a frequência de ressonância desejada, f_{res}^{sr} , através de (89) e (90), é possível determinar o valor de C_s fazendo:

$$C_s = \frac{1}{(L_u + L_v)(2\pi f_{res}^{sr})^2}. \quad (91)$$

Estipulando Δv_{cs} como 0,1% da tensão do barramento cc, a relação $\Delta v_{cs}/v_{cc}(dB)$ é $-60dB$. Substituindo esse valor em (89), resulta $N_{decaadas} = 1,5$. Usando (90) com $f_{ch} = 20 kHz$, tem-se $f_{res}^{sr} \leq 1,26 kHz$. Por fim, usando (91) obtém-se $C_s = 10,8 \mu F$.

3.2.6 Dimensionamento do barramento cc

O barramento cc é projetado para possuir um valor de capacitância, C_{cc} , e uma tensão nominal, v_{cc}^{nom} . Esses valores são escolhidos para que a tensão do barramento não ultrapasse o intervalo $[v_{cc}^{min}, v_{cc}^{max}]$ durante afundamentos e sobretensões. O valor de v_{cc}^{min} é definido como o valor limite para que o UPQC seja capaz de compensar um certo percentual do afundamento de maneira satisfatória, $sag\%$, durante um certo tempo, Δt_{sag} . O valor de v_{cc}^{max} é determinado pela capacidade que o UPQC possui de compensar um certo percentual de sobretensões, $swell\%$, durante um certo tempo, Δt_{swell} , limitado pela tensão nominal do capacitor do barramento cc.

Conforme visto anteriormente, na unidade *bottom* os valores de pico das tensões de saída são:

$$v_{v0}^{pico} = -v_{u0}^{pico} = \frac{M_{bot}}{2} v_{cc}. \quad (92)$$

Resultando em:

$$v_{v0}^{pico} - v_{u0}^{pico} = v_{vu}^{pico} = M_{bot} v_{cc}. \quad (93)$$

O UPQC deve ser sempre capaz de compensar uma quantidade máxima de afundamento. Isto será possível se o valor de pico da tensão de saída for sempre maior que o valor de pico do maior afundamento, ou seja:

$$v_{vu}^{pico} \geq sag\% v_s^{pico}. \quad (94)$$

Substituindo (93) em (94) é possível determinar o valor mínimo da tensão do barramento como sendo:

$$v_{cc}^{min} = \frac{sag\% v_s^{pico}}{M_{bot}}. \quad (95)$$

Durante um afundamento, o filtro da unidade *bottom* do UPQC fornece energia a carga junto com a rede, ou seja, o barramento cc tende a descarregar. A corrente da carga, i_L , circula tanto pela rede quanto pelo UPQC. Dessa maneira, a rede fornece $100\% - sag\%$ e o UPQC fornece $sag\%$ da tensão da carga. A mesma proporção delinea o quanto de energia é fornecido pelo UPQC e pela rede. Conseqüentemente, a perda de energia no barramento cc durante o afundamento é calculada através de:

$$sag\% P_L \Delta t_{sag} = \frac{1}{2} C_{cc} \left[(v_{cc}^{nom})^2 - (v_{cc}^{min})^2 \right], \quad (96)$$

onde P_L é a potência ativa nominal da carga. Separando $(v_{cc}^{nom})^2$:

$$(v_{cc}^{nom})^2 = (v_{cc}^{min})^2 + \frac{2 \text{ sag}\% P_L \Delta t_{sag}}{C_{cc}}. \quad (97)$$

De maneira análoga, durante sobretensões, o UPQC opera como uma carga em série com a carga passiva e armazena energia, ou seja, o capacitor do barramento cc é carregado. A corrente de carga, i_L , atravessa ambos rede e UPQC. Portanto, a distribuição de tensão entre o UPQC e a carga define a distribuição de potência de cada um. Considerando uma sobretensão máxima de $\text{swell}\%$ e que a potência da carga é mantida em P_L , o UPQC receberá uma potência $\text{swell}\% P_L$. Consequentemente, o aumento de energia no barramento cc durante a sobretensão é calculado através de:

$$\text{swell}\% P_L \Delta t_{swell} = \frac{1}{2} C_{cc} [(v_{cc}^{max})^2 - (v_{cc}^{nom})^2]. \quad (98)$$

Separando $(v_{cc}^{nom})^2$:

$$(v_{cc}^{nom})^2 = (v_{cc}^{max})^2 - \frac{2 \text{ swell}\% P_L \Delta t_{swell}}{C_{cc}}. \quad (99)$$

Para determinar C_{cc} , iguala-se as equações (97) e (99), resultando em:

$$C_{cc} = \frac{2 P_L (\text{sag}\% \Delta t_{sag} + \text{swell}\% \Delta t_{swell})}{(v_{cc}^{max})^2 - (v_{cc}^{min})^2}. \quad (100)$$

Resumindo, o algoritmo de projeto do capacitor do barramento cc é:

1. Calcular v_{cc}^{min} utilizando (95), definindo $\text{sag}\%$ e M_{bot} ;
2. Escolher o valor de v_{cc}^{max} abaixo do valor nominal do capacitor do barramento cc e definir os valores de $\text{swell}\%$, Δt_{swell} e Δt_{sag} . Uma vez que P_L também é conhecida, usar (100) para encontrar C_{cc} ;
3. Finalmente, após calcular C_{cc} , determinar o valor de v_{cc}^{nom} através de (97) ou (99), o que resultar em um maior valor de v_{cc}^{nom} .

No protótipo, a rede elétrica é de 110 V, portanto $v_s^{pico} = 155V$. Foi utilizado $M_{bot} = 0,3$ e definido que $\text{sag}\% = 0,3$, afundamento máximo de 30%. Utilizando (95) tem-se que $v_{cc}^{min} = 155V$. Utilizando $P_L = 733W$, $\Delta t_{swell} = \Delta t_{sag} = 0,5s$, $\text{swell}\% = 0,2$ e definindo que $v_{cc}^{max} = 320V$ uma vez que o capacitor utilizado suporta até 450V, utilizou-se um capacitor que suporta essa tensão mais elevada porque já estava disponível no laboratório, o cálculo da capacitância resulta em $C_{cc} = 4676\mu F$. O valor utilizado foi $C_{cc} = 4700\mu F$. A aplicação de ambas equações (97) e (99) resultam em valores praticamente iguais a 266V. No protótipo utilizou-se $v_{cc}^{nom} = 260V$.

3.2.7 Dimensionamento da Carga

O projeto da carga não linear que foi utilizada no protótipo foi feito buscando reproduzir um cenário similar (em termos de nível de potência e espectro harmônico) ao apresentado pelo trabalho de (SANTOS *et al.*, 2014). Portanto, a carga será um retificador monofásico a diodos com uma carga RL do lado cc. A carga RL do lado cc foi escolhida de forma que o valor de pico da corrente i_L fosse de aproximadamente 10 A. De acordo com os valores disponíveis dos bancos de cargas do laboratório utilizou-se uma resistência de 12Ω e uma indutância de $42,7 mH$. O valor da indutância de entrada do retificador, L_{ac} , do lado de corrente alternada é determinado admitindo que a queda de tensão máxima do lado cc é de 5%, por meio de (MOHAN, 2007):

$$L_{ac} = \frac{0,05 \cdot 0,9V_s \pi R_L}{4\pi f_1 \cdot 0,9V_s} = \frac{0,05 R_L}{4f_1}, \quad (101)$$

onde V_s é a tensão da rede, f_1 é a frequência da tensão da rede, R_L é a resistência da carga do lado cc. A aplicação de (101) resulta numa indutância L_{ac} de $2,5 mH$. A construção do indutor foi feita utilizando-se uma bobinadeira e um núcleo a ar. O valor da indutância obtido foi de $2,4 mH$.

3.2.8 Dimensionamento do dissipador de calor do conversor

Para dimensionar corretamente o dissipador de calor para as chaves semicondutoras do conversor é necessário saber quais são as perdas destas chaves. Para obter essas perdas utilizou-se da técnica proposta por (CAVALCANTI, 2003). Na simulação desenvolvida em MATLAB/Simulink os dispositivos semicondutores são considerados ideais, sem perdas, então para avaliar esse parâmetro utilizou-se na simulação um bloco adicional, desenvolvido no trabalho de (FERRAZ, 2012), responsável por calcular as perdas em cada semicondutor. Esse bloco calcula as perdas de modo estritamente matemático, de modo que se assemelhem ao máximo com as curvas de perdas apresentadas nos manuais do fabricante. As perdas são calculadas concomitantemente com a simulação, tomando como base medições de correntes e tensões durante toda a simulação.

Os módulos IGBT utilizados no protótipo são do fabricante Semikron modelo SKM 50GB123D. Com os dados apresentados no manual deste componente é possível calcular as perdas produzidas pelo conversor. Esses dados são, em geral, apresentados em forma de gráficos. Para o IGBT são apresentados os gráficos de energia dissipada no seu fechamento (E_{on}), energia dissipada na sua abertura (E_{off}) e de tensão de condução (V_{ce}), todos em função da corrente de coletor (I_C). Para o diodo, são apresentados gráficos de energia de recuperação reversa (E_{rr}) e de tensão de condução (V_f) em função da corrente direta (I_F). Os gráficos característicos possuem

comportamento quadrático em função da corrente que circula no semiconductor (I_C ou I_F). Portanto, para o modelo de perdas, os gráficos são ajustados de acordo com um conjunto de polinômios de segunda ordem (CAVALCANTI, 2003). As equações usadas são as seguintes:

$$\begin{cases} V_{ce} = A_1 I_C^2 + B_1 I_C + C_1 \\ E_{off} = A_2 I_C^2 + B_2 I_C + C_2 \\ E_{on} = A_3 I_C^2 + B_3 I_C + C_3 \\ V_f = A_4 I_C^2 + B_4 I_C + C_4 \\ E_{rr} = A_5 I_C^2 + B_5 I_C + C_5. \end{cases} \quad (102)$$

Os coeficientes A_x , B_x e C_x , em que $x = 1, 2, 3, 4, 5$, dos polinômios de segunda ordem, são obtidos de forma a se aproximar, ao máximo, das curvas mostradas nos manuais, resultando no seguinte conjunto de equações:

$$\begin{cases} V_{ce} = -0,0005 I_C^2 + 0,0855 I_C + 0,7131 \\ E_{off} = (-0,0003 I_C^2 + 0,1029 I_C + 0,6662) 10^{-3} \\ E_{on} = (0,0003 I_C^2 + 0,1573 I_C + 0,2297) 10^{-3} \\ V_f = -0,0001 I_C^2 + 0,0265 I_C + 0,7580 \\ E_{rr} = (-0,0003 I_C^2 + 0,0605 I_C + 0,2376) 10^{-3}. \end{cases} \quad (103)$$

Essas equações foram obtidas para um valor de tensão V_{CE} definido no manual, 600 V. Porém, o conversor proposto opera com uma tensão inferior (266 V) que é a tensão nominal do barramento cc, logo é feito um ajuste de proporcionalidade em todo o conjunto de equações. Após calcular as energias dissipadas e as tensões de operação, as perdas são estimadas na forma de potências. Deve-se ter em mente que o que importa é saber o quanto de potência será dissipada pelos semicondutores para que se dimensione um modelo de dissipador de calor adequado para o conversor.

A cada operação de abertura dos IGBTs, é feito um cálculo para a energia dissipada (E_{off}) e este valor é acumulado, dando como resultado a energia total de abertura em todo o tempo de operação. O total desta energia é dividida pelo tempo, resultando em uma potência de perdas de abertura. Um procedimento análogo é feito para a energia de fechamento (E_{on}) dos IGBTs e a energia de recuperação reversa dos diodos (E_{rr}). Para as perdas de condução é realizado o produto da tensão de condução do IGBT (V_{ce}) por sua corrente de coletor instantaneamente, a todo momento, o que resulta nas perdas de condução de cada IGBT. Em seguida é calculada uma média de todos os valores de potência de condução do IGBT. Esse valor médio é computado como as perdas

de condução de cada IGBT. Procedimento similar é realizado nos diodos para calcular as perdas de condução nestes dispositivos. No final, é feita a soma de todas essas potências, obtendo uma potência de perdas totais dos dispositivos (P_{perdas}).

O total de perdas do conversor foi estimado, através de simulação, em 118 W. Esse total de perdas é elevado considerando a potência processada pela carga. Não foi feito nenhum estudo buscando otimizar as perdas totais. Contudo, parte dessas perdas é um preço que se paga pela retirada do transformador do lado série, que conduzirá a corrente da rede aumentando especialmente as perdas de condução nas chaves da unidade *bottom*. Esta estimativa de perdas foi confirmada experimentalmente. A topologia do protótipo permitiu que o Analisador de Energia Fluke-434 medisse a potência de entrada do protótipo e a potência da carga, Figura 45. A potência de entrada é a potência na fase A e a potência da carga é a potência na fase C, a diferença entre as duas resulta em perdas da ordem de 124 W, valor próximo ao obtido na simulação. A análise deste resultado também comprova o efeito benéfico do protótipo no fator de potência.

Figura 45 – Medição simultânea da potência de entrada na fase A e da carga na fase C.

POWER & ENERGY				
	A	B	C	Total
kW	0.763	-0.000	0.639	1.402
kVA	0.765	0.000	0.709	1.475
kvar	0.042	0.000	0.249	0.016
PF	1.00	---	0.90	0.95

11/05/18 11:36:21 220V 60Hz 3Ø WYE GR32144

UP DOWN TREND EVENTS 0 HOLD RUN

Fonte: O Autor, 2019.

As perdas obtidas em simulação foram utilizadas como entrada para o cálculo da resistência térmica do dissipador, a abordagem utilizada é construir um circuito térmico equivalente. Com base nos dados de manual do módulo Semikron modelo SKM 50GB123D, estruturou-se os cálculos conforme está exemplificado no script do Apêndice B. Resultando numa resistência térmica de 0,5654 [C/W]. O perfil de dissipador utilizado do fabricante HS dissipadores foi o HS125137 com um comprimento de 250 mm, que proporcionou uma resistência térmica de 0,42 [C/W], considerando ventilação natural. No protótipo utilizou-se de ventilação forçada uma vez que estava disponível no laboratório um ventilador adequado ao dissipador.

Na Tabela 2 é apresentado um resumo dos critérios de projeto para dimensionar os principais componentes do UPQC.

Tabela 2 – Critérios de projeto para dimensionamento do protótipo do UPQC.

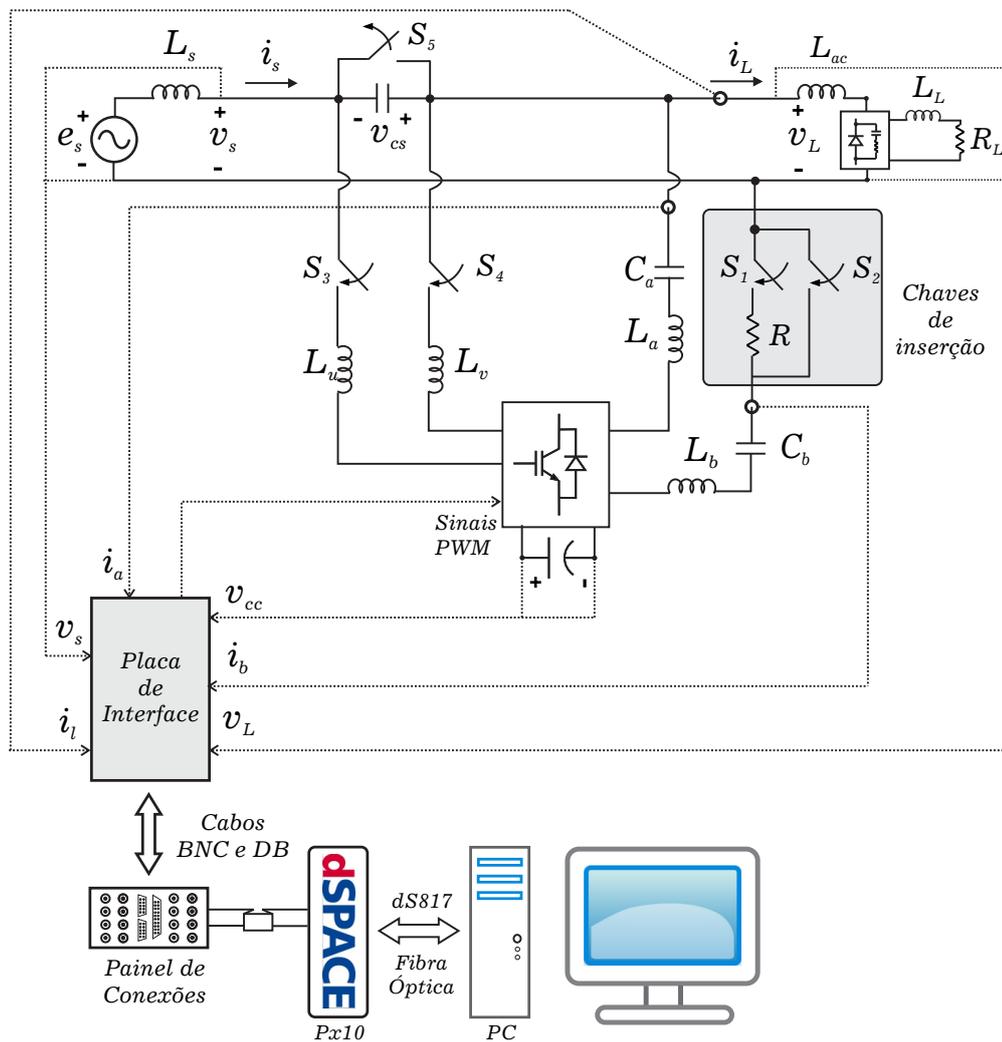
Parâmetro	Símbolo	Valor
Índice de modulação da unidade <i>bottom</i>	M_{bot}	0,3
Índice de modulação da unidade <i>top</i>	M_{top}	0,7
Tensão <i>rms</i> rede/carga	$v_s^{rms} = v_L^{rms}$	110 V
Frequência da rede	f_s	60 Hz
Potência ativa da carga	P_L	733 W
Potência reativa da carga	Q_L	250 var
Potência aparente da carga	S_L	774,5 VA
Frequência de ressonância do filtro da unidade <i>top</i>	ω_{res}^{sh}	$2\pi 300$ rad/s
Queda de tensão série	Δv_L	$2,5\% v_s^{pico}$
<i>Ripple</i> de tensão do capacitor série	Δv_{Cs}	$0,1\% v_{cc}^{nom}$
Atenuação de ripple de tensão do capacitor série	$\Delta v_{cs}/v_{cc}$	60 dB
Frequência de chaveamento/amostragem	f_{ch}	20 kHz
Frequência de ressonância do filtro da unidade <i>bottom</i>	f_{res}^{sr}	1,125 kHz
Tensão mínima do barramento cc	v_{cc}^{min}	155 V
Tensão máxima do barramento cc	v_{cc}^{max}	320 V
Percentual máximo de afundamento na tensão	$sag\%$	30 %
Percentual máximo de sobretensão na tensão	$swell\%$	20 %
Duração máxima do afundamento	Δt_{sag}	0,5 s
Duração máxima da sobretensão	Δt_{swell}	0,5 s

Fonte: O Autor, 2019.

4 RESULTADOS

O condicionador de potência proposto com o conversor SSTL foi implementado no laboratório experimental do Grupo de Eletrônica de Potência da UFPE. O diagrama de blocos do protótipo do condicionador de potência proposto é mostrado na Figura 46. As variáveis medidas do sistema são: a tensão da rede, v_s , a tensão do barramento cc, v_{cc} , a tensão da carga, v_L , a corrente da carga, i_L , e as correntes da unidade *top*, i_a e i_b . Os parâmetros do sistema estão na Tabela 3.

Figura 46 – Configuração experimental para o condicionador de potência monofásico proposto.



Fonte: O Autor, 2019.

Tabela 3 – Parâmetros do protótipo do condicionador de energia proposto.

Parâmetro	Símbolo	Valor
Tensão da rede	v_s	110 V
Frequência da rede	f_s	60 Hz
Frequência de amostragem/chaveamento	f_{ch}	20 kHz
Tensão do barramento cc	v_{cc}	260 V
Capacitância do barramento cc	C_{cc}	4700 μ F
Capacitância do filtro paralelo	$C_a = C_b$	115 μ F
Indutância do filtro paralelo	$L_a = L_b$	2,3 mH
Capacitância do filtro série	C_s	20 μ F
Indutância do filtro série	$L_u = L_v$	0,5 mH
Indutância de entrada da carga	L_{ac}	2,4 mH
Resistência da carga	R_L	12 Ω
Indutância da carga	L_L	42,7 mH

Fonte: O Autor, 2019.

A plataforma de hardware utilizada para implementar o algoritmo de controle do conversor é um sistema modular *dSPACE* utilizando uma placa de processamento DS1005 e diversas placas para cada função de hardware: placa DS5101 para geração de PWM, placa DS2004 para conversão A/D e a placa DS4002 para I/O digital. Todas as placas estão embarcadas em um chassi *dSPACE* PX10 utilizando uma placa DS817 para comunicação bidirecional com um PC através de fibras óticas.

A visão geral do protótipo é mostrada na Figura 47 onde podem ser vistos o gabinete de montagem e o sistema *dSPACE*. A Figura 48 exhibe o interior do quadro elétrico onde é possível ver o conversor de potência, bornes, placas com os sensores, contactores e disjuntores para manobra. A Figura 49 mostra a placa de condicionamento de sinais analógicos e geração de sinais PWM utilizada.

Antes do início da operação do sistema, todas as chaves do conversor são desligadas. Para evitar correntes de *inrush* durante o carregamento do capacitor do barramento cc do conversor, a conexão do protótipo à rede é feita por meio das chaves S_5 , S_1 e S_2 junto com um resistor R . Assim que o filtro paralelo é conectado, o controle da unidade *top* é iniciado: sua primeira ação é controlar a tensão do barramento cc até o nível adequado; após a tensão do barramento cc alcançar seu valor de regime permanente, os controles das correntes harmônicas e da corrente circulante são ativados.

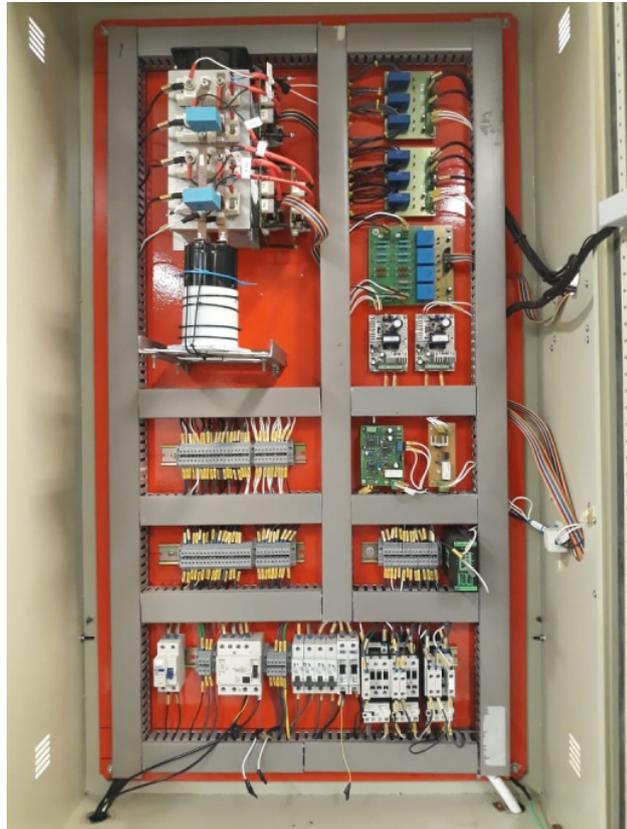
É primordial observar que nesta etapa da operação do conversor não há nenhuma corrente circulante, uma vez que a unidade *bottom* está desconectada, entretanto seu controle já está funcionando para evitar altas correntes circulantes quando a unidade *bottom* for conectada ao

Figura 47 – Visão geral da bancada experimental.



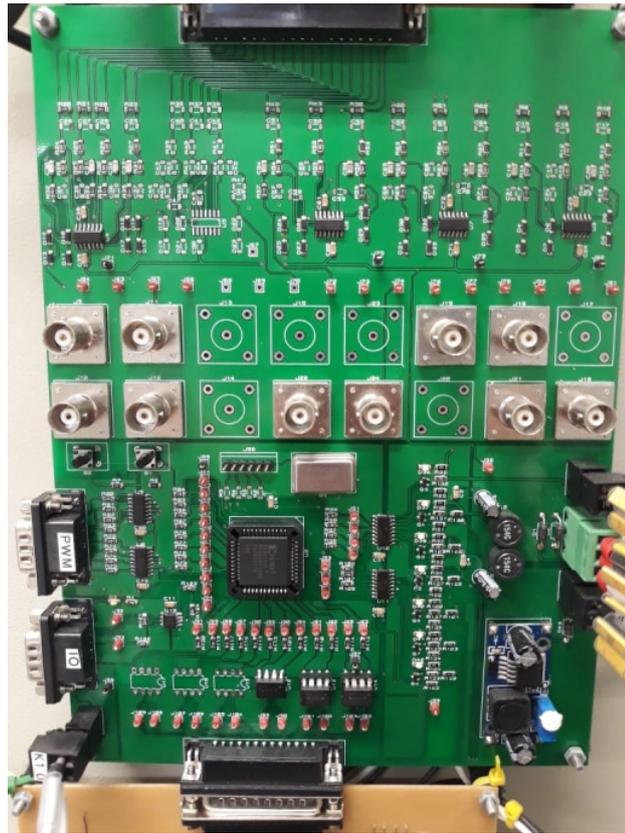
Fonte: O Autor, 2019.

Figura 48 – Quadro de montagem do conversor SSTL.



Fonte: O Autor, 2019.

Figura 49 – Circuito de condicionamento de sinal e geração de PWM.



Fonte: O Autor, 2019.

sistema. O próximo passo consiste em fechar as chaves S_3 e S_4 e abrir a chave S_5 para conectar a unidade *bottom* à rede. Nesse instante, a corrente circulante começa a aparecer no sistema mas o controle a reduz para um nível seguro. A última ação é ativar o controle da tensão do filtro série, compensando as harmônicas da tensão da rede, afundamentos e sobretensões.

4.1 RESULTADOS DE SIMULAÇÃO

O conversor foi previamente simulado usando o MATLAB/Simulink e o controle foi implementado em S-function usando código em C. Convém ressaltar que o mesmo código de controle desenvolvido para a simulação foi utilizado na implementação prática do protótipo.

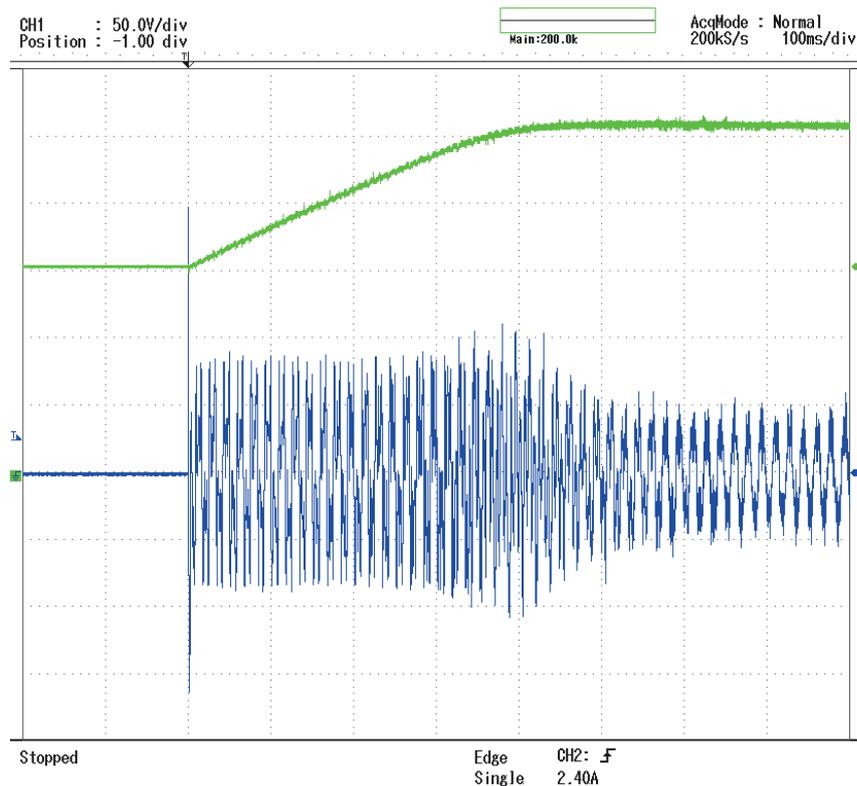
4.2 RESULTADOS EXPERIMENTAIS

Os resultados experimentais do conversor proposto estão apresentados nas Figuras 50-65 e nas Tabelas 4-5. O sistema foi alimentado através de uma fonte linear trifásica programável *PACIFIC 360AMX* com o objetivo de gerar harmônicos de tensão, afundamentos e sobretensões na

tensão v_s da rede elétrica. Os resultados mostrados foram obtidos por um osciloscópio *Yokogawa DL850* e um analisador de qualidade de energia *Fluke 435 Série II* para caracterizar e quantificar as componentes harmônicas no sistema. Algumas variáveis internas do controle foram capturadas usando o *ControlDesk* da plataforma *dSPACE*.

A Figura 50 mostra o carregamento do barramento cc feito através da unidade *top* e a corrente i_a durante a partida do sistema. A operação em regime permanente do filtro híbrido paralelo, unidade *top*, é mostrada na Figura 51. Mesmo com a corrente de carga, i_L , altamente distorcida, o filtro paralelo é capaz de compensar a maior parte do seu conteúdo harmônico e conseqüentemente, a corrente da rede, i_s , é quase senoidal. A distorção harmônica total (DHT) da corrente da carga é 26,3%, enquanto a corrente da rede apresenta apenas 4,6%, o que significa que o condicionador de potência proposto atende à norma (IEEE. . . , 2014). As componentes harmônicas são compensadas de forma satisfatória como pode ser visto na Tabela 4.

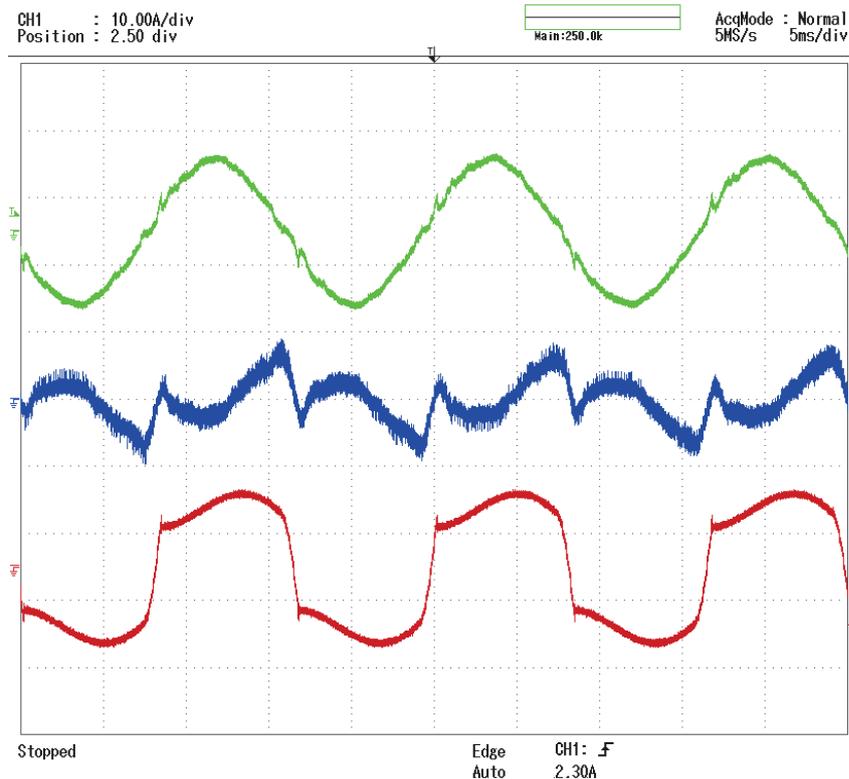
Figura 50 – Resultados experimentais. Carregamento do barramento cc durante a partida do conversor. De cima para baixo (100 ms/div): tensão do barramento cc v_{cc} (50 V/div); corrente do filtro paralelo i_a (10 A/div).



Fonte: O Autor, 2019.

A corrente real, corrente de referência e o erro do controlador são mostrados na Figura 52. É possível observar que existe um erro na componente fundamental que foi causado pela não utilização do regulador ressonante na componente fundamental, este erro corresponde a potência reativa injetada pelo condicionador. A inclusão do controlador na frequência fundamental proporcionará o controle sobre a potência reativa que o condicionador injeta no sistema, reduzindo este erro, no

Figura 51 – Resultados experimentais. Operação em regime permanente do conversor SSTL compensando harmônicos de corrente. De cima para baixo (10 A/div, 5 ms/div): corrente da rede i_s ; corrente do filtro i_a ; corrente da carga i_L .



Fonte: O Autor, 2019.

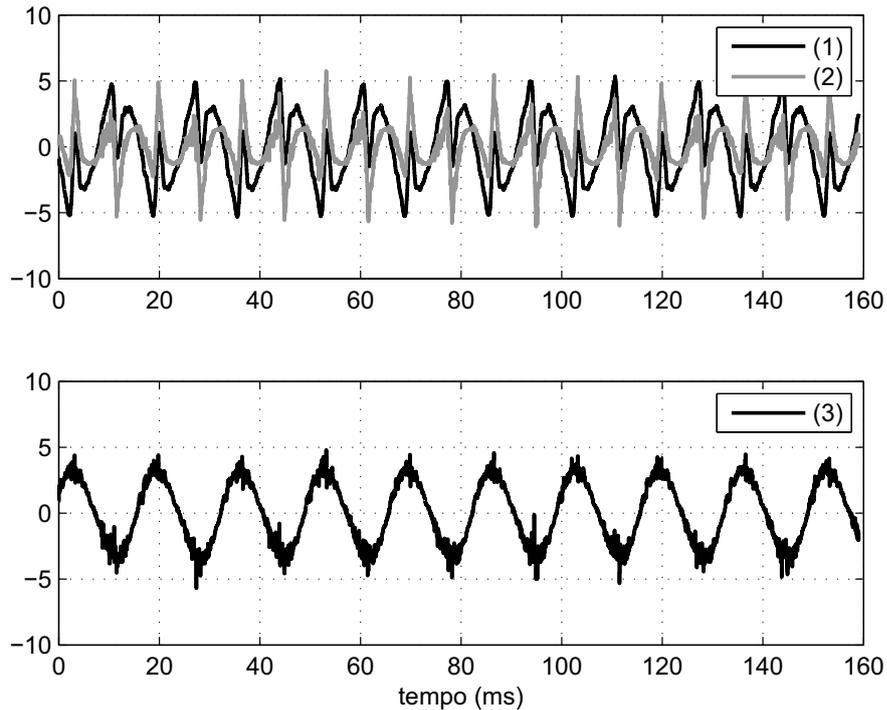
Tabela 4 – Distorção harmônica nas correntes da carga e rede.

Harmônica	Carga	Rede
3 ^a	20,8%	1,5%
5 ^a	11,9%	1,4%
7 ^a	7,0%	0,9%
9 ^a	5,3%	0,8%
11 ^a	3,6%	0,7%
DHT	26,3%	4,6%

Fonte: O Autor, 2019.

entanto este controle obrigará a utilização de uma tensão mais elevada no barramento cc para que não ocorra sobremodulação, para o conversor não injetar potência reativa seria necessário sintetizar uma tensão com a mesma magnitude da tensão do ponto de acoplamento, v_s , o que somado somente ao requisito da corrente de circulação obrigaria que a tensão do barramento fosse maior que $2v_s$. Por isso optou-se nesse trabalho por não utilizar este controle uma vez que a potência reativa injetada pelo conversor foi previamente dimensionada para compensar a demanda da carga. Foram implementados ressonantes da 3^a até a 11^a harmônicas.

Figura 52 – Resultados experimentais. Controle de corrente da unidade *top*: (1) i_a (A), (2) i_a^{ref} (A), (3) ε_a (A).



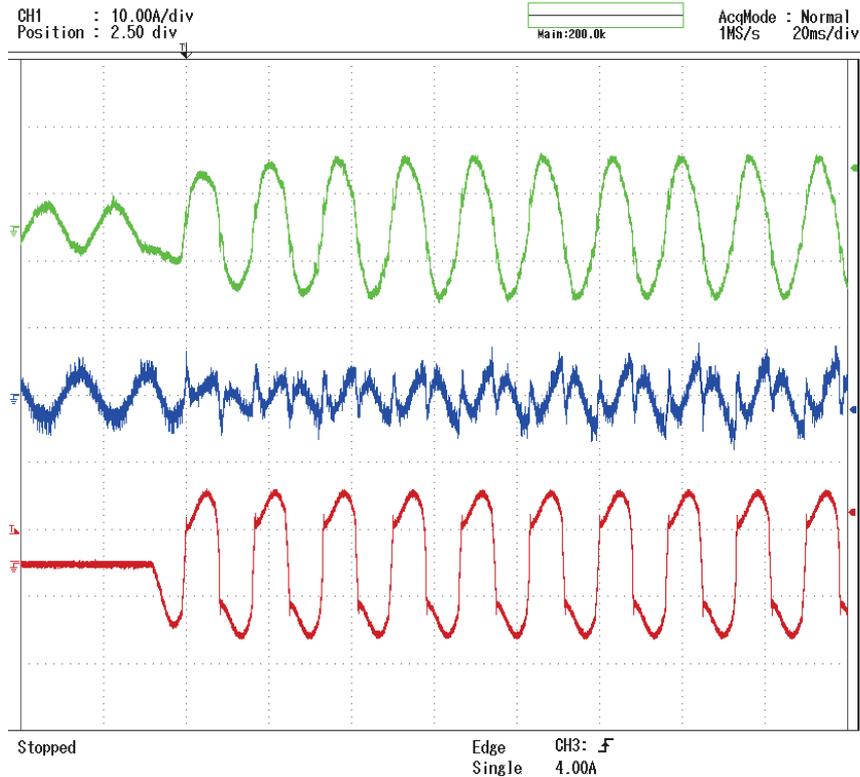
Fonte: O Autor, 2019.

O desempenho dinâmico do filtro híbrido paralelo é mostrado na Figura 53 durante um degrau de 0% a 100% na corrente da carga. Antes da mudança na corrente da carga, existe uma pequena corrente fluindo através do conversor devido à presença do filtro passivo LC , que impõe uma corrente reativa capacitiva, uma vez que o controle de potência reativa não foi implementado neste trabalho. A compensação das componentes harmônicas da corrente i_s atinge o seu regime permanente menos de dois períodos da fundamental após o degrau na corrente de carga ser iniciado.

A resposta dinâmica do controle da corrente circulante é mostrada na Figura 54. A corrente circulante aparece no sistema quando as chaves S_3 e S_4 são fechadas (Figura 46), conectando assim a unidade *bottom* à rede elétrica. Após um curto transitório (aproximadamente 50 ms), a malha de controle de corrente mantém a corrente de circulação próxima a zero. O sinal de erro ε_o do controlador de corrente pode ser visto na Figura 55.

Para avaliar a capacidade do sistema de compensar harmônicas de tensão presentes em v_s utilizou-se a fonte *PACIFIC* para fornecer uma tensão v_s com um nível de DHT elevado. Os resultados para essa operação em regime permanente do filtro série (unidade *bottom*) compensando as harmônicas de tensão presentes em v_s são mostrados na Figura 56. Mesmo a tensão da rede, v_s , sendo altamente distorcida, o filtro série é capaz de compensar a maior parte do seu conteúdo harmônico e conseqüentemente, a tensão na carga, v_L , é quase senoidal. A distorção harmônica total (DHT) da tensão da rede é 11,6%, enquanto que a tensão da carga mostra apenas um DHT de

Figura 53 – Resultados experimentais. Resposta transitória do conversor SSTL compensando as harmônicas de corrente. De cima para baixo (10 A/div, 20 ms/div): corrente da rede i_s ; corrente do filtro i_a ; corrente da carga i_L .



Fonte: O Autor, 2019.

3,9%. As contribuições individuais de cada componente harmônico de tensão até a 7^a harmônica estão resumidas na Tabela 5. Foram implementados controladores ressonantes até a 7^a harmônica. O desempenho do gerador de referência na presença de harmônicos de tensão é mostrado na Fig. 57. A tensão de referência, a tensão real e o erro do controlador de tensão são mostrados na Figura 58.

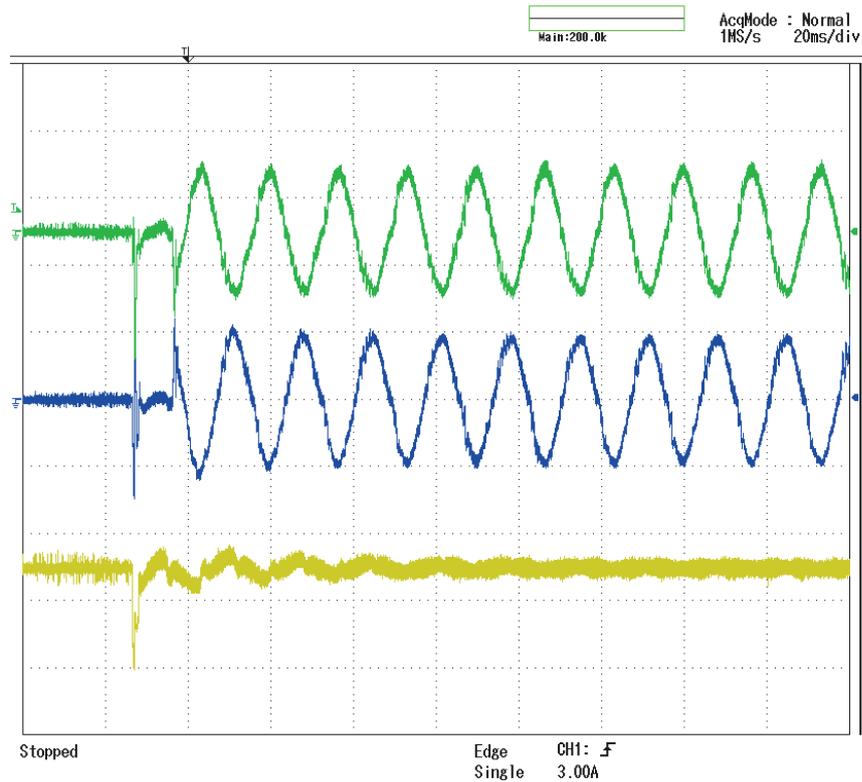
Tabela 5 – Resultados experimentais. Distorção harmônica nas tensões da rede e carga, cenário da Figura 54.

Harmônica	Rede	Carga
3 ^a	10,9%	0,3%
5 ^a	3,5%	0,2%
7 ^a	0,9%	0,1%
DHT	11,6%	3,9%

Fonte: O Autor, 2019.

A resposta dinâmica do filtro série foi avaliada durante a ocorrência de afundamentos e elevações na tensão da rede, v_s , programados na fonte *PACIFIC*. A resposta do condicionador de potência para um afundamento de 20% durante 6 ciclos da fundamental é mostrada na Figura 59. A resposta do gerador de referência para o controle de tensão da unidade *bottom* durante o

Figura 54 – Resultados experimentais. Resposta transitória do conversor SSTL controlando a corrente circulante. De cima para baixo (10 A/div, 20 ms/div): corrente no filtro série i_u ; corrente i_v ; corrente circulante i_0 .



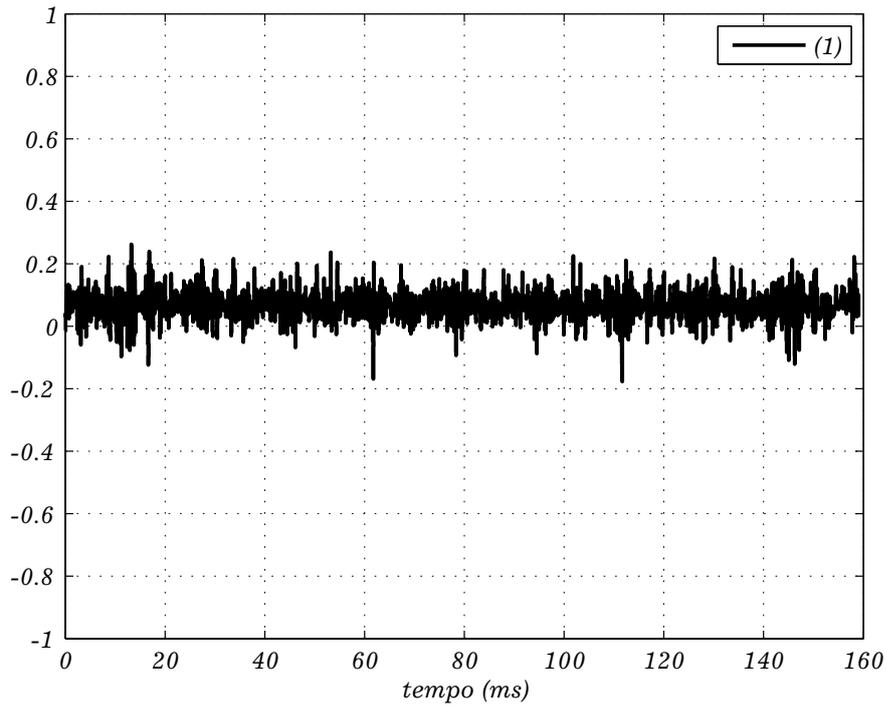
Fonte: O Autor, 2019.

afundamento é mostrado na Fig. 60. A tensão de referência, a tensão atual e o erro do controlador de tensão durante o afundamento são mostrados na Figura 61. Os resultados mostram que a tensão da carga, v_l , não é afetada pelos efeitos das variações de tensão de curta duração que podem acontecer na rede.

Também foi observada a resposta transitória do sistema durante uma sobretensão de 30%. É importante salientar que esse teste com uma sobretensão mais elevada que o critério de projeto, 20 %, so foi possível devido ao grande sobredimensionamento feito na suportabilidade de tensão do barramento CC, uma vez que esse teste pode resultar numa tensão do barramento CC em um valor superior ao definido em projeto, ou seja, superior a 320V. A Figura 62 mostra os resultados desse teste. Os desempenhos do gerador de referência e do controlador de tensão podem ser observados nas Figuras 63 e 64.

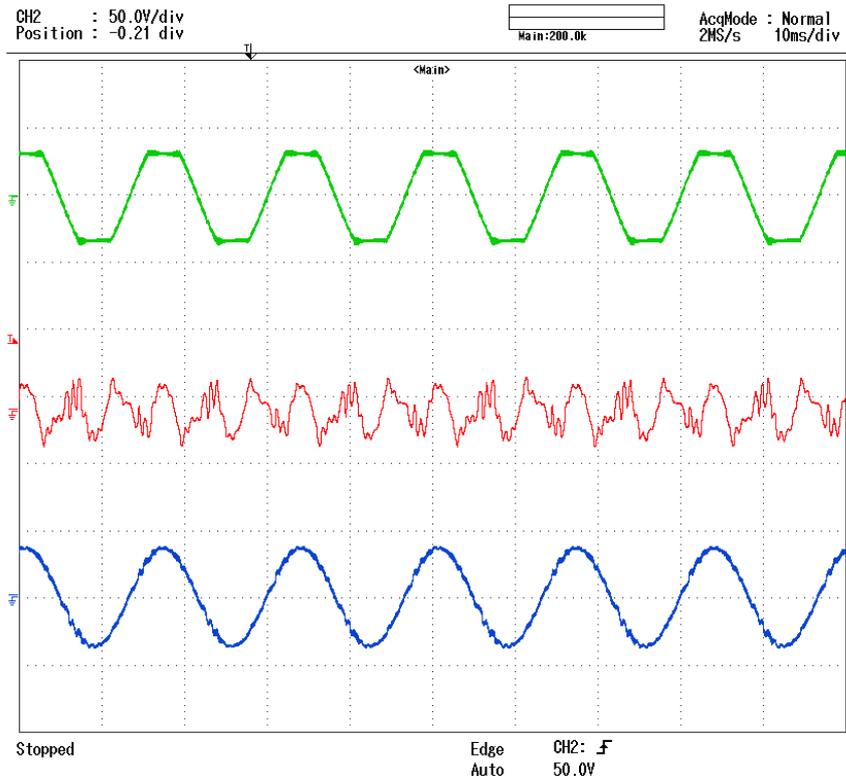
A Figura 65 mostra o desempenho das duas unidades durante um afundamento de tensão de 30%. Durante o afundamento, a tensão de carga é mantida constante mostrando que esta não é afetada pelo afundamento de tensão. Conseqüentemente a corrente da carga também não é afetada (não mostrada na Figura 65). No entanto, quando a tensão da rede cai, a corrente da rede aumenta para manter a potência constante. É possível observar que a tensão do barramento cc cai alguns

Figura 55 – Resultados experimentais. Controle da corrente de circulação: Erro do controlador ε_o (A).



Fonte: O Autor, 2019.

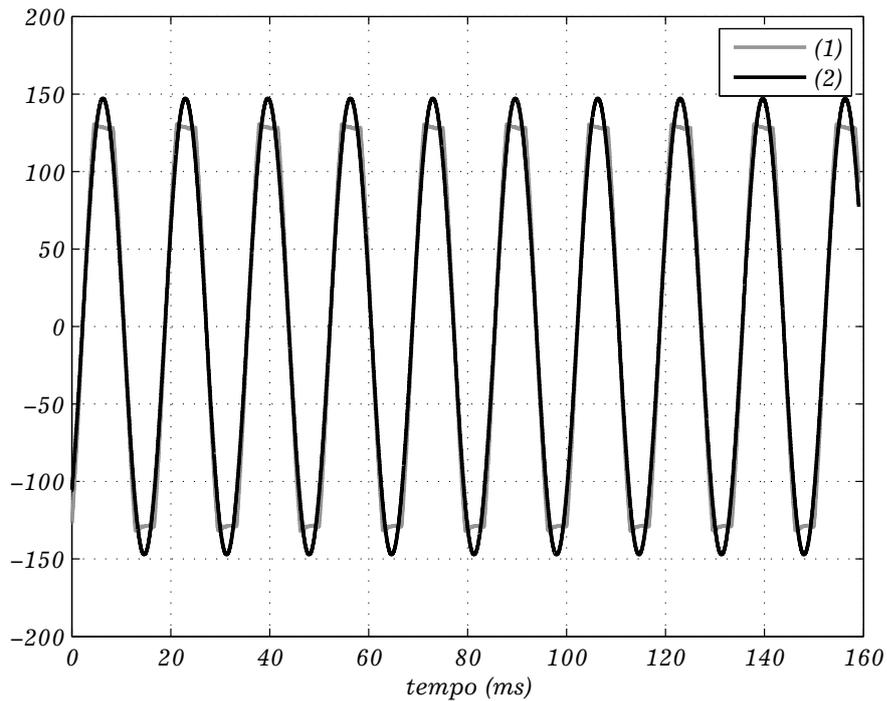
Figura 56 – Resultados experimentais. Operação em regime permanente do conversor SSTL compensando harmônicos de tensão. De cima para baixo (10 ms/div): tensão da rede v_s (200 V/div); tensão v_{cs} (50 V/div); tensão na carga v_L (200 V/div).



Fonte: O Autor, 2019.

volts mas o controle ainda é capaz de compensar a queda de tensão, demonstrando a eficácia do sistema.

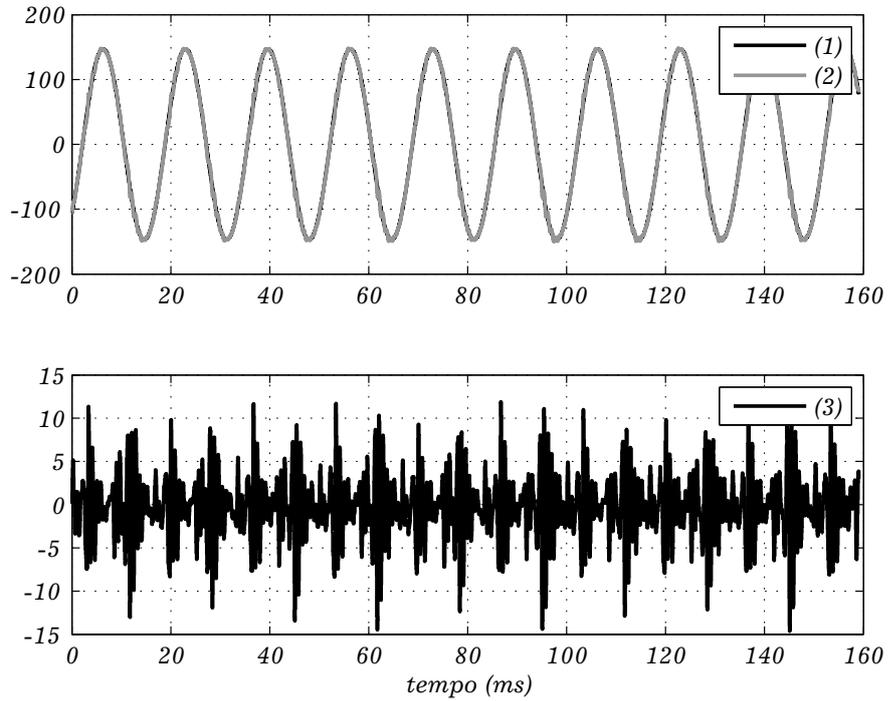
Figura 57 – Resultados experimentais. Gerador de referência unidade *bottom* para tensão da rede distorcida: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).



Fonte: O Autor, 2019.

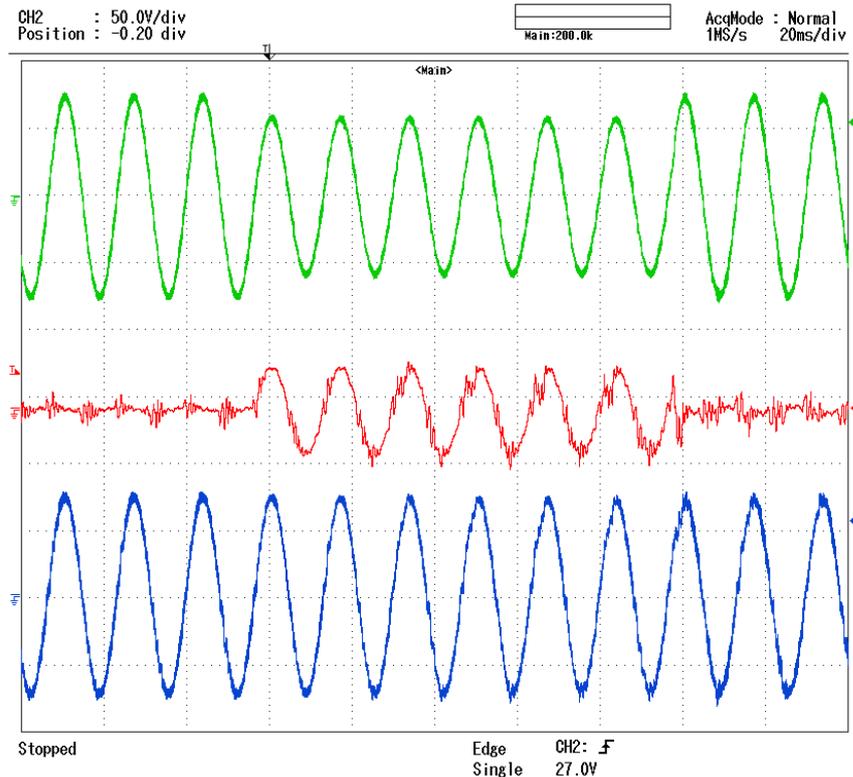
É importante que se diga que numa falta em um sistema real, naturalmente ocorrerá salto de fase na tensão da rede, v_s , tanto no instante que ocorre o defeito como no instante em que o defeito é removido do sistema, já nos casos que foram testados no protótipo isto não ocorreu. O filtro SOGI utilizado possui uma dinâmica lenta, numa situação de um sistema real o seu desempenho não será adequado, haverá uma diferença de fase entre a tensão do sistema e a tensão injetada pelo conversor, conseqüentemente o desempenho do conversor é afetado. O trabalho desenvolvido nesta tese foi centrado na topologia, por isso a estratégia de detecção e compensação do defeito foi deixada em segundo plano. Por isso a implementação de uma versão industrial da topologia requer a modificação desta estratégia sendo feita uma análise de qual estratégia apresentará um desempenho mais satisfatório.

Figura 58 – Resultados experimentais. Controle de tensão da unidade *bottom*: (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V); (3) Erro ε (V).



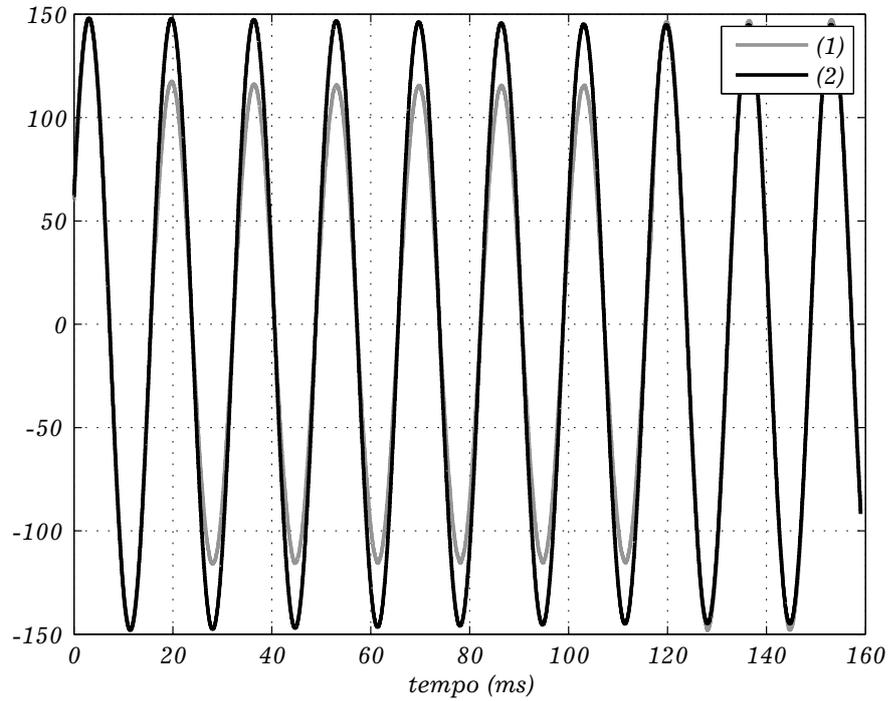
Fonte: O Autor, 2019.

Figura 59 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob um afundamento de 20% durante 6 ciclos da fundamental. De cima para baixo (20 ms/div): tensão da rede v_s (100 V/div); tensão v_{cs} (50 V/div); tensão da carga v_L (100 V/div).



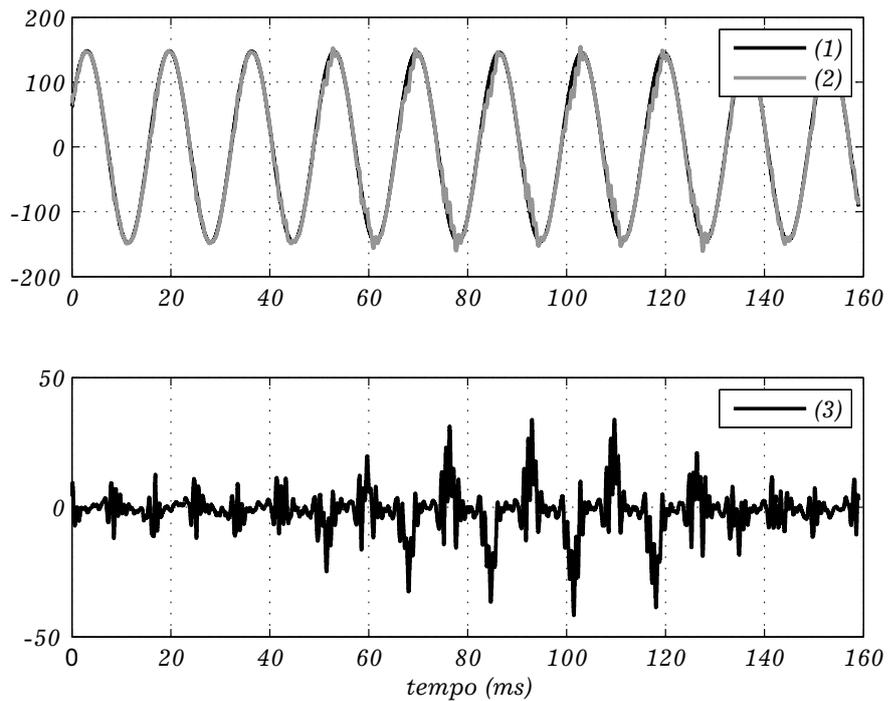
Fonte: O Autor, 2019.

Figura 60 – Resultados experimentais. Gerador de referência unidade *bottom* para afundamento de 20%: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).



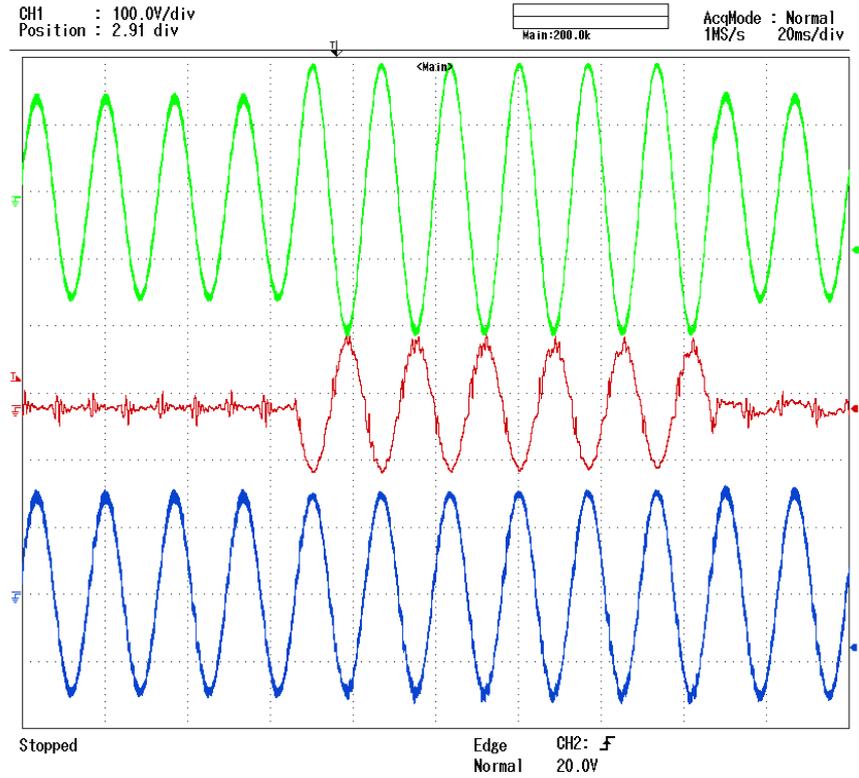
Fonte: O Autor, 2019.

Figura 61 – Resultados experimentais. Controle de tensão unidade *bottom* para afundamento de 20%: (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V), (3) Erro ε_v .



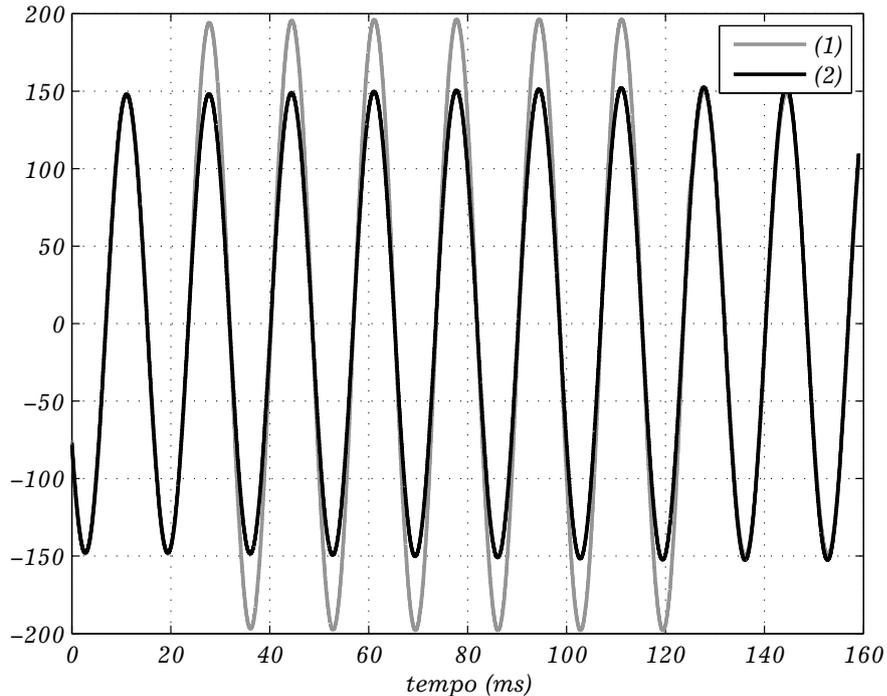
Fonte: O Autor, 2019.

Figura 62 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob uma sobretensão de tensão de 30%. De cima para baixo (20 ms/div): tensão da rede v_s (100 V/div); tensão v_{cs} (50 V/div); tensão da carga v_L (100 V/div).



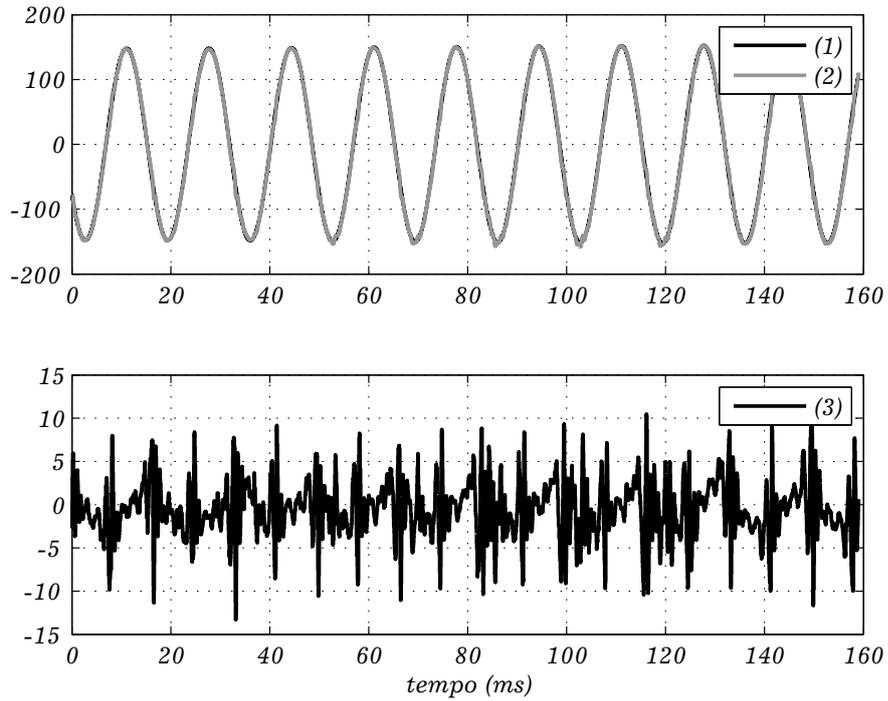
Fonte: O Autor, 2019.

Figura 63 – Resultados experimentais. Gerador de referência unidade *bottom* para sobretensão de 30%: (1) Tensão da rede v_s (V); (2) Tensão de referência v_L^* (V).



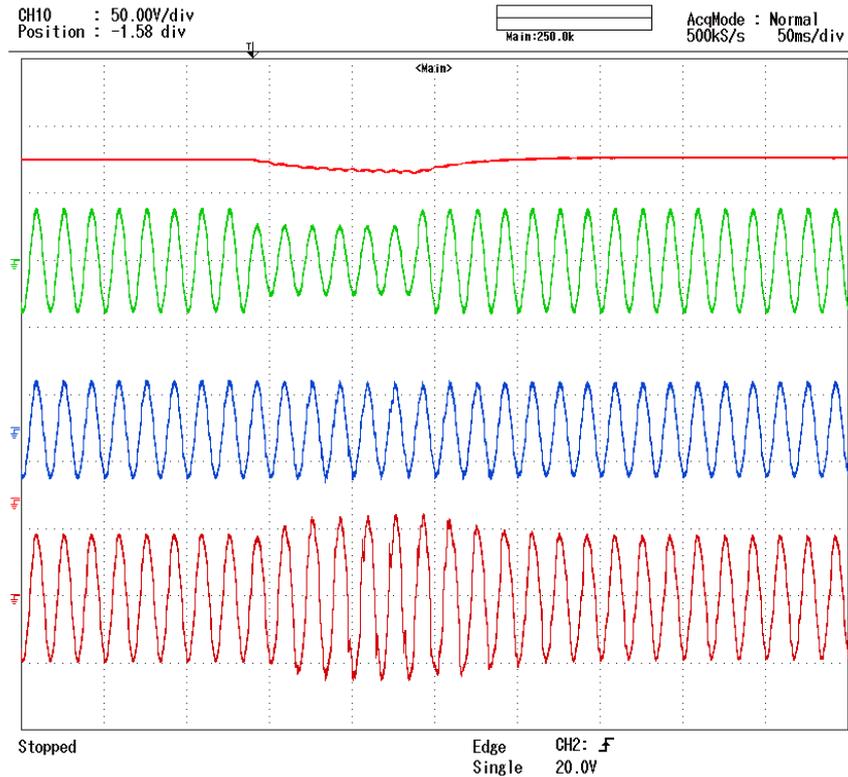
Fonte: O Autor, 2019.

Figura 64 – Resultados experimentais. Controle de tensão unidade *bottom* para sobretensão de 30%: (1) Tensão de referência v_L^* (V); (2) Tensão na carga v_L (V), (3) Erro ε_v .



Fonte: O Autor, 2019.

Figura 65 – Resultados experimentais. Resposta transitória do condicionador de energia proposto sob um afundamento de 30%. De cima para baixo (50 ms/div): tensão do barramento cc v_{cc} (50 V/div); tensão da rede v_s (200 V/div); tensão da carga v_L (200 V/div); corrente da rede i_s (10A/div).



Fonte: O Autor, 2019.

5 CONCLUSÕES E TRABALHOS FUTUROS

Este trabalho propôs um condicionador de energia monofásico com base em um inversor de dois braços de seis interruptores. Vários resultados experimentais foram apresentados comprovando a viabilidade da topologia e estratégia de controle. A principal vantagem do sistema proposto é o número reduzido de interruptores (seis) quando comparado com o conversor convencional que usa dois *full-bridges* em uma configuração back-to-back. O condicionador proposto é dividido em duas unidades: a unidade *top* se comporta como um filtro híbrido paralelo e a unidade *bottom* se comporta como um filtro em série. A unidade *top*, conectada a um filtro LC de série, é responsável pela compensação harmônica da corrente de carga e controle de tensão do barramento cc. A unidade *bottom*, conectada a um filtro LC convencional, é responsável pela compensação harmônica de tensão, e compensações de afundamentos e elevações de tensões. Ambas as unidades compartilham a tensão do barramento cc para garantir uma operação adequada do sistema de controle. Embora essa característica pareça ser uma desvantagem, é possível compartilhar dinamicamente a tensão do barramento cc quando uma unidade estiver sendo mais solicitada que a outra. Além disso, a unidade *top* conectada em paralelo a carga, foi realizada utilizando um filtro híbrido de potência, que exige apenas uma pequena fração da tensão do barramento cc para atingir sua corrente de compensação. Por outro lado, o filtro ativo puro exige muito mais tensão do barramento cc para realizar a compensação. Como consequência de todas essas características, o sistema apresenta um número menor de interruptores com um nível de tensão do barramento cc aceitável e boas respostas transitórias e de regime permanentes quando comparadas com as respostas do back-to-back com transformador, tornando-se uma solução atraente como condicionador de potência monofásico.

Esse trabalho de doutorado gerou a seguinte publicação:

L. G. B. Genu, L. R. Limongi, M. C. Cavalcanti, F. Bradaschia, G. M. S. Azevedo, Single-phase transformerless power conditioner based on a two-leg of a nine-switch converter. *International Journal of Electrical Power & Energy Systems*, v. 117, p. 105614, 2020.

Em termos de trabalhos futuros, as seguintes linhas serão objeto de pesquisa:

1. Modificar a topologia para eliminar a corrente de circulação;
2. Reduzir ainda mais o número de chaves;
3. Desenvolver técnicas de PWM adequadas para reduzir perdas.

REFERÊNCIAS

AKAGI, H.; WATANABE, E. H.; AREDES, M. **Instantaneous Power Theory and Applications to Power Conditioning**. [S.l.: s.n.], 2007. ISBN 9780470107614. Citado na página 35.

ALMEIDA, F. **CalcBob: Bobinas circulares com núcleo de ar**. 2001. Citado na página 66.

ANDRADE, F. C. *et al.* A reduced switching loss technique based on generalized scalar pwm for nine-switch inverters. **IEEE Trans. Ind. Electron.**, v. 65, n. 1, p. 38–48, Jan. 2018. Citado na página 56.

ANEEL. **Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional – PRODIST. Módulo 8 – Qualidade da Energia Elétrica**. Brasília, Brasil, 2016. Citado na página 18.

AZEVEDO, G. M. S. *et al.* A new voltage reference generator for dynamic voltage restorer. In: **2015 IEEE 24th International Symposium on Industrial Electronics (ISIE)**. [S.l.: s.n.], 2015. p. 1366–1371. ISSN 2163-5137. Citado na página 36.

BOSCH, S.; STAIGER, J.; STEINHART, H. Predictive current control for an active power filter with lcl-filter. **IEEE Trans. Ind. Electron.**, v. 65, n. 6, p. 4943–4952, June 2018. Citado na página 18.

CAMPOS, A. *et al.* Analysis and design of a series voltage unbalance compensator based on a three-phase vsi operating with unbalanced switching functions. **IEEE Transactions on Power Electronics**, v. 9, n. 3, p. 269–274, 1994. Citado na página 36.

CAVALCANTI, M. C. **Estudo de Perdas em Inversores Alimentados por Tensão Pulsada no Barramento de Corrente Contínua**. Tese (Doutorado) — Universidade Federal de Campina Grande, Fevereiro 2003. Citado 2 vezes nas páginas 70 e 71.

CAVALCANTI, M. C. *et al.* Eight-switch power conditioner for current harmonic compensation and voltage sag mitigation. **IEEE Trans. Ind. Electron.**, v. 62, n. 8, p. 4655–4664, Aug. 2015. Citado na página 58.

CHEUNG, V. S.-P. *et al.* A transformer-less unified power quality conditioner with fast dynamic control. **IEEE Trans. Power Electron.**, v. 33, n. 5, p. 3926–3937, May 2018. Nenhuma citação no texto.

DUGAN, R. C. *et al.* **Electrical Power Systems Quality**. 2 nd. ed. [S.l.: s.n.], 2004. ISBN 9783642413223. Citado na página 18.

FANG, J. *et al.* Parameter design of a novel series-parallel resonant lcl filter for single-phase half-bridge active power filters. **IEEE Trans. Power Electron.**, v. 32, n. 1, p. 200–217, Jan. 2017. Nenhuma citação no texto.

FERRAZ, P. E. P. **Comparação entre Inversores Fonte Z e Conversor de Dois Estágios para Sistemas Fotovoltaicos sem Transformador**. Dissertação (Mestrado) — Universidade Federal de Pernambuco, Dezembro 2012. Citado na página 70.

IEC-61000-3-2. **Eletromagnetic Compatibility(EMC)-Part 3: Limits-Section 2: Limits for Harmonic Current Emissions**, 2005. Citado na página 18.

IEEE Std 519. **Recommended Practice and Requirements for Harmonic Control in Electric**

Power Systems, p. 1–29, June 2014. Citado 2 vezes nas páginas 18 e 78.

KHADKIKAR, V. Enhancing electric power quality using upqc: A comprehensive overview. **IEEE Trans. Power Electron.**, v. 27, n. 5, p. 2284–2297, May 2012. Citado 2 vezes nas páginas 18 e 19.

KOMURCUGIL, H.; BIRICIK, S. Time-varying and constant switching frequency-based sliding-mode control methods for transformerless dvr employing half-bridge vsi. **IEEE Trans. Ind. Electron.**, v. 32, n. 1, p. 2570–2579, April 2017. Citado 2 vezes nas páginas 19 e 20.

KUMAR, C.; MISHRA, M. K. Predictive voltage control of transformerless dynamic voltage restorer. **IEEE Trans. Ind. Electron.**, v. 62, n. 5, p. 2693–2697, May 2015. Citado 2 vezes nas páginas 19 e 20.

LIMONGI, L. R. *et al.* Transformerless hybrid power filter based on a six-switch two-leg inverter for improved harmonic compensation performance. **IEEE Transactions on Industrial Electronics**, v. 62, n. 1, p. 40–51, 2015. Citado na página 20.

LIMONGI, L. R. *et al.* Transformerless hybrid power filter based on a six-switch two-leg inverter for improved harmonic compensation performance. **IEEE Trans. Ind. Electron.**, v. 62, n. 1, p. 40–51, Jan. 2015. Citado na página 58.

LU, Y. *et al.* Control strategy for single-phase transformerless three-leg unified power quality conditioner based on space vector modulation. **IEEE Trans. Power Electron.**, v. 31, n. 4, p. 2840–2849, April 2016. Citado 2 vezes nas páginas 19 e 20.

MATTAVELLI, S. B. P. **Digital Control in Power Electronics**. [S.l.]: Morgan and Claypool, 2006. Citado na página 38.

MOHAN, T. M. U. N. **Power electronics: converters, applications, and design**. [S.l.]: John Wiley and Sons, 2007. Citado na página 70.

NASIRI, A.; EMADI, A. Different topologies for single-phase unified power quality conditioners. In: **IAS Meeting**. [S.l.: s.n.], 2003. p. 976–981. Citado na página 19.

NEWMAN, M. J. *et al.* A dynamic voltage restorer (dvr) with selective harmonic compensation at medium voltage level. **IEEE Transactions on Industry Applications**, v. 41, n. 6, p. 1744–1753, 2005. Citado na página 36.

OGATA, K. **Engenharia de Controle Moderno 4ª ed.** [S.l.]: Prentice-Hall, 2004. Citado na página 38.

RONG, Y. *et al.* Output feedback control of single-phase upqc based on a novel model. **IEEE Transactions on Power Delivery**, v. 24, n. 3, p. 1586–1597, 2009. Citado na página 19.

SANTOS, W. R. N. *et al.* The transformerless single-phase universal active power filter for harmonic and reactive power compensation. **IEEE Trans. Power Electron.**, v. 29, n. 7, p. 3563–3572, July 2014. Citado 4 vezes nas páginas 19, 21, 57 e 70.

WOODLEY, N. H.; MORGAN, L.; SUNDARAM, A. Experience with an inverter-based dynamic voltage restorer. **IEEE Transactions on Power Delivery**, v. 14, n. 3, p. 1181–1186, 1999. Citado na página 36.

XIE, B. *et al.* A compensation system for cophase high-speed electric railways by reactive power generation of shc& sac. **IEEE Trans. Ind. Electron.**, v. 65, n. 4, p. 2956–2966, April 2018. Citado na página 18.

ZMOOD, D. N.; HOLMES, D. G.; BODE, G. H. Frequency-domain analysis of three-phase linear current regulators. **IEEE Transactions on Industry Applications**, v. 37, n. 2, p. 601–610, 2001. Citado na página 36.

APÊNDICE A – CÓDIGO DE CONTROLE UTILIZADO NO PROTÓTIPO

```

/*-----*/
/* Filename:      control_modificado_SSTL_final.c          */
/* Author:       Genu                                       */
/* Date:        05.03.2018                                  */
/* Description:  Controle + PWM SSTL como upqc monofásico */
/*              */
/* Status:      ok                                         */
/*-----*/

#define S_FUNCTION_NAME control
#define S_FUNCTION_LEVEL 2

#include "simstruc.h"
#include "math.h"

#ifndef MATLAB_MEX_FILE
#include <brtenv.h>
#endif

#define U(element) (*uPtrs[element]) /* Pointer to Input Port0 */

/* Define input and output widths */
#define NINPUTS  14
#define NOUTPUTS 51

/* Define number of states and assign labels*/
#define DSTATES 62

/*-----*/
#define x1_filt_old          x[0]

```

```

#define x1_filt_old0                                x0[0]
/*-----*/
#define x2_filt_old                                x[1]
#define x2_filt_old0                                x0[1]
/*-----*/
#define vS_alpha_filt                                x[2]
#define vS_alpha_filt0                              x0[2]
/*-----*/
#define vS_beta_filt                                 x[3]
#define vS_beta_filt0                               x0[3]
/*-----*/
#define x1_filt2_old                                x[4]
#define x1_filt2_old0                              x0[4]
/*-----*/
#define x2_filt2_old                                x[5]
#define x2_filt2_old0                              x0[5]
/*-----*/
#define iL_alpha_filt                                x[6]
#define iL_alpha_filt0                              x0[6]
/*-----*/
#define iL_beta_filt                                 x[7]
#define iL_beta_filt0                               x0[7]
/*-----*/
#define x1_vtop_ref_3_old                            x[8]
#define x1_vtop_ref_3_old0                          x0[8]
/*-----*/
#define x2_vtop_ref_3_old                            x[9]
#define x2_vtop_ref_3_old0                          x0[9]
/*-----*/
#define vtop_ref_3_old                               x[10]
#define vtop_ref_3_old0                             x0[10]
/*-----*/
#define x1_vtop_ref_5_old                            x[11]

```

```

#define x1_vtop_ref_5_old0                                x0[11]
/*-----*/
#define x2_vtop_ref_5_old                                x[12]
#define x2_vtop_ref_5_old0                                x0[12]
/*-----*/
#define vtop_ref_5_old                                    x[13]
#define vtop_ref_5_old0                                  x0[13]
/*-----*/
#define x1_vtop_ref_7_old                                x[14]
#define x1_vtop_ref_7_old0                                x0[14]
/*-----*/
#define x2_vtop_ref_7_old                                x[15]
#define x2_vtop_ref_7_old0                                x0[15]
/*-----*/
#define vtop_ref_7_old                                    x[16]
#define vtop_ref_7_old0                                  x0[16]
/*-----*/
#define x1_vtop_ref_9_old                                x[17]
#define x1_vtop_ref_9_old0                                x0[17]
/*-----*/
#define x2_vtop_ref_9_old                                x[18]
#define x2_vtop_ref_9_old0                                x0[18]
/*-----*/
#define vtop_ref_9_old                                    x[19]
#define vtop_ref_9_old0                                  x0[19]
/*-----*/
#define x1_vtop_ref_11_old                               x[20]
#define x1_vtop_ref_11_old0                              x0[20]
/*-----*/
#define x2_vtop_ref_11_old                               x[21]
#define x2_vtop_ref_11_old0                              x0[21]
/*-----*/
#define vtop_ref_11_old                                  x[22]

```

```

#define vtop_ref_11_old0                                x0[22]
/*-----*/
#define x1_v0_ref_1_old                                x[23]
#define x1_v0_ref_1_old0                              x0[23]
/*-----*/
#define x2_v0_ref_1_old                                x[24]
#define x2_v0_ref_1_old0                              x0[24]
/*-----*/
#define v0_ref_1_old                                   x[25]
#define v0_ref_1_old0                                 x0[25]
/*-----*/
#define x1_v0_ref_3_old                                x[26]
#define x1_v0_ref_3_old0                              x0[26]
/*-----*/
#define x2_v0_ref_3_old                                x[27]
#define x2_v0_ref_3_old0                              x0[27]
/*-----*/
#define v0_ref_3_old                                   x[28]
#define v0_ref_3_old0                                 x0[28]
/*-----*/
#define x1_v0_ref_5_old                                x[29]
#define x1_v0_ref_5_old0                              x0[29]
/*-----*/
#define x2_v0_ref_5_old                                x[30]
#define x2_v0_ref_5_old0                              x0[30]
/*-----*/
#define v0_ref_5_old                                   x[31]
#define v0_ref_5_old0                                 x0[31]
/*-----*/
#define x1_v0_ref_7_old                                x[32]
#define x1_v0_ref_7_old0                              x0[32]
/*-----*/
#define x2_v0_ref_7_old                                x[33]

```

```

#define x2_v0_ref_7_old0                                x0[33]
/*-----*/
#define v0_ref_7_old                                    x[34]
#define v0_ref_7_old0                                  x0[34]
/*-----*/
#define x1_v0_ref_9_old                                  x[35]
#define x1_v0_ref_9_old0                              x0[35]
/*-----*/
#define x2_v0_ref_9_old                                  x[36]
#define x2_v0_ref_9_old0                              x0[36]
/*-----*/
#define v0_ref_9_old                                    x[37]
#define v0_ref_9_old0                                  x0[37]
/*-----*/
#define x1_v0_ref_11_old                                x[38]
#define x1_v0_ref_11_old0                              x0[38]
/*-----*/
#define x2_v0_ref_11_old                                x[39]
#define x2_v0_ref_11_old0                              x0[39]
/*-----*/
#define v0_ref_11_old                                    x[40]
#define v0_ref_11_old0                                  x0[40]
/*-----*/
#define x1_vbottom_ref_1_old                            x[41]
#define x1_vbottom_ref_1_old0                          x0[41]
/*-----*/
#define x2_vbottom_ref_1_old                            x[42]
#define x2_vbottom_ref_1_old0                          x0[42]
/*-----*/
#define vbottom_ref_1_old                                x[43]
#define vbottom_ref_1_old0                              x0[43]
/*-----*/
#define x1_vbottom_ref_3_old                            x[44]

```

```

#define x1_vbottom_ref_3_old0                                x0[44]
/*-----*/
#define x2_vbottom_ref_3_old                                x[45]
#define x2_vbottom_ref_3_old0                                x0[45]
/*-----*/
#define vbottom_ref_3_old                                    x[46]
#define vbottom_ref_3_old0                                  x0[46]
/*-----*/
#define x1_vbottom_ref_5_old                                x[47]
#define x1_vbottom_ref_5_old0                                x0[47]
/*-----*/
#define x2_vbottom_ref_5_old                                x[48]
#define x2_vbottom_ref_5h_old0                              x0[48]
/*-----*/
#define vbottom_ref_5_old                                    x[49]
#define vbottom_ref_5_old0                                  x0[49]
/*-----*/
#define x1_vbottom_ref_7_old                                x[50]
#define x1_vbottom_ref_7_old0                                x0[50]
/*-----*/
#define x2_vbottom_ref_7_old                                x[51]
#define x2_vbottom_ref_7_old0                                x0[51]
/*-----*/
#define vbottom_ref_7_old                                    x[52]
#define vbottom_ref_7_old0                                  x0[52]
/*-----*/
#define int_vdc                                             x[53]
#define int_vdc0                                            x0[53]
/*-----*/
#define erro_sat_PI_vDC                                     x[54]
#define erro_sat_PI_vDC0                                    x0[54]
/*-----*/
#define count_enable_control                                x[55]

```

```

#define count_enable_control0                x0[55]
/*-----*/
#define iS_old                               x[56]
#define iS_old0                              x0[56]
/*-----*/
#define v_ff_old                             x[57]
#define v_ff_old0                           x0[57]
/*-----*/
#define x1_filt3_old                         x[58]
#define x1_filt3_old0                       x0[58]
/*-----*/
#define x2_filt3_old                         x[59]
#define x2_filt3_old0                       x0[59]
/*-----*/
#define v_alpha_filt                         x[60]
#define v_alpha_filt0                       x0[60]
/*-----*/
#define v_beta_filt                          x[61]
#define v_beta_filt0                        x0[61]
/*-----*/

/* Set parameters */
#define NPARAMS 27
#define DEF_PARAM1(S)  ssGetSFcnParam(S, 0)
#define DEF_PARAM2(S)  ssGetSFcnParam(S, 1)
#define DEF_PARAM3(S)  ssGetSFcnParam(S, 2)
#define DEF_PARAM4(S)  ssGetSFcnParam(S, 3)
#define DEF_PARAM5(S)  ssGetSFcnParam(S, 4)
#define DEF_PARAM6(S)  ssGetSFcnParam(S, 5)
#define DEF_PARAM7(S)  ssGetSFcnParam(S, 6)
#define DEF_PARAM8(S)  ssGetSFcnParam(S, 7)
#define DEF_PARAM9(S)  ssGetSFcnParam(S, 8)
#define DEF_PARAM10(S) ssGetSFcnParam(S, 9)

```

```
#define DEF_PARAM11(S)  ssGetSFcnParam(S,10)
#define DEF_PARAM12(S)  ssGetSFcnParam(S,11)
#define DEF_PARAM13(S)  ssGetSFcnParam(S,12)
#define DEF_PARAM14(S)  ssGetSFcnParam(S,13)
#define DEF_PARAM15(S)  ssGetSFcnParam(S,14)
#define DEF_PARAM16(S)  ssGetSFcnParam(S,15)
#define DEF_PARAM17(S)  ssGetSFcnParam(S,16)
#define DEF_PARAM18(S)  ssGetSFcnParam(S,17)
#define DEF_PARAM19(S)  ssGetSFcnParam(S,18)
#define DEF_PARAM20(S)  ssGetSFcnParam(S,19)
#define DEF_PARAM21(S)  ssGetSFcnParam(S,20)
#define DEF_PARAM22(S)  ssGetSFcnParam(S,21)
#define DEF_PARAM23(S)  ssGetSFcnParam(S,22)
#define DEF_PARAM24(S)  ssGetSFcnParam(S,23)
#define DEF_PARAM25(S)  ssGetSFcnParam(S,24)
#define DEF_PARAM26(S)  ssGetSFcnParam(S,25)
#define DEF_PARAM27(S)  ssGetSFcnParam(S,26)
```

```
/*constant coefficients and parameters*/
```

```
#define h          5e-005
#define w1         376.991118
#define w3         1.1310e+003
#define w5         1.8850e+003
#define w7         2.6389e+003
#define w9         3.3929e+003
#define w11        4.1469e+003
```

```
/* Limits for phase duty-cycles */
```

```
#define DUTY_MAX_top 1
#define DUTY_MIN_bottom 0
```

```
#define LF 220e-6
```

```

#define Lf1 4.22e-3
#define Cf1 34.5e-6

#define Lf2 4.22e-3
#define Cf2 9.86e-6

#define Rf1 0.1
#define Rf2 0.1

#define double_pi 6.2831853

#define DELAY_SSI 10 // Delay time used by the SSI = 600 x sample time

/* feedforward series control (bottom unit) */

#define k1 2.444e4 //k1 0.611
#define k2 -2.444e4 //k2 0.611
#define k4 0.222
#define L 1e-3
#define R 0.2

/*=====*
 * S-function methods *
 *=====*/

/* Function: mdlInitializeSizes ===== */
static void mdlInitializeSizes(SimStruct *S)
{
    ssSetNumSFCnParams(S, NPARAMS); /* Number of expected parameters */
    if (ssGetNumSFCnParams(S) != ssGetSFCnParamsCount(S))
    {
        return; /* Parameter mismatch will be reported by Simulink */
    }
}

```

```

}

ssSetNumContStates(S, 0);
ssSetNumDiscStates(S, DSTATES);

if (!ssSetNumInputPorts(S, 1)) return;
ssSetInputPortWidth(S, 0, NINPUTS);
ssSetInputPortDirectFeedThrough(S, 0, 1);

if (!ssSetNumOutputPorts(S, 1)) return;
ssSetOutputPortWidth(S, 0, NOUTPUTS);

ssSetNumSampleTimes(S, 1);
ssSetNumRWork(S, 0);
ssSetNumIWork(S, 0);
ssSetNumPWork(S, 0);
ssSetNumModes(S, 0);
ssSetNumNonsampledZCs(S, 0);

/* Take care when specifying exception free code see sfuntmpl_doc.c */
ssSetOptions(S, SS_OPTION_EXCEPTION_FREE_CODE);
}

/* Function: mdlInitializeSampleTimes =====*/
static void mdlInitializeSampleTimes(SimStruct *S)
{
    ssSetSampleTime(S, 0, INHERITED_SAMPLE_TIME);
    ssSetOffsetTime(S, 0, 0.0);
}

#define MDL_INITIALIZE_CONDITIONS
/* Function: mdlInitializeConditions =====*/
static void mdlInitializeConditions(SimStruct *S)

```

```
{  
  
    real_T *x0 = ssGetRealDiscStates(S);  
    x1_filt_old0 = 0.0;  
    x2_filt_old0 = 0.0;  
    vS_alpha_filt0 = 0.0;  
    vS_beta_filt0 = 0.0;  
  
    x1_filt2_old0 = 0.0;  
    x2_filt2_old0 = 0.0;  
    iL_alpha_filt0 = 0.0;  
    iL_beta_filt0 = 0.0;  
  
    x1_vtop_ref_3_old0 = 0.0;  
    x2_vtop_ref_3_old0 = 0.0;  
    vtop_ref_3_old0 = 0.0;  
  
    x1_vtop_ref_5_old0 = 0.0;  
    x2_vtop_ref_5_old0 = 0.0;  
    vtop_ref_5_old0 = 0.0;  
  
    x1_vtop_ref_7_old0 = 0.0;  
    x2_vtop_ref_7_old0 = 0.0;  
    vtop_ref_7_old0 = 0.0;  
  
    x1_vtop_ref_9_old0 = 0.0;  
    x2_vtop_ref_9_old0 = 0.0;  
    vtop_ref_9_old0 = 0.0;  
  
    x1_vtop_ref_11_old0 = 0.0;  
    x2_vtop_ref_11_old0 = 0.0;  
    vtop_ref_11_old0 = 0.0;  
  
    x1_v0_ref_1_old0 = 0.0;
```

x2_v0_ref_1_old0	=0.0;
v0_ref_1_old0	=0.0;
x1_v0_ref_3_old0	=0.0;
x2_v0_ref_3_old0	=0.0;
v0_ref_3_old0	=0.0;
x1_v0_ref_5_old0	=0.0;
x2_v0_ref_5_old0	=0.0;
v0_ref_5_old0	=0.0;
x1_v0_ref_7_old0	=0.0;
x2_v0_ref_7_old0	=0.0;
v0_ref_7_old0	=0.0;
x1_v0_ref_9_old0	=0.0;
x2_v0_ref_9_old0	=0.0;
v0_ref_9_old0	=0.0;
x1_v0_ref_11_old0	=0.0;
x2_v0_ref_11_old0	=0.0;
v0_ref_11_old0	=0.0;
x1_vbottom_ref_1_old0	=0.0;
x2_vbottom_ref_1_old0	=0.0;
vbottom_ref_1_old0	=0.0;
x1_vbottom_ref_3_old0	=0.0;
x2_vbottom_ref_3_old0	=0.0;
vbottom_ref_3_old0	=0.0;
x1_vbottom_ref_5_old0	=0.0;
x2_vbottom_ref_5h_old0	=0.0;

```

vbottom_ref_5_old0           =0.0;

x1_vbottom_ref_7_old0       =0.0;
x2_vbottom_ref_7_old0       =0.0;
vbottom_ref_7_old0          =0.0;

int_vdc0                     =0.0;
erro_sat_PI_vDC0            =1200.0;

count_enable_control0       =0.0;
iS_old0                      =0.0;
v_ff_old0                    =0.0;

x1_filt3_old0               =0.0;
x2_filt3_old0               =0.0;
v_alpha_filt0               =0.0;
v_beta_filt0                =0.0;
}

#define MDL_START
static void mdlStart(SimStruct *S)
{
    //genu
    // #ifndef MATLAB_MEX_FILE
    // /* define IO group pins (0..7) as output */
    //     ds1103_bit_io_config(DS1103_DIO1_OUT);
    // /* write HIGH to pin IO1 */
    //     ds1103_bit_io_set(DS1103_DIO1_SET);
    // #endif
}

/* Function: mdlOutputs =====*/

```

```

static void mdlOutputs(SimStruct *S, int_T tid)
{
    real_T kilvS_filt           = *mxGetPr(DEF_PARAM1(S));
    real_T kilil_filt          = *mxGetPr(DEF_PARAM2(S));
    real_T kp_vdc               = *mxGetPr(DEF_PARAM3(S));
    real_T ki_vdc               = *mxGetPr(DEF_PARAM4(S));
    real_T sat_vdc              = *mxGetPr(DEF_PARAM5(S));
    real_T kp_i                  = *mxGetPr(DEF_PARAM6(S));
    real_T ki_i_3                = *mxGetPr(DEF_PARAM7(S));
    real_T ki_i_5                = *mxGetPr(DEF_PARAM8(S));
    real_T ki_i_7                = *mxGetPr(DEF_PARAM9(S));
    real_T ki_i_9                = *mxGetPr(DEF_PARAM10(S));
    real_T ki_i_11               = *mxGetPr(DEF_PARAM11(S));
    real_T kp_i0                 = *mxGetPr(DEF_PARAM12(S));
    real_T ki_i0_1               = *mxGetPr(DEF_PARAM13(S));
    real_T ki_i0_3               = *mxGetPr(DEF_PARAM14(S));
    real_T ki_i0_5               = *mxGetPr(DEF_PARAM15(S));
    real_T ki_i0_7               = *mxGetPr(DEF_PARAM16(S));
    real_T ki_i0_9               = *mxGetPr(DEF_PARAM17(S));
    real_T ki_i0_11              = *mxGetPr(DEF_PARAM18(S));
    real_T kp_v                   = *mxGetPr(DEF_PARAM19(S));
    real_T ki_v_1                = *mxGetPr(DEF_PARAM20(S));
    real_T ki_v_3                = *mxGetPr(DEF_PARAM21(S));
    real_T ki_v_5                = *mxGetPr(DEF_PARAM22(S));
    real_T ki_v_7                = *mxGetPr(DEF_PARAM23(S));
    real_T mu                     = *mxGetPr(DEF_PARAM24(S));
    real_T Mp                     = *mxGetPr(DEF_PARAM25(S));
    real_T vdc_ref                = *mxGetPr(DEF_PARAM26(S));
    real_T v_grid_ref            = *mxGetPr(DEF_PARAM27(S));

    real_T *y                     = ssGetOutputPortRealSignal(S, 0);
    real_T *x                     = ssGetRealDiscStates(S);
    InputRealPtrsType uPtrs      = ssGetInputPortRealSignalPtrs(S, 0);

```

```

/* Local variables */

// Auxiliary
real_T tmp1;
real_T start_APF, pwm_enable;
real_T enable_control=0;

// Measurements
real_T vdc_link,iL, vS,iS, vL, Vinj, iFa, iFb, iFu, iFv;

// PI dc-link
real_T iDC_ref_beta,iDC_ref_alpha,q_ref,error_vdc;
real_T prop_vdc,en_comp_ih;

// SSI FILTER grid voltage vS_alpha
real_T vS_alpha, a11_1h, a12_1h, b11_filt_vS1h;
real_T b21_filt_vS1h, c11, c12;
real_T x1_filt, x2_filt ;
real_T v_ref, mod_vs;

// SSI FILTER load current iL_alpha
real_T iL_alpha, x1_filt2, x2_filt2;
real_T b11_filt_iL1h, b21_filt_iL1h;

// SSI FILTER load voltage
real_T v_alpha, x1_filt3, x2_filt3;
real_T b11_filt_v1h, b21_filt_v1h;
real_T kilv_filt;

// Ressonant controllers
real_T iFa_ref,vtop_ref, vtop_ref_1h;
real_T x1_vtop_ref_1h,x2_vtop_ref_1h;

```

```

real_T enable_serie,vtop_ref_p,erro_iFtop;

real_T a11_3, a12_3,b11_3,b21_3;
real_T vtop_ref_3,x1_vtop_ref_3,x2_vtop_ref_3;
real_T x1_vtop_ref_5,x2_vtop_ref_5,vtop_ref_5;
real_T a11_5,a12_5,b11_5,b21_5;
real_T x1_vtop_ref_7,x2_vtop_ref_7,vtop_ref_7;
real_T a11_7,a12_7,b11_7,b21_7;
real_T x1_vtop_ref_9,x2_vtop_ref_9,vtop_ref_9;
real_T a11_9,a12_9,b11_9,b21_9;
real_T x1_vtop_ref_11,x2_vtop_ref_11,vtop_ref_11;
real_T a11_11,a12_11,b11_11,b21_11;

// Current cirsculation controller R0
real_T b11_i0_1, b21_i0_1, b11_i0_3, b21_i0_3;
real_T b11_i0_5, b21_i0_5, b11_i0_7, b21_i0_7, b11_i0_9;
real_T b21_i0_9, b11_i0_11, b21_i0_11;
real_T v0_ref, v0_ref_p, x1_v0_ref_1;
real_T x2_v0_ref_1, v0_ref_1,x1_v0_ref_3, x2_v0_ref_3;
real_T v0_ref_3,x1_v0_ref_5, x2_v0_ref_5, v0_ref_5;
real_T x1_v0_ref_7, x2_v0_ref_7, v0_ref_7,x1_v0_ref_9, x2_v0_ref_9;
real_T v0_ref_9,x1_v0_ref_11,x2_v0_ref_11, v0_ref_11;
real_T erro_i0;

// Voltage controlles bottom unit Rv
real_T b11_vbottom_1, b21_vbottom_1, b11_vbottom_3, b21_vbottom_7;
real_T b21_vbottom_3, b11_vbottom_5, b21_vbottom_5, b11_vbottom_7;
real_T vbottom_ref, vbottom_ref_p, x1_vbottom_ref_1;
real_T x2_vbottom_ref_1, vbottom_ref_1;
real_T x1_vbottom_ref_3, x2_vbottom_ref_3, vbottom_ref_3;
real_T x1_vbottom_ref_5, x2_vbottom_ref_5;
real_T vbottom_ref_5,x1_vbottom_ref_7h;
real_T x2_vbottom_ref_7h, vbottom_ref_7;

```

```

real_T erro_vbottom;
real_T v_ff;

// PWM
real_T dutyA=0,dutyB=0,dutyR=0,dutyS=0;
real_T ve_ref, vx_ref, vro_ref, vso_ref;
real_T vh_ref, vao_ref, vbo_ref;
real_T vo_ref;
real_T vr_ref_norm, vs_ref_norm, va_ref_norm, vb_ref_norm;
real_T A,B,C,D;
real_T maiortotal_paralelo;
real_T maiortotal_serie,menortotal_serie,menortotal_paralelo;
real_T vx_min_serie,vx_min_paralelo,vx_max_serie,vx_max_paralelo;
real_T vx_max_ref, vx_min_ref,Ms;
real_T DUTY_MIN_top, DUTY_MAX_bottom;

/* Assign inputs to local variables */

start_APF      = U(0);

iS              = U(1);
iL              = U(2);

iFa            = U(3);
iFb            = U(4);
iFu            = U(5);
iFv            = U(6);

vS             = U(7);
vL             = U(8);
Vinj           = U(9);
vdc_link       = U(10);

```

```

enable_serie    = U(11);
en_comp_ih      = U(12);

pwm_enable      = U(13);

/*-----*/
/* Computation of coefficients for P-SSI regulators */
/*-----*/

kilv_filt=200;

//Matriz Ad//
a11_1h = cos(h*w1);
a12_1h = sin(h*w1);

// Matriz Bd //
b11_filt_vS1h = 2*kilvS_filt*a12_1h/w1;
b21_filt_vS1h = 2*kilvS_filt*(1-a11_1h)/w1;

// Matriz Cd//
c11 = 1;
c12 = 0;

// Matriz Bd2 //
b11_filt_iL1h = 2*kilv_filt*a12_1h/w1;
b21_filt_iL1h = 2*kilv_filt*(1-a11_1h)/w1;

// Matriz Bd3 //
b11_filt_v1h = 2*kilv_filt*a12_1h/w1;
b21_filt_v1h = 2*kilv_filt*(1-a11_1h)/w1;

/* -----
/*          Computation of SSI filters and Start UPQC

```

```

/* -----
iL_alpha= iL;
vS_alpha = vS;
v_alpha = vL;

if (start_APF==0.0)
{
//-----filtro SSI para vS-----//
tmp1 = vS_alpha - vS_alpha_filt;

x1_filt = a11_1h*x1_filt_old
+ a12_1h*x2_filt_old + b11_filt_vS1h*tmp1;
x2_filt = -a12_1h*x1_filt_old
+ a11_1h*x2_filt_old - b21_filt_vS1h*tmp1;

x1_filt_old = x1_filt;
x2_filt_old = x2_filt;
vS_alpha_filt = x1_filt;
vS_beta_filt = -x2_filt;

//-----filtro SSI para iL-----//
tmp1 = iL_alpha - iL_alpha_filt;

x1_filt2 = a11_1h*x1_filt2_old
+ a12_1h*x2_filt2_old + b11_filt_iL1h*tmp1;
x2_filt2 = -a12_1h*x1_filt2_old
+ a11_1h*x2_filt2_old - b21_filt_iL1h*tmp1;

x1_filt2_old = x1_filt2;
x2_filt2_old = x2_filt2;
iL_alpha_filt = x1_filt2;
iL_beta_filt = -x2_filt2;

```

```
//-----filtro SSI para vL-----//

tmp1 = v_alpha - v_alpha_filt;

x1_filt3 = a11_1h*x1_filt3_old
+ a12_1h*x2_filt3_old + b11_filt_v1h*tmp1;
x2_filt3 = -a12_1h*x1_filt3_old
+ a11_1h*x2_filt3_old - b21_filt_v1h*tmp1;

x1_filt3_old = x1_filt3;
x2_filt3_old = x2_filt3;
v_alpha_filt = x1_filt3;
v_beta_filt = -x2_filt3;

count_enable_control++;
}
else
{
count_enable_control=0.0;

x1_filt_old = 0;
x2_filt_old = 0;
vS_alpha_filt = 0;
vS_beta_filt = 0;
x1_filt2_old = 0;
x2_filt2_old = 0;
iL_alpha_filt = 0;
iL_beta_filt = 0;
}

if (count_enable_control>DELAY_SSI)
{
count_enable_control=DELAY_SSI;
}
```

```

enable_control=1.0;
}

if (enable_control==0.0)
start_APF=1.0;

/*-----*/
/* DC link voltage regulator */
/* */
/* Status: OK */
/*-----*/

error_vdc = (vdc_ref*vdc_ref)-(vdc_link*vdc_link); //erro

if (pwm_enable>0.0)
{
error_vdc=0.0;
int_vdc=0.0;
}

prop_vdc = kp_vdc*error_vdc; // prop
int_vdc = int_vdc + ki_vdc*h*error_vdc; //int
q_ref = prop_vdc + int_vdc; // prop+int

// ação anti-windup
if (q_ref >= sat_vdc)
{
q_ref = sat_vdc;
int_vdc = int_vdc - ki_vdc*h*error_vdc; //int
}
if (q_ref <= -sat_vdc)
{
q_ref = -sat_vdc;
}

```

```

int_vdc = int_vdc - ki_vdc*h*error_vdc;
}

if (pwm_enable>0.0)
{
iDC_ref_alpha = 0;
iDC_ref_beta = 0;
}
else
{
iDC_ref_alpha = -v_beta_filt*q_ref
/(v_beta_filt*v_beta_filt+v_alpha_filt*v_alpha_filt);
iDC_ref_beta = v_alpha_filt*q_ref
/(v_beta_filt*v_beta_filt+v_alpha_filt*v_alpha_filt);
}
/*-----*/
/* Current Control Hybrid Filter (Top Unit)      */
/*                                               */
/* Status: OK */
/*-----*/

iFa_ref = (iL_alpha-iL_alpha_filt)*en_comp_ih + iDC_ref_alpha;

erro_iFtop = iFa_ref -iFa;

if (pwm_enable>0.0)
{
erro_iFtop=0.0;
}

vtop_ref_p = kp_i*erro_iFtop;

// ----- 3rd harmonic coefficients SSI-----//

```

```

//Matriz Ad2//
a11_3 = cos(h*w3);
a12_3 = sin(h*w3);

// Matriz Bd4 //
b11_3 = 2*ki_i_3*sin(h*w3)/w3;
b21_3 = 2*ki_i_3*(cos(w3*h)-1)/w3;

// ----- 3rd harmonic regulator SSI-----//

x1_vtop_ref_3=a11_3*x1_vtop_ref_3_old
+a12_3*x2_vtop_ref_3_old+b11_3*vtop_ref_3_old;
x2_vtop_ref_3=-a12_3*x1_vtop_ref_3_old
+a11_3*x2_vtop_ref_3_old+b21_3*vtop_ref_3_old;

vtop_ref_3=c11*x1_vtop_ref_3_old+c12*x2_vtop_ref_3_old;

x1_vtop_ref_3_old=x1_vtop_ref_3;
x2_vtop_ref_3_old=x2_vtop_ref_3;
vtop_ref_3_old=erro_iFtop;

// -----controlador SSI 5h -----//

//Matriz Ad3//
a11_5=cos(h*w5);
a12_5=sin(h*w5);

// Matriz Bd4 //
b11_5=2*ki_i_5*sin(h*w5)/w5;
b21_5=2*ki_i_5*(cos(w5*h)-1)/w5;

x1_vtop_ref_5=a11_5*x1_vtop_ref_5_old

```

```

+a12_5*x2_vtop_ref_5_old+b11_5*vtop_ref_5_old;
x2_vtop_ref_5=-a12_5*x1_vtop_ref_5_old
+a11_5*x2_vtop_ref_5_old+b21_5*vtop_ref_5_old;

vtop_ref_5=c11*x1_vtop_ref_5_old+c12*x2_vtop_ref_5_old ;

x1_vtop_ref_5_old=x1_vtop_ref_5;
x2_vtop_ref_5_old=x2_vtop_ref_5;
vtop_ref_5_old=erro_iFtop;

// -----controlador SSI 7h -----//

//Matriz Ad4//
a11_7=cos(h*w7);
a12_7=sin(h*w7);

// Matriz Bd4 //
b11_7=2*ki_i_7*sin(h*w7)/w7;
b21_7=2*ki_i_7*(cos(w7*h)-1)/w7;

x1_vtop_ref_7=a11_7*x1_vtop_ref_7_old
+a12_7*x2_vtop_ref_7_old+b11_7*vtop_ref_7_old;
x2_vtop_ref_7=-a12_7*x1_vtop_ref_7_old
+a11_7*x2_vtop_ref_7_old+b21_7*vtop_ref_7_old;

vtop_ref_7=c11*x1_vtop_ref_7_old+c12*x2_vtop_ref_7_old;

x1_vtop_ref_7_old=x1_vtop_ref_7;
x2_vtop_ref_7_old=x2_vtop_ref_7;
vtop_ref_7_old=erro_iFtop;

// -----controlador SSI 9h -----//

```

```

//Matriz Ad5//
a11_9 = cos(h*w9);
a12_9 = sin(h*w9);]

// Matriz Bd5 //
b11_9 = 2*ki_i_9*sin(h*w9)/w9;
b21_9 = 2*ki_i_9*(cos(w9*h)-1)/w9;

x1_vtop_ref_9=a11_9*x1_vtop_ref_9_old
+a12_9*x2_vtop_ref_9_old+b11_9*vtop_ref_9_old;
x2_vtop_ref_9=-a12_9*x1_vtop_ref_9_old
+a11_9*x2_vtop_ref_9_old+b21_9*vtop_ref_9_old;

vtop_ref_9=c11*x1_vtop_ref_9_old+c12*x2_vtop_ref_9_old ;

x1_vtop_ref_9_old=x1_vtop_ref_9;
x2_vtop_ref_9_old=x2_vtop_ref_9;
vtop_ref_9_old=erro_iFtop;

// -----controlador SSI 11h -----//

//Matriz Ad5//
a11_11 = cos(h*w11);
a12_11 = sin(h*w11);
// Matriz Bd5 //
b11_11 = 2*ki_i_11*sin(h*w11)/w11;
b21_11 = 2*ki_i_11*(cos(w11*h)-1)/w11;

x1_vtop_ref_11=a11_11*x1_vtop_ref_11_old
+a12_11*x2_vtop_ref_11_old+b11_11*vtop_ref_11_old;
x2_vtop_ref_11=-a12_11*x1_vtop_ref_11_old
+a11_11*x2_vtop_ref_11_old+b21_11*vtop_ref_11_old;

```

```
vtop_ref_11=c11*x1_vtop_ref_11_old+c12*x2_vtop_ref_11_old ;
```

```
x1_vtop_ref_11_old = x1_vtop_ref_11;
```

```
x2_vtop_ref_11_old = x2_vtop_ref_11;
```

```
vtop_ref_11_old = erro_iFtop;
```

```
if (pwm_enable>0.0)
```

```
{
```

```
    vtop_ref_3          = 0.0;
```

```
    x1_vtop_ref_3_old = 0.0;
```

```
    x2_vtop_ref_3_old = 0.0;
```

```
    vtop_ref_3_old     = 0.0;
```

```
    vtop_ref_5          = 0.0;
```

```
    x1_vtop_ref_5_old = 0.0;
```

```
    x2_vtop_ref_5_old = 0.0;
```

```
    vtop_ref_5_old     = 0.0;
```

```
    vtop_ref_7          = 0.0;
```

```
    x1_vtop_ref_7_old = 0.0;
```

```
    x2_vtop_ref_7_old = 0.0;
```

```
    vtop_ref_7_old     = 0.0;
```

```
    vtop_ref_9          = 0.0;
```

```
    x1_vtop_ref_9_old = 0.0;
```

```
    x2_vtop_ref_9_old = 0.0;
```

```
    vtop_ref_9_old     = 0.0;
```

```
    vtop_ref_11         = 0.0;
```

```
    x1_vtop_ref_11_old = 0.0;
```

```
    x2_vtop_ref_11_old = 0.0;
```

```
    vtop_ref_11_old     = 0.0;
```

```
}
```

```

// Reference computation Ri //

vtop_ref=vtop_ref_p+vtop_ref_3
+vtop_ref_5+vtop_ref_7+vtop_ref_9+vtop_ref_11;

/*-----*/
/* Circulation Current (Top Unit) */
/* */
/* Status: OK */
/*-----*/

//Coeficientes do Controlador P+SSI da corrente de circulação//

erro_i0 = 0 -(iFu+iFv);

if (pwm_enable>0.0)
{
erro_i0=0.0;
}

v0_ref_p = kp_i0*erro_i0;

//-----controlador SSI fundamental -----//

// Matriz Bd3 //
b11_i0_1 = 2*ki_i0_1*sin(h*w1)/w1;
b21_i0_1 = 2*ki_i0_1*(cos(w1*h)-1)/w1;

x1_v0_ref_1=a11_1h*x1_v0_ref_1_old
+a12_1h*x2_v0_ref_1_old+b11_i0_1*v0_ref_1_old;
x2_v0_ref_1=-a12_1h*x1_v0_ref_1_old
+a11_1h*x2_v0_ref_1_old+b21_i0_1*v0_ref_1_old;

```

```

v0_ref_1 = c11*x1_v0_ref_1_old + c12*x2_v0_ref_1_old ;

x1_v0_ref_1_old = x1_v0_ref_1;
x2_v0_ref_1_old = x2_v0_ref_1;
v0_ref_1_old = erro_i0;

//-----controlador SSI 3h -----//

// Matriz Bd //
b11_i0_3 = 2*ki_i0_3*sin(h*w3)/w3;
b21_i0_3 = 2*ki_i0_3*(cos(w3*h)-1)/w3;

x1_v0_ref_3=a11_3*x1_v0_ref_3_old
+a12_3*x2_v0_ref_3_old+b11_i0_3*v0_ref_3_old;
x2_v0_ref_3=-a12_3*x1_v0_ref_3_old
+a11_3*x2_v0_ref_3_old+b21_i0_3*v0_ref_3_old;

v0_ref_3 = c11*x1_v0_ref_3_old + c12*x2_v0_ref_3_old ;

x1_v0_ref_3_old = x1_v0_ref_3;
x2_v0_ref_3_old = x2_v0_ref_3;
v0_ref_3_old = erro_i0;

//-----controlador SSI 5h -----//

// Matriz Bd //
b11_i0_5 = 2*ki_i0_5*sin(h*w5)/w5;
b21_i0_5 = 2*ki_i0_5*(cos(w5*h)-1)/w5;

x1_v0_ref_5=a11_5*x1_v0_ref_5_old
+a12_5*x2_v0_ref_5_old+b11_i0_5*v0_ref_5_old;
x2_v0_ref_5=-a12_5*x1_v0_ref_5_old

```

```

+a11_5*x2_v0_ref_5_old+b21_i0_5*v0_ref_5_old;

v0_ref_5=c11*x1_v0_ref_5_old+c12*x2_v0_ref_5_old ;

x1_v0_ref_5_old = x1_v0_ref_5;
x2_v0_ref_5_old = x2_v0_ref_5;
v0_ref_5_old = erro_i0;

//-----controlador SSI 7h -----//

// Matriz Bd //
b11_i0_7 = 2*ki_i0_7*sin(h*w7)/w7;
b21_i0_7 = 2*ki_i0_7*(cos(w7*h)-1)/w7;

x1_v0_ref_7=a11_7*x1_v0_ref_7_old
+a12_7*x2_v0_ref_7_old+b11_i0_7*v0_ref_7_old;
x2_v0_ref_7=-a12_7*x1_v0_ref_7_old
+a11_7*x2_v0_ref_7_old+b21_i0_7*v0_ref_7_old;

v0_ref_7=c11*x1_v0_ref_7_old+c12*x2_v0_ref_7_old ;

x1_v0_ref_7_old = x1_v0_ref_7;
x2_v0_ref_7_old = x2_v0_ref_7;
v0_ref_7_old = erro_i0;

//-----controlador SSI 9h -----//

// Matriz Bd //
b11_i0_9 = 2*ki_i0_9*sin(h*w9)/w9;
b21_i0_9 = 2*ki_i0_9*(cos(w9*h)-1)/w9;

x1_v0_ref_9=a11_9*x1_v0_ref_9_old
+a12_9*x2_v0_ref_9_old+b11_i0_9*v0_ref_9_old;

```

```

x2_v0_ref_9=-a12_9*x1_v0_ref_9_old
+a11_9*x2_v0_ref_9_old+b21_i0_9*v0_ref_9_old;

v0_ref_9 = c11*x1_v0_ref_9_old + c12*x2_v0_ref_9_old ;

x1_v0_ref_9_old = x1_v0_ref_9;
x2_v0_ref_9_old = x2_v0_ref_9;
v0_ref_9_old = erro_i0;

//-----controlador SSI 11h -----//

// Matriz Bd //
b11_i0_11 = 2*ki_i0_11*sin(h*w11)/w11;
b21_i0_11 = 2*ki_i0_11*(cos(w11*h)-1)/w11;

x1_v0_ref_11=a11_11*x1_v0_ref_11_old
+a12_11*x2_v0_ref_11_old+b11_i0_11*v0_ref_11_old;
x2_v0_ref_11=-a12_11*x1_v0_ref_11_old
+a11_11*x2_v0_ref_11_old+b21_i0_11*v0_ref_11_old;

v0_ref_11 = c11*x1_v0_ref_11_old + c12*x2_v0_ref_11_old ;

x1_v0_ref_11_old = x1_v0_ref_11;
x2_v0_ref_11_old = x2_v0_ref_11;
v0_ref_11_old = erro_i0;

if (pwm_enable>0.0)
{
    x1_v0_ref_1_old = 0;
    x2_v0_ref_1_old = 0;
    v0_ref_1_old = 0;
    v0_ref_1 = 0;
}

```

```

x1_v0_ref_3_old = 0;
x2_v0_ref_3_old = 0;
v0_ref_3_old    = 0;
v0_ref_3        = 0;

x1_v0_ref_5_old = 0;
x2_v0_ref_5_old = 0;
v0_ref_5_old    = 0;
v0_ref_5        = 0;

x1_v0_ref_7_old = 0;
x2_v0_ref_7_old = 0;
v0_ref_7_old    = 0;
v0_ref_7        = 0;

x1_v0_ref_9_old = 0;
x2_v0_ref_9_old = 0;
v0_ref_9_old    = 0;
v0_ref_9        = 0;

x1_v0_ref_11_old = 0;
x2_v0_ref_11_old = 0;
v0_ref_11_old    = 0;
v0_ref_11        = 0;
}

// Soma das saídas dos controladores R0//

v0_ref = v_alpha_filt+v0_ref_p+v0_ref_1+v0_ref_3
+v0_ref_5+v0_ref_7+ v0_ref_9+v0_ref_11;

/*-----*/
/* Voltage Control (Bottom Unit)                */

```

```

/*                                                    */
/* Status: OK */
/*-----*/

if (pwm_enable<1.0)
    {
        v_ref=v_grid_ref*vS_alpha_filt;
    }
else
    {
        v_ref=vL;
    }

if (enable_serie==0.0)
    {
        v_ref=vL;
    }

erro_vbottom = (vL- v_ref)*enable_serie;
vbottom_ref_p = kp_v*erro_vbottom;

//-----controlador SSI fundamental -----//

// Matriz Bd3 //
b11_vbottom_1 = 2*ki_v_1*sin(h*w1)/w1;
b21_vbottom_1 = 2*ki_v_1*(cos(w1*h)-1)/w1;

// Fundamental //
x1_vbottom_ref_1 = a11_1h*x1_vbottom_ref_1_old
+a12_1h*x2_vbottom_ref_1_old+b11_vbottom_1*vbottom_ref_1_old;
x2_vbottom_ref_1 = -a12_1h*x1_vbottom_ref_1_old
+a11_1h*x2_vbottom_ref_1_old+b21_vbottom_1*vbottom_ref_1_old;

```

```

vbottom_ref_1 = c11*x1_vbottom_ref_1_old + c12*x2_vbottom_ref_1_old ;

x1_vbottom_ref_1_old = x1_vbottom_ref_1;
x2_vbottom_ref_1_old = x2_vbottom_ref_1;
vbottom_ref_1_old = erro_vbottom;

//-----controlador SSI 3h -----//

// Matriz Bd //
b11_vbottom_3 = 2*ki_v_3*sin(h*w3)/w3;
b21_vbottom_3 = 2*ki_v_3*(cos(w3*h)-1)/w3;

x1_vbottom_ref_3 = a11_3*x1_vbottom_ref_3_old
+a12_3*x2_vbottom_ref_3_old+b11_vbottom_3*vbottom_ref_3_old;
x2_vbottom_ref_3 = -a12_3*x1_vbottom_ref_3_old
+a11_3*x2_vbottom_ref_3_old+b21_vbottom_3*vbottom_ref_3_old;

vbottom_ref_3 = c11*x1_vbottom_ref_3_old + c12*x2_vbottom_ref_3_old ;

x1_vbottom_ref_3_old = x1_vbottom_ref_3;
x2_vbottom_ref_3_old = x2_vbottom_ref_3;
vbottom_ref_3_old = erro_vbottom;

//-----controlador SSI 5h -----//

// Matriz Bd //
b11_vbottom_5 = 2*ki_v_5*sin(h*w5)/w5;
b21_vbottom_5 = 2*ki_v_5*(cos(w5*h)-1)/w5;

x1_vbottom_ref_5 = a11_5*x1_vbottom_ref_5_old
+a12_5*x2_vbottom_ref_5_old + b11_vbottom_5*vbottom_ref_5_old;
x2_vbottom_ref_5 = -a12_5*x1_vbottom_ref_5_old
+a11_5*x2_vbottom_ref_5_old + b21_vbottom_5*vbottom_ref_5_old;

```

```

vbottom_ref_5 = c11*x1_vbottom_ref_5_old + c12*x2_vbottom_ref_5_old ;

x1_vbottom_ref_5_old = x1_vbottom_ref_5;
x2_vbottom_ref_5_old = x2_vbottom_ref_5;
vbottom_ref_5_old = erro_vbottom;

//-----controlador SSI 7h -----//

// Matriz Bd //
b11_vbottom_7 = 2*ki_v_7*sin(h*w7)/w7;
b21_vbottom_7 = 2*ki_v_7*(cos(w7*h)-1)/w7;

x1_vbottom_ref_7h = a11_7*x1_vbottom_ref_7_old
+a12_7*x2_vbottom_ref_7_old + b11_vbottom_7*vbottom_ref_7_old;
x2_vbottom_ref_7h = -a12_7*x1_vbottom_ref_7_old
+ a11_7*x2_vbottom_ref_7_old + b21_vbottom_7*vbottom_ref_7_old;

vbottom_ref_7 = c11*x1_vbottom_ref_7_old + c12*x2_vbottom_ref_7_old ;

x1_vbottom_ref_7_old = x1_vbottom_ref_7h;
x2_vbottom_ref_7_old = x2_vbottom_ref_7h;
vbottom_ref_7_old = erro_vbottom;

if (pwm_enable>0.0)
{
    x1_vbottom_ref_1_old = 0;
    x2_vbottom_ref_1_old = 0;
    vbottom_ref_1_old = 0;
    vbottom_ref_1 = 0;

    x1_vbottom_ref_3_old = 0;
    x2_vbottom_ref_3_old = 0;

```

```
vbottom_ref_3_old    = 0;
vbottom_ref_3       = 0;

x1_vbottom_ref_5_old = 0;
x2_vbottom_ref_5_old = 0;
vbottom_ref_5_old    = 0;
vbottom_ref_5       = 0;

x1_vbottom_ref_7_old = 0;
x2_vbottom_ref_7_old = 0;
vbottom_ref_7_old    = 0;
vbottom_ref_7       = 0;
}

if (enable_serie==0.0)
{
    x1_vbottom_ref_1_old = 0;
    x2_vbottom_ref_1_old = 0;
    vbottom_ref_1_old    = 0;
    vbottom_ref_1       = 0;

    x1_vbottom_ref_3_old = 0;
    x2_vbottom_ref_3_old = 0;
    vbottom_ref_3_old    = 0;
    vbottom_ref_3       = 0;

    x1_vbottom_ref_5_old = 0;
    x2_vbottom_ref_5_old = 0;
    vbottom_ref_5_old    = 0;
    vbottom_ref_5       = 0;

    x1_vbottom_ref_7_old = 0;
    x2_vbottom_ref_7_old = 0;
```

```

    vbottom_ref_7_old    = 0;
    vbottom_ref_7       = 0;
}

/* Feedforward control (bottom unit) */

v_ff = -k4*v_ff_old + k1*iS + k2*iS_old;
v_ff_old = v_ff;
iS_old = iS;

v_ff = v_ff*L + R*iS;

// Soma das saídas dos controladores Rv//

vbottom_ref = (vS -v_ref - v_ff + vbottom_ref_p + vbottom_ref_1
+ vbottom_ref_3 + vbottom_ref_5 + vbottom_ref_7)*enable_serie;

/* -----
/*      Implementation of the PWM duty cycles      */
/* -----

//Bloco 1

ve_ref = vbottom_ref;
vh_ref = vtop_ref;
vo_ref = v0_ref;

if (pwm_enable>0.0)
{
    ve_ref = 0;
    vh_ref = 0;
    vo_ref = 0;
}

```

```

}

//Bloco 1
Ms = 1 - Mp; //indice de modulacao conversor serie

A = ve_ref - Mp*vdc_link/2;
B = 0 - Mp*vdc_link/2;
C = 0.5*(ve_ref+vh_ref-vo_ref) + Ms*vdc_link/2;
D = 0.5*(ve_ref-vh_ref-vo_ref) + Ms*vdc_link/2;

/* Limits for phase duty-cycles frontiers */

DUTY_MIN_top = 1 - Mp;
DUTY_MAX_bottom = DUTY_MIN_top;

//Bloco 2 e 3

//Equacoes conversor serie
maiortotal_serie=A;
menortotal_serie=A;

if (maiortotal_serie<B)
{
    maiortotal_serie=B;
}
if (menortotal_serie>B)
{
    menortotal_serie=B;
}

vx_max_serie=Ms*vdc_link-vdc_link/2-maiortotal_serie;//eq(35)
vx_min_serie=-vdc_link/2-menortotal_serie;//eq(36)

```

```

//Equacoes conversor paralelo

maior_total_paralelo=C;
menor_total_paralelo=C;

if (maior_total_paralelo<D)
    {
        maior_total_paralelo=D;
    }
if (menor_total_paralelo>D)
    {
        menor_total_paralelo=D;
    }

vx_max_paralelo =vdc_link/2-maior_total_paralelo;//eq(35)
vx_min_paralelo =vdc_link/2-Mp*vdc_link-menor_total_paralelo;//eq(36)

//bloco 4 mínimo dos máximos e o máximo dos mínimos

vx_max_ref=vx_max_paralelo;
vx_min_ref=vx_min_paralelo;

if (vx_max_paralelo>vx_max_serie)
    {
        vx_max_ref=vx_max_serie;
    }
if (vx_min_paralelo<vx_min_serie)
    {
        vx_min_ref=vx_min_serie;
    }

//bloco 5

vx_ref=mu*vx_max_ref+(1-mu)*vx_min_ref;

```

```

//bloco 4

vro_ref = A + vx_ref;
vso_ref = B + vx_ref;

vao_ref = C + vx_ref;
vbo_ref = D + vx_ref;

// Single-phase fundamental voltage commands
vs_ref_norm = vso_ref/vdc_link;
vr_ref_norm = vro_ref/vdc_link;
va_ref_norm = vao_ref/vdc_link;
vb_ref_norm = vbo_ref/vdc_link;

/* ----- */

dutyS = vs_ref_norm + 0.5; //unidade bottom
dutyR = vr_ref_norm + 0.5; // unidade bottom

dutyA = va_ref_norm + 0.5; // unidade top
dutyB = vb_ref_norm + 0.5; // unidade top

/* Duty-cycles limitations */

if (dutyA<DUTY_MIN_top)
dutyA=DUTY_MIN_top;
if (dutyA>DUTY_MAX_top)
dutyA=DUTY_MAX_top;

if (dutyB<DUTY_MIN_top)
dutyB=DUTY_MIN_top;
if (dutyB>DUTY_MAX_top)

```

```
dutyB=DUTY_MAX_top;

if (dutyR<DUTY_MIN_bottom)
dutyR=DUTY_MIN_bottom;
if (dutyR>DUTY_MAX_bottom)
dutyR=DUTY_MAX_bottom;

if (dutyS<DUTY_MIN_bottom)
dutyS=DUTY_MIN_bottom;
if (dutyS>DUTY_MAX_bottom)
dutyS=DUTY_MAX_bottom;

/* Compute outputs */

y[0] = dutyA;
y[1] = dutyB;
y[2] = dutyR;
y[3] = dutyS;
y[4] = 1- enable_control;

y[5] = vS_alpha_filt;
y[6] = vS_beta_filt;
y[7] = iL_alpha_filt;
y[8] = iL_beta_filt;

y[9] = q_ref;
y[10] = iDC_ref_alpha;
y[11] = iDC_ref_beta;

y[12] = vtop_ref_p;
y[13] = vtop_ref_3;
y[14] = vtop_ref_5;
y[15] = vtop_ref_7;
```

```
y[16] = vtop_ref_9;  
y[17] = vtop_ref_11;  
y[18] = vtop_ref;
```

```
y[19] = v0_ref_p;  
y[20] = v0_ref_1;  
y[21] = v0_ref_3;  
y[22] = v0_ref_5;  
y[23] = v0_ref_7;  
y[24] = v0_ref_9;  
y[25] = v0_ref_11;  
y[26] = v0_ref;
```

```
y[27] = vbottom_ref_p;  
y[28] = vbottom_ref_1;  
y[29] = vbottom_ref_3;  
y[30] = vbottom_ref_5;  
y[31] = vbottom_ref_7;  
y[32] = vbottom_ref;
```

```
y[33] = error_vdc;  
y[34] = iFa_ref;  
y[35] = erro_iFtop;  
y[36] = erro_i0;
```

```
y[37] = vx_ref;  
y[38] = vx_max_ref;  
y[39] = vx_min_ref;  
y[40] = vao_ref;  
y[41] = vbo_ref;  
y[42] = vro_ref;  
y[43] = vso_ref;  
y[44] = va_ref_norm;
```

```

    y[45] = vb_ref_norm;
    y[46] = vr_ref_norm;
    y[47] = vs_ref_norm;

    y[48] = v_alpha_filt;
    y[49] = v_beta_filt;
    y[50] = erro_vbottom;
}

#define MDL_UPDATE
/* Function: mdlUpdate =====
static void mdlUpdate(SimStruct *S, int_T tid)
{
    real_T          *x          = ssGetRealDiscStates(S);
    InputRealPtrsType uPtrs     = ssGetInputPortRealSignalPtrs(S,0);

}

/* Function: mdlTerminate ===== */
static void mdlTerminate(SimStruct *S)
{
    UNUSED_ARG(S); /* unused input argument */
}

#ifdef MATLAB_MEX_FILE /* Is this file being compiled as a MEX-file?*/
#include "simulink.c"/* MEX-file interface mechanism */
#else
#include "cg_sfund.h" /* Code generation registration function */
#endif

```

APÊNDICE B – SCRIPT UTILIZADO PARA CÁLCULO DA RESISTÊNCIA TÉRMICA DO DISSIPADOR

```
clc
clear all
%%
%Resistência Térmica do encapsulamento para o dissipador, por módulo,
%obtida do manual do componente.
Rcs=0.05;
%%
%Resistência Térmica do encapsulamento para o dissipador, por diodo,
%obtida do manual do componente.
Rdiodo=0.84;
%%
%Resistência Térmica do encapsulamento para o dissipador, por igbt,
%obtida do manual do componente.
Rigbt=0.53;
%%
%Perdas por semicondutor obtidas na simulação.
PigbtA=12;
PdiodeA=4;
PigbtAU=19;
PdiodeAU=6;
PigbtU=14.4;
PdiodeU=4.9;
PigbtB=12;
PdiodeB=4;
PigbtBV=21;
PdiodeBV=5;
PigbtV=10.6;
PdiodeV=5.2;
Pigbt=PigbtA+PigbtAU+PigbtU+PigbtB+PigbtBV+PigbtV;
Pdiode=PdiodeA+PdiodeAU+PdiodeU+PdiodeB+PdiodeBV+PdiodeV;
Ptotal=Pigbt+Pdiode;
```

```

%%
%Temperatura de junção máxima admitida
Tj=120;
%Temperatura ambiente máxima admitida
Tamb=40;
%%
%Módulo 1 chaves Sa e Sau%
%Temperatura no case devido ao IGBT A
Tc_Ai=Tj-PigbtA*Rigbt;
%Temperatura no case devido ao Diodo A
Tc_Ad=Tj-PdiodeA*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT A
Ts_igbt_SA=Tc_Ai-(PigbtA+PdiodeA+PigbtAU+PdiodeAU)*Rcs;
%Temperatura na conexao do heatsink devido ao Diodo A
Ts_diode_SA=Tc_Ad-(PigbtA+PdiodeA+PigbtAU+PdiodeAU)*Rcs;
%temperatura no case devido ao IGBT AU
Tc_AUi=Tj-PigbtAU*Rigbt;
%Temperatura no case devido ao diodo AU
Tc_AUd=Tj-PdiodeAU*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT AU
Ts_igbt_SAU=Tc_AUi-(PigbtA+PdiodeA+PigbtAU+PdiodeAU)*Rcs;
%temperatura na conexao do heatsink devido ao Diodo AU
Ts_diode_SAU=Tc_AUd-(PigbtA+PdiodeA+PigbtAU+PdiodeAU)*Rcs;

%%
%modulo 2 chave Su%
% Temperatura no case devido ao igbt U
Tc_Ui=Tj-PigbtU*Rigbt;
% Temperatura no case devido ao diodo U
Tc_Ud=Tj-PdiodeU*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT U

```

```

Ts_igbt_SU=Tc_Ui-(PigbtU+PdiodeU)*Rcs;
%Temperatura na conexao do heatsink devido ao Diodo U
Ts_diode_SU=Tc_Ud-(PigbtU+PdiodeU)*Rcs;

% Fim do modulo 2
%%
%Módulo3 chaves Sb e Sbv
%Temperatura no case devido ao IGBT B
Tc_Bi=Tj-PigbtB*Rigbt;
%Temperatura no case devido ao diodo B
Tc_Bd=Tj-PdiodeB*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT B
Ts_igbt_SB=Tc_Bi-(PigbtB+PdiodeB+PigbtBV+PdiodeBV)*Rcs;
%Temperatura na conexao do heatsink devido ao Diodo B
Ts_diode_SB=Tc_Bd-(PigbtB+PdiodeB+PigbtBV+PdiodeBV)*Rcs;

%Temperatura no case devido ao igbt BV
Tc_BVi=Tj-PigbtBV*Rigbt;
%Temperatura no case devido ao diodo BV
Tc_BVd=Tj-PdiodeBV*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT BV
Ts_igbt_SBV=Tc_BVi-(PigbtB+PdiodeB+PigbtBV+PdiodeBV)*Rcs;
%Temperatura na conexao do heatsink devido ao Diodo Bv
Ts_diode_SBV=Tc_BVd-(PigbtB+PdiodeB+PigbtBV+PdiodeBV)*Rcs;

% Fim do modulo 3

%%
%modulo 4 chave Sv%
%Temperatura no case devido ao igbt U

```

```

Tc_Vi=Tj-PigbtV*Rigbt;
%Temperatura no case devido ao diodo U
Tc_Vd=Tj-PdiodeV*Rdiode;
%Temperatura na conexao do heatsink devido ao IGBT V
Ts_igbt_SV=Tc_Vi-(PigbtV+PdiodeV)*Rcs;
%Temperatura na conexao do heatsink devido ao Diodo V
Ts_diode_SV=Tc_Vd-(PigbtV+PdiodeV)*Rcs;

% Fim do modulo 4

%%Determinar a resistência termica do dissipador para cada semiconductor

Rsa_igbt_SA=(Ts_igbt_SA-Tamb)/(Ptotal);
Rsa_diode_SA=(Ts_diode_SA-Tamb)/(Ptotal);
Rsa_igbt_SAU=(Ts_igbt_SAU-Tamb)/(Ptotal);
Rsa_diode_SAU=(Ts_diode_SAU-Tamb)/(Ptotal);
Rsa_igbt_SU=(Ts_igbt_SU-Tamb)/(Ptotal);
Rsa_diode_SU=(Ts_diode_SU-Tamb)/(Ptotal);
Rsa_igbt_SB=(Ts_igbt_SB-Tamb)/(Ptotal);
Rsa_diode_SB=(Ts_diode_SB-Tamb)/(Ptotal);
Rsa_igbt_SBV=(Ts_igbt_SBV-Tamb)/(Ptotal);
Rsa_diode_SBV=(Ts_diode_SBV-Tamb)/(Ptotal);
Rsa_igbt_SV=(Ts_igbt_SV-Tamb)/(Ptotal);
Rsa_diode_SV=(Ts_diode_SV-Tamb)/(Ptotal);

if (Rsa_igbt_SA>=Rsa_diode_SA)
    Rsa_menor=Rsa_diode_SA;
else
    Rsa_menor=Rsa_igbt_SA;

```

```
end

if (Rsa_menor>=Rsa_igbt_SAU)
    Rsa_menor=Rsa_igbt_SAU;
end

if (Rsa_menor>=Rsa_diode_SAU)
    Rsa_menor=Rsa_diode_SAU;
end

if (Rsa_menor>=Rsa_igbt_SU)
    Rsa_menor=Rsa_igbt_SU;
end

if (Rsa_menor>=Rsa_diode_SU)
    Rsa_menor=Rsa_diode_SU;
end

if (Rsa_menor>=Rsa_igbt_SB)
    Rsa_menor=Rsa_igbt_SB;
end

if (Rsa_menor>=Rsa_diode_SB)
    Rsa_menor=Rsa_diode_SB;
end

if (Rsa_menor>=Rsa_igbt_SBV)
    Rsa_menor=Rsa_igbt_SBV;
end

if (Rsa_menor>=Rsa_diode_SBV)
    Rsa_menor=Rsa_diode_SBV;
end

if (Rsa_menor>=Rsa_igbt_SV)
    Rsa_menor=Rsa_igbt_SV;
end

if (Rsa_menor>=Rsa_diode_SV)
    Rsa_menor=Rsa_diode_SV;
end
```

```
fprintf('Resistência térmica do dissipador %4.4f [C°/W]',Rsa_menor);
```